



HAL
open science

Application de la méthode de compression à l'analyse électromagnétique globale des effets de mise en boîtier d'amplificateurs MMIC

Jean-Marc Lesage

► **To cite this version:**

Jean-Marc Lesage. Application de la méthode de compression à l'analyse électromagnétique globale des effets de mise en boîtier d'amplificateurs MMIC. Autre. INSA de Rennes, 2005. Français. NNT : . tel-00011792

HAL Id: tel-00011792

<https://theses.hal.science/tel-00011792>

Submitted on 7 Mar 2006

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



N° d'ordre : D-05-09

Thèse

présentée devant

l'INSTITUT NATIONAL DES SCIENCES APPLIQUÉES DE
RENNES

pour obtenir le titre de

Docteur

spécialité : *Electronique*

Application de la méthode de compression à l'analyse électromagnétique globale des effets de mise en boîtier d'amplificateurs MMIC

par

Jean-Marc Lesage

Soutenue le 21 Octobre 2005 devant la commission d'Examen

Composition du jury

Président

V. Fouad-Hanna Professeur à l'Université Pierre et Marie Curie/ Paris VI

Rapporteurs

N. Rolland Maître de Conférence (HDR) à l'IEMN/Université de Lille

S. Verdeyme Professeur à l'IRCOM/Université de Limoges

Examineurs

R. Gillard Professeur à l'INSA de Rennes (directeur de thèse)

R. Loison Maître de conférence à l'INSA de Rennes (encadrant)

T. Barbier Ingénieur à Thales Systèmes Aéroportés (encadrant)

Invités

C. Laporte Ingénieur au CNES Toulouse

Y. Mancuso Responsable technique à Thales Systèmes Aéroportés

P. Quentin Ingénieur expert à UMS Orsay

Institut d'Electronique et de Télécommunications de Rennes et
Département Radio Frequency Solutions de Thales Systèmes Aéroportés
Institut National des Sciences Appliquées de Rennes

Remerciements

Remerciements

Les travaux de thèse décrits dans ce mémoire se sont déroulés en collaboration entre la société THALES Systèmes Aéroportés et l'institut d'électronique et de télécommunications de Rennes. Je remercie ces deux entités de m'avoir respectivement accueilli pour réaliser ces travaux.

Mes remerciements vont à Monsieur Victor FOUAD-HANNA, Professeur à l'Université Pierre et Marie Curie de Paris VI, pour avoir accepté de présider le jury.

J'adresse mes remerciements à Madame Nathalie ROLLAND, Maître de conférence à l'Université de Lille/IEMN, et Monsieur Serge VERDEYME, Professeur à l'Université de Limoges/IRCOM, pour avoir accepté de rapporter sur ce mémoire.

Je remercie Messieurs Christophe LAPORTE, Ingénieur au CNES de Toulouse, Pierre QUENTIN, Ingénieur expert à UMS Orsay pour avoir accepté l'invitation à la soutenance.

J'adresse des remerciements particuliers et ma gratitude à Monsieur Raphaël GILLARD, Professeur à l'INSA de Rennes, pour avoir dirigé ces travaux de thèse. L'encadrement de cette thèse, assuré également par Monsieur Renaud LOISON, Maître de Conférence à l'INSA de Rennes, à qui j'adresse ces mêmes remerciements particuliers et ma reconnaissance, ne doit pas être loin de l'encadrement idéal d'une thèse.

Je tiens à remercier Thierry BARBIER, Ingénieur à THALES Systèmes Aéroportés, qui a assuré le suivi technique, pour ses conseils toujours très avisés et son aide précieuse.

Je remercie également Monsieur Yves MANCUSO, responsable technique à THALES Systèmes Aéroportés, de sa présence dans ce jury ainsi que d'être à l'origine de cette thèse.

Je tiens à remercier également Romain PASCAUD pour le très précieux travail réalisé lors de son stage (c'était très agréable de travailler avec toi même si, désolé, l'OM sera encore derrière le stade cette année).

Je n'oublie évidemment pas toutes les personnes qui m'ont témoigné de la sympathie tout au long de cette thèse.

Par ordre inversement chronologique, je remercie la ô combien sympathique et chanceuse équipe radômes au sein de laquelle j'ai passé les derniers mois. Je remercie également les personnes du département RFS, ex PHA, ex ex PRM, avec qui j'ai pu échangé durant le temps passé au sein de THALES Systèmes Aéroportés. Je remercie plus particulièrement la complète équipe amont, Daniel CABAN-CHASTAS, Ayméric LEFRANCOIS (le chat est-il encore dans le grille-pain ?), Gildas GAUTHIER (en

dépité de ton soutien avec Thierry à un club qui finira à sa place en D2), Julie MAZEAU (courage pour la fin de ta thèse), pour leur aide, sympathie et bonne humeur. Un merci aussi à Sebastien, dit le Belge, Isabelle, ainsi qu'à mes meilleurs amis de la salle blanche. Merci aussi à Lorie pour son soutien moral.

Je n'oublie surtout pas de remercier les personnes que j'ai eu la chance de rencontrer au début de cette thèse à l'IETR/INSA, tout le personnel, les permanents, doctorants et docteurs. Merci au bureau radar, aux télécoms qui sont au RDC pour les raisons que l'on sait et plus particulièrement au bureau hyper : merci à Délia, Guillaume, Etienne, Loïc, super M qui m'a entraîné vers les Ps/T et PCC du Nabu. Je pense également à la table de camping jaune, Terminator, U2,...

Enfin, je remercie évidemment beaucoup ma famille et plus particulièrement mes parents qui m'ont toujours encouragés et sans qui je n'aurai jamais pu arriver jusque là.

Pour conclure, la plus petite phrase pour le plus grand soutien : merci Aude.

Table des matières

Remerciements	v
Table des matières	vii
Glossaire	xvii
Introduction générale	xxi
I Contexte technologique de l'étude	1
1 Contexte technologique	3
1.1 Introduction	3
1.2 Antenne active	4
1.3 Modules d'émission-réception	7
1.3.1 Description d'un module d'émission-réception	7
1.3.2 Evolution de l'intégration des modules	8
1.3.2.1 Module multi-puces	9
1.3.2.2 Intégration 3D	10
1.3.2.3 La déshybridation	11
1.3.3 Conclusion	11
1.4 Les technologies de mise en boîtier	11
1.4.1 Les fonctions élémentaires MMIC	12
1.4.1.1 L'amplification faible bruit	12
1.4.1.2 L'amplification de puissance	13
1.4.1.3 Puce multi-fonctions	13
1.4.2 Techniques générales de mise en boîtier	13
1.4.3 Généralités sur les boîtiers hyperfréquences	14
1.4.4 L'encapsulation à l'échelle du boîtier hyperfréquence	15
1.4.4.1 Les contraintes mécaniques	15
1.4.4.2 Les contraintes thermiques	15
1.4.4.3 Les contraintes d'herméticité	16
1.4.4.4 Le choix des matériaux	16
1.4.5 Les différentes géométries des boîtiers hyperfréquences	16

1.4.5.1	Les boîtiers à connexion par la périphérie	17
1.4.5.2	Les boîtiers montés en surface	18
1.4.6	Description détaillée d'une transition	22
1.4.7	Interconnexion des puces MMIC	25
1.4.7.1	Wire-bonding	25
1.4.7.2	Flip-chip technology	26
1.4.7.3	Hot-via technology	27
1.5	Conclusion	27
II Etat de l'art des méthodes de simulation EM globales		29
2	Méthodes de simulation EM globales	31
2.1	Introduction	31
2.2	Simulation circuit	31
2.3	Simulation EM	32
2.4	Simulation EM globale	33
2.4.1	Segmentation	33
2.4.2	Méthode physique	35
2.4.3	Insertion d'éléments localisés	36
2.4.3.1	FDTD étendue	36
2.4.3.2	Hybridation FDTD - Principe des sources de courant/tension équivalentes	38
2.4.3.3	Hybridation FDTD/Spice	39
2.4.3.4	Hybridation FETD - Principe des sources de courant/tension équivalentes	40
2.4.3.5	L'approche de compression	41
2.5	Conclusion	43
III Présentation de l'approche de compression		45
3	L'approche de compression	47
3.1	Introduction : Rappel de la formulation de l'approche de compression traditionnelle	47
3.2	Formulation de l'approche de compression proposée	48
3.2.1	Le logiciel circuit	48
3.2.2	Le logiciel de simulation EM	48
3.2.2.1	La méthode des éléments finis	49
3.2.2.2	Matériaux et conditions de frontières	50
3.2.2.3	Excitations	50
3.2.2.4	Résolution	51
3.3	Interface entre les simulateurs - Calibrage des ports internes	52
3.3.1	Problème des ports dans la simulation EM	52

3.3.2	Principe du calibrage appliqué à l'approche de compression proposée	53
3.3.3	Principe de la procédure de calibrage	53
3.3.4	Description des standards de calibrage	54
3.3.5	Description de la procédure de calcul des matrices d'erreur	55
3.3.6	Conditions sur la longueur des lignes de calibrage	58
3.4	Validation de la procédure de calibrage numérique	59
3.4.1	Définition d'une structure de test	59
3.4.2	Résultats	61
3.4.3	Conclusion	61
3.5	Domaine de validité de l'approche de compression	62
3.5.1	Limitations de l'hypothèse de l'élément localisé	62
3.5.2	Capacités de l'approche de compression	65
3.5.3	Conclusion	68
3.6	Traitement des éléments d'interconnexion	68
3.6.1	Présentation de la structure de test	69
3.6.2	Les différentes approches du traitement des éléments d'interconnexion	70
3.6.2.1	Première approche - Les bondings dans la partie passive distribuée	70
3.6.2.2	Deuxième approche - Les bondings dans l'élément localisé	70
3.6.2.3	Troisième approche - Les bondings en éléments localisés séparés du composant reporté	70
3.6.2.4	Quatrième approche - Les bondings en uniques éléments localisés	73
3.6.3	Résultats	74
3.6.3.1	Première approche - Les bondings dans la partie passive distribuée	75
3.6.3.2	Deuxième approche - Les bondings dans l'élément localisé	76
3.6.3.3	Troisième approche - Les bondings en éléments localisés séparés du composant reporté	77
3.6.3.4	Quatrième approche - Les bondings en uniques éléments localisés	79
3.6.4	Conclusion	80
3.7	Analyse d'un amplificateur micro-onde en boîtier	80
3.7.1	Présentation	80
3.7.2	Application de la compression	81
3.7.3	Résultats	83
3.7.3.1	Analyse petit signal sans boîtier	83
3.7.3.2	Analyse petit signal avec boîtier	83
3.7.3.3	Analyse non-linéaire	84

3.7.4	Conclusion	85
3.8	Conclusion	85

IV Validation de la méthodologie de compression grâce à la simulation de boîtiers intégrant un ou plusieurs LNAs 89

4	Validation de la compression pour des boîtiers MMIC (LNAs)	91
4.1	Introduction	91
4.2	Structures de test - Configurations des simulations	92
4.2.1	Description des structures de test	92
4.2.2	Configuration des mesures	95
4.2.3	Configuration de la simulation à l'aide de la méthodologie de compression	96
4.2.3.1	La partie passive distribuée	97
4.2.3.2	Les éléments localisés	98
4.2.4	Configuration de la simulation à l'aide de la méthode de segmentation	98
4.3	Validation de la méthodologie de compression	100
4.3.1	Validation de la méthodologie de compression dans un environnement standard	100
4.3.1.1	Validation par rapport aux mesures	100
4.3.1.2	Comparaison par rapport à la segmentation pour le module simple LNA	101
4.3.1.3	Distinction des effets de mise en boîtier	102
4.3.1.4	Conclusion	104
4.3.2	Validation de la méthodologie de compression dans un environnement EM contraignant	104
4.3.2.1	Validation par rapport à la segmentation pour le module double LNA	105
4.3.2.2	Validation par rapport à la segmentation pour le module simple LNA avec réduction de la hauteur du boîtier	107
4.3.3	Conclusion	112

V Exploitation des outils de simulation et de l'approche de compression pour l'aide à la conception de boîtiers 115

5	Exploitation des outils de simulation	117
5.1	Introduction	117
5.2	Influence des transitions et éléments d'interconnexion	117
5.2.1	Etude de la transition	118
5.2.2	Influence de la connectique et des éléments d'interconnexion	121
5.2.3	Illustration d'une optimisation des éléments d'interconnexion	124

5.2.4	Conclusion	125
5.3	Influence globale des transitions et éléments d'interconnexion	125
5.3.1	Etude de l'influence globale des transitions et éléments d'interconnexion	126
5.3.2	Illustration de l'influence globale des éléments d'interconnexion	127
5.3.3	Vérification de la bonne conception du boîtier BGA double LNA	128
5.3.4	Conclusion	130
5.4	Influence globale des effets de couplage EM dus à la mise en boîtier .	130
5.4.1	Conception du boîtier	130
5.4.2	Influence de la hauteur du boîtier	132
5.4.2.1	Les paramètres en réflexion	133
5.4.2.2	Le gain	134
5.4.2.3	L'isolation	135
5.4.2.4	Vérification des résultats de simulation	136
5.4.2.5	Conclusion	137
5.4.3	Influence du positionnement des amplificateurs MMIC dans le boîtier	138
5.4.3.1	Observation de la distribution des champs à l'intérieur du boîtier	139
5.4.3.2	Etude de l'influence du positionnement grâce aux simulations à l'aide de la compression	142
5.4.3.3	Vérification expérimentale	144
5.4.3.4	Conclusion	144
5.4.4	Etude de l'influence de la largeur des boîtiers	145
5.5	Influence du choix du modèle de l'élément localisé	149
5.6	Influence de la mise en boîtier sur la dispersion des MMICs	153
5.7	Conclusion	155

VI Application de l'approche de compression aux boîtiers HPAs (simulations non linéaires et compression à l'échelle du HPA) 157

6	Application de la compression aux boîtiers HPA	159
6.1	Introduction	159
6.2	Description du boîtier HPA	159
6.2.1	La plate-forme	160
6.2.2	Le boîtier	160
6.2.3	Le HPA	161
6.2.4	Le montage complet	161
6.3	Analyse en petit signal du boîtier HPA	163
6.3.1	Configuration de la compression pour l'analyse linéaire	163
6.3.2	Résultats des simulations	164
6.3.3	Conclusion	166

6.4	Simulations non-linéaires	167
6.4.1	Mise en place de la simulation non-linéaire à l'aide de l'approche de compression	167
6.4.2	Configuration de la mesure en puissance	167
6.4.3	Résultats des simulations non-linéaires	168
6.4.4	Conclusion	172
6.5	L'approche de compression à un niveau d'échelle inférieur	172
6.5.1	Hypothèse de localisation	173
6.5.2	Vérification du modèle hybride	174
6.5.3	Application de la compression à un niveau d'échelle inférieur	177
6.5.3.1	Effet d'un capot métallique sur le combineur de puis- sance en sortie	177
6.5.3.2	Résultats de la compression à un niveau d'échelle inférieur	178
6.5.4	Résultats de la compression hybride	179
6.5.4.1	Comparaison des approches de compression avec les mesures	182
6.5.5	Conclusion	184
6.6	Conclusion	185
 Annexe		 191
A Simplification de la partie passive distribuée		193
A.1	Description des simplifications	193
A.2	Résultats des simplifications	194
 B Conception des transitions et interconnexions		 199
B.1	Conception des transitions	199
B.2	Conception des interconnexions	202
 C Conditions de test		 207
C.1	Conditions de mesure des LNAs	207
C.1.1	Description des montures de test	207
C.1.1.1	Monture de test des structures simple et double LNA	207
C.1.1.2	Monture de test du boîtier BGA double LNA	208
C.1.2	Précision de la mesure de l'isolation	209
C.2	Conditions de mesure des boîtiers HPA	210
C.2.1	La monture de test	210
C.2.2	Rappel : mode de fonctionnement pulsé	210
C.2.3	Le banc de mesure pulsé	211

TABLE DES MATIÈRES	xiii
Table des figures	215
Liste des tableaux	223
Bibliographie	227
Résumé	239
Abstract	241
Publications Personnelles	245

Glossaire

Glossaire

ADS : Advanced Design System
AsGa : Arséniure de Gallium
ASICs : Application Specified Integrated Circuits
BGA (PGA,CGA,LGA) : Ball Grid Array (Pin, Column, Land)
CAD : Computer Aided Design (CAO : Conception Assisté par Ordinateur)
CEM : Compatibilité Eléctromagnétique
CMS : Composant Monté en Surface
CSP : Chip Scale Packaging (boîtier à l'échelle de la puce)
CTE : Coefficient d'Expansion Thermique
FDTD : Finite Difference Time Domain (différences finies dans le domaine temporel)
FET : Field Effect Transistor (transistor à effet de champ)
FETD : Finite Element Time Domain (éléments finis dans le domaine temporel)
FEM : Finite Element Method (méthode des éléments finis)
HMIC : Hybrid Microwave Integrated Circuit (circuits intégrés micro-ondes hybrides)
HBT : Heterojunction Bipolar Transistor (transistor bipolaire à hétérojonction)
HDI : High Density Interconnect (haute densité d'interconnexions)
HFSS : High Frequency Structure Simulator
HPA : High Power Amplifier (amplificateur de puissance)
LNA : Low Noise Amplifier (amplificateur faible bruit)
MCM : Multi-Chip Module (module multi-puce)
MCM-C : Multi-Chip Module Ceramic
MCM-D : Multi-Chip Module Deposite
MCM-L : Multi-Chip Module Laminate
MCM-V : Multi-Chip Module Vertical
MIM : Metal Insulator Metal
MESFET : Transistor à effet de champ Métal Semiconducteur
MFC : Multi-Function Chip (puce multi-fonction)
MMIC : Hybrid Microwave Integrated Circuit (circuits intégrés micro-ondes monolithiques)
MTBF : Mean Time Between Failure (temps moyen entre pannes)
PCB : Printed Circuit Board (circuit imprimé)
pHEMT : Pseudomorphic High Electron Mobility Transistor (transistor pseudomorphique à haute mobilité d'électrons)
QFP : Quad Flat Package

TAB : Tape Automated Bonding

T/R modules : Transmitter/Receiver modules (modules d'émission-réception)

VLSI : Very Large Scale Integration (intégration à très grande échelle)

Introduction générale

Introduction générale

Le développement du concept d'antenne à balayage électronique constitue une avancée significative dans le domaine des applications radar. Parmi ces applications, l'agilité du faisceau et la multi-fonctionnalité du radar (poursuite, guidage, . . .) sont de nouvelles exigences qui font émerger le concept d'antenne active. Les développements menés actuellement au sein de l'entreprise Thales Systèmes Aéroportés placent le concept d'antenne active au coeur des préoccupations.

Le principe de l'antenne active repose sur l'utilisation d'un contrôle de gain et de phase placé à proximité de chaque source rayonnante (ou groupe de sources) de l'antenne réseau. Ces contrôles, qui souvent prennent place dans des modules d'émission-réception, permettent le dépointage et la formation du faisceau rayonné. Ces modules, dont le nombre est très important, représentent donc une part importante de la complexité de ce système, et par conséquent du coût de l'antenne active.

Au sein du département Radio Frequency Solutions de Thales Systèmes Aéroportés sont élaborés les modules d'émission-réception utilisés dans des applications radar et guerre électronique. Ces modules utilisent des circuits actifs hyperfréquences de type MMIC tels que des amplificateurs, déphaseurs, atténuateurs, . . . Ces divers circuits sont mis dans des boîtiers pouvant assurer la protection mécanique, l'étanchéité, l'herméticité et l'immunité EM, dans l'environnement particulièrement sévère des applications aéroportées. La protection des circuits doit permettre une fiabilité dans l'environnement de travail ainsi qu'un montage ou remontage mécanique aisé. Finalement, la mise en boîtier et l'interconnexion des fonctions élémentaires MMIC (c'est-à-dire l'architecture des modules) occupent une place prépondérante dans la conception des modules. L'architecture des modules doit être optimisée avec pour objectif de réduire les coûts de fabrication.

La mise en boîtiers et les interconnexions ne doivent pas apporter d'effets parasites qui pourraient altérer le fonctionnement des circuits ainsi protégés et interconnectés. La simulation de telles structures s'avère donc indispensable pour en étudier la faisabilité et minimiser les pertes et effets parasites introduits. La propagation de signaux de haute fréquence à travers les géométries complexes en 3 dimensions des boîtiers s'accompagne de phénomènes électromagnétiques (EM) complexes. Ceux-ci ne peuvent être correctement représentés que par des logiciels de simulation EM. L'utilisation de ces simulateurs EM est désormais permise grâce à l'amélioration récente des performances des calculateurs.

Cependant la modélisation EM est limitée par son incapacité de traitement des circuits actifs. Un traitement simultané des boîtiers et des composants actifs qu'ils protègent est cependant nécessaire. C'est ce qu'on appelle la simulation électromagnétique globale.

Ce mémoire présente l'application d'une approche de simulation EM globale à l'étude de boîtiers hyperfréquences contenant des MMICs.

La première partie rappelle le contexte technologique de l'étude. Le concept d'antenne active est détaillé et la place prépondérante qu'occupent les modules d'émission-réception dans ce système est expliquée. L'architecture de ces modules est présentée et une étude non exhaustive des technologies de mise en boîtier et d'interconnexion est menée.

Il existe plusieurs méthodes émergentes de simulation EM globale. La seconde partie est consacrée à un état de l'art non exhaustif de ces méthodes. Ceci nous a conduit à isoler une méthode qui répond aux contraintes technologiques et logicielles de notre étude.

Cette méthode est une implémentation de l'approche de compression, détaillée dans la troisième partie. L'application de cette approche à des structures canoniques et embryonnaires des boîtiers est présentée dans cette même partie.

La quatrième partie propose la comparaison des résultats de la méthode de simulation proposée avec des mesures à des fins de validation de la méthode de simulation. Pour ce faire, des configurations complexes et réalistes de boîtiers intégrant des amplificateurs MMIC sont étudiées. On s'attache à vérifier si les effets de couplage EM à l'intérieur des structures sont bien pris en compte.

La cinquième partie illustre comment les méthodes de simulation EM et l'approche de compression peuvent être exploitées pour l'aide à la conception de ces boîtiers. Cette partie s'articule autour de la recherche de règles de conception pouvant améliorer l'intégration et la compacité des boîtiers.

Enfin dans une sixième partie, l'approche de compression est appliquée à des boîtiers contenant des amplificateurs MMIC de haute puissance. La méthode de simulation est appliquée aussi bien en régime linéaire que non-linéaire. Du fait des dimensions importantes du HPA, une approche de compression à un niveau d'échelle inférieur est testée pour vérifier l'hypothèse de localisation du HPA nécessaire pour l'application de l'approche de compression.

Première partie

Contexte technologique de l'étude

Chapitre 1

Contexte technologique

1.1 Introduction

Le développement du concept d'antenne à balayage électronique constitue une avancée significative dans le domaine des applications radar. Le balayage électronique actif est un principe émergent. Il apparaît comme adapté pour des applications d'antennes à faisceau agile c'est-à-dire pouvant s'adapter à différents types d'observation. Ainsi la conception d'antennes dites actives représente l'axe principal des développements technologiques actuels au sein de Thales Systèmes Aéroportés.

Le principe de fonctionnement d'une antenne à balayage électronique repose sur un concept d'architecture d'antennes en réseau. Le principe du balayage électronique actif réside dans le fait que les éléments rayonnants constituant l'antenne réseau sont contrôlés en gain et en phase par un module à proximité de chaque source rayonnante afin de maîtriser électriquement le faisceau rayonné par l'antenne. Ces éléments dénommés modules d'émission-réception tiennent une place prépondérante dans le système.

L'antenne active nécessitant plusieurs centaines voire milliers de modules d'émission-réception, la contrainte de coût de ces modules devient un paramètre important. La montée en fréquence de ces systèmes entraîne une volonté de miniaturisation des modules. Le contexte aéroporté implique une contrainte de protection vis-à-vis de l'environnement ainsi que sur le poids de ces modules. Finalement, la seule prise en compte des fonctions élémentaires des chaînes hyperfréquences des modules d'émission-réception n'est pas suffisante. Une attention particulière est donnée aux interconnexions entre fonctions et à l'encapsulation de celles-ci. L'évolution de l'intégration des modules implique une évolution des technologies de mise en boîtier.

Ce chapitre présente le contexte technologique de notre étude sur des nouveaux moyens de simulation. Après avoir présenté le concept d'antenne active, et l'importance des modules d'émission-réception qu'il implique, une attention particulière est donnée aux différentes technologies d'intégration des fonctions élémentaires hyperfréquences constituant ces modules. Enfin, une explication précise est donnée sur les technologies des boîtiers hyperfréquences, constituants principaux des modules.

1.2 Antenne active

L'antenne active [1] est ici la contraction d'antenne à balayage électronique actif. Le principe de balayage électronique remplace avantageusement le principe de balayage mécanique. Pour un balayage mécanique, le faisceau rayonné balaye l'espace grâce à la rotation mécanique de l'antenne.

Le principe du balayage électronique utilise le principe des antennes à réseaux. Au lieu d'avoir une seule source rayonnante, l'antenne réseau est constituée d'un grand nombre d'éléments rayonnants contrôlés en amplitude et en phase. Ainsi, le déphasage entre signaux émis par des sources adjacentes détermine la direction du maximum de rayonnement. Le faisceau rayonné balaye l'espace électriquement. Le balayage électronique présente donc surtout une très importante diminution du temps de balayage par rapport au balayage mécanique.

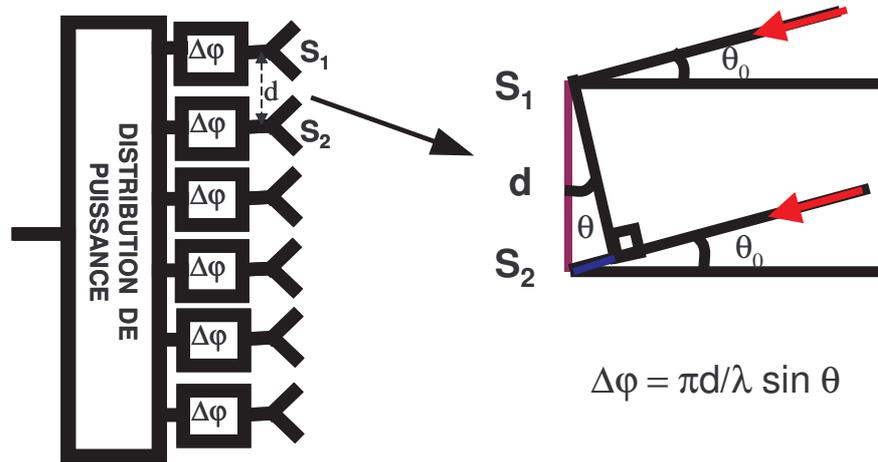


FIG. 1.2.1 – Schéma et principe d'une antenne réseau à une dimension et à phase linéaire

Le balayage électronique peut être passif. L'antenne réseau comporte des déphaseurs, commutateurs, filtres ou lignes à retard, c'est-à-dire des dispositifs agissant sur la forme et la direction du faisceau, la sélection en fréquence ou la polarisation, mais les fonctions d'amplification sont réalisées à l'extérieur de l'antenne.

En plus des dispositifs de contrôle électronique d'une antenne passive, l'antenne à balayage électronique actif, comporte les fonctions d'amplification en émission et réception ainsi que les contrôles de gain et de phase. Ces contrôles sont effectués par des modules actifs d'émission-réception. Ces modules sont placés à proximité de chaque élément rayonnant de l'antenne réseau ou de groupe d'éléments rayonnants.

Une antenne active est composée de plusieurs sous-ensembles :

- les distributeurs de signaux,
- les modules actifs,
- les éléments rayonnants,

- le radôme d'adaptation,
- la structure mécanique et thermique,
- le système de calibrage,
- le pointeur,
- les alimentations.

D'un point de vue RF, l'antenne active peut être schématisée par la figure 1.2.2.

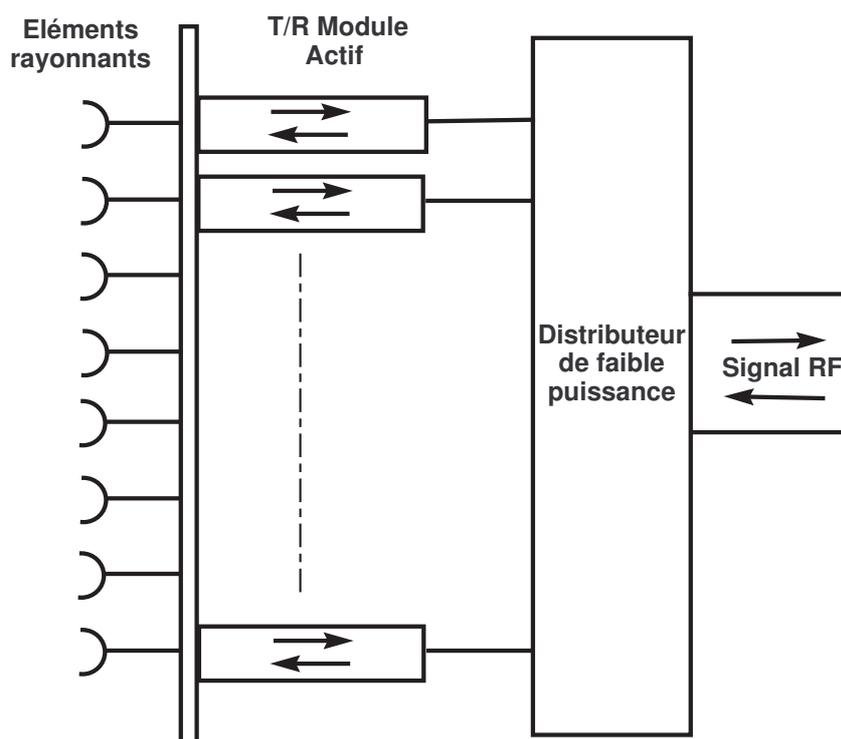


FIG. 1.2.2 – Structure d'une antenne active

La souplesse de l'antenne à balayage électronique actif permet une grande agilité du faisceau avec des changements de direction dans des temps très courts (quelques microsecondes contre quelques millisecondes pour le balayage mécanique). Elle permet d'ajuster la forme, le niveau des lobes du faisceau aux conditions d'environnement. Elle permet également d'adapter à volonté le diagramme à diverses fonctions (guidage, poursuite, surveillance d'une ou plusieurs cibles simultanément).

L'antenne active présente également de meilleurs rendements car le rayonnement varie de façon très rapide. La puissance à fournir diminue car l'amplification est située au plus près de l'antenne et les pertes en ligne entre l'amplification et l'antenne sont moins importantes.

L'antenne active présente une disponibilité plus importante qu'une antenne classique : son MTBF (Mean Time Between Failure) est beaucoup plus élevé. En effet, les modules sont plus fiables et ils sont alimentés en parallèle sous de faibles tensions,

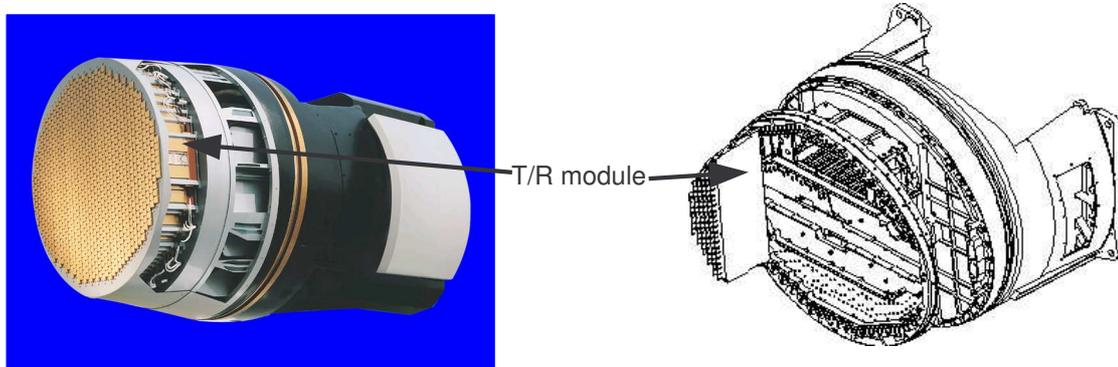


FIG. 1.2.3 – Photographie et schéma d'une antenne active - Insertion des modules

ce qui diminue le risque de panne. De plus, la panne de quelques modules n'affecte que peu les performances de l'antenne, c'est un système à dégradation douce.

Mais cependant la réalisation de ce type d'antennes est très complexe et augmente drastiquement les coûts. De plus, la puissance émise est limitée par les problèmes de dissipation thermique.

L'antenne active présente également des difficultés de conception liées aux problèmes des antennes réseaux. En effet tout réseau périodique a un facteur de réseau provoquant, si on n'y prend pas garde, l'apparition de lobes indésirables appelés lobes de réseau. Ceci entraîne une contrainte sur les dimensions et la régularité des mailles.

Les lois de phase ou d'amplitude étant quantifiées, il en résulte une erreur de quantification pouvant générer des lobes de rayonnement de quantification, des pertes de gain et déviation angulaire.

De plus, la bande passante de l'antenne est limitée par celle des éléments rayonnants, des modules et du distributeur. Cependant, l'antenne active permet d'obtenir une bande passante totale d'au moins 15 %.

Enfin le couplage entre éléments rayonnants doit être pris en compte. Le radôme, qui sert de protection mécanique, thermique et électromagnétique peut réaliser l'adaptation angulaire du diagramme de rayonnement en intervenant dans le couplage entre éléments rayonnants.

En conclusion, l'antenne active est un système complexe dans lequel les modules actifs d'émission-réception représentent une part importante. La performance d'un tel système est étroitement liée à la performance de ces modules actifs. Ils représentent près de 50% du coût total de l'antenne active. La possibilité de montée en fréquence de tels systèmes entraîne la diminution de la maille de l'antenne réseau. Ceci implique une miniaturisation des modules. Les contraintes de miniaturisation, de poids et de coût font de la conception des modules d'émission-réception la clé de voûte de l'antenne active.

1.3 Modules d'émission-réception

1.3.1 Description d'un module d'émission-réception

Les modules actifs sont constitués d'une chaîne de fonctions élémentaires hyperfréquences. Celles-ci sont typiquement des fonctions d'amplification de puissance, d'amplification faible bruit, de déphasage, de limitation, des circulateurs, des commutateurs émission/réception. Un schéma d'un module d'émission-réception classique est donné sur la figure 1.3.4. Le module actif réalise quatre fonctions principales :

- La fonction de contrôle en amplitude et en phase avant l'amplification de puissance et après l'amplification bas niveau de réception. Cette fonction est effectuée par les déphaseurs et atténuateurs. La fonction de contrôle inclut également la sélection du fonctionnement en émission ou en réception grâce à un commutateur.
- La fonction puissance. La voie émission est constituée d'un amplificateur de haute puissance, fonctionnant en régime saturé qui amplifie la puissance fournie par un amplificateur en amont fonctionnant en linéaire, appelé driver.
- La fonction réception bas niveau. La voie réception est constituée d'un amplificateur très faible bruit, car la puissance des signaux reçus est faible et proche du niveau de bruit. En conséquence, la voie réception est équipée en tête d'un limiteur qui sert à protéger le système en cas d'exposition à de fortes puissances.
- L'aiguillage entre les voies émission, réception et l'élément rayonnant réalisé grâce à un circulateur. Il permet d'acheminer le signal à émettre vers l'antenne ainsi que le signal reçu de l'antenne vers le récepteur avec une forte isolation de ces deux voies.

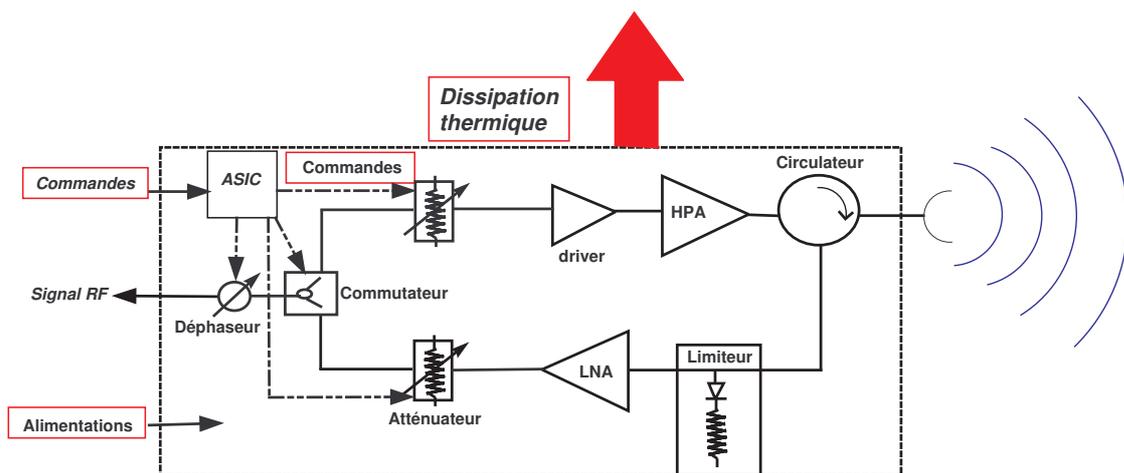


FIG. 1.3.4 – Schéma d'un module actif d'émission-réception

On remarque que des circuits de commande, réalisés grâce à des ASICs (Application Specific Integrated Circuits), sont également intégrés dans le module d'émission-réception. Ceux-ci permettent le contrôle des différentes fonctions.

Une photographie d'un exemple de module d'émission-réception est donnée sur la figure 1.3.5. Cette photographie présente un module contenant deux voies émission-réception. On reconnaît aisément ces différentes fonctions ainsi que les différentes voies : la voie réception, surlignée en bleu, et la voie émission, surlignée en rouge.

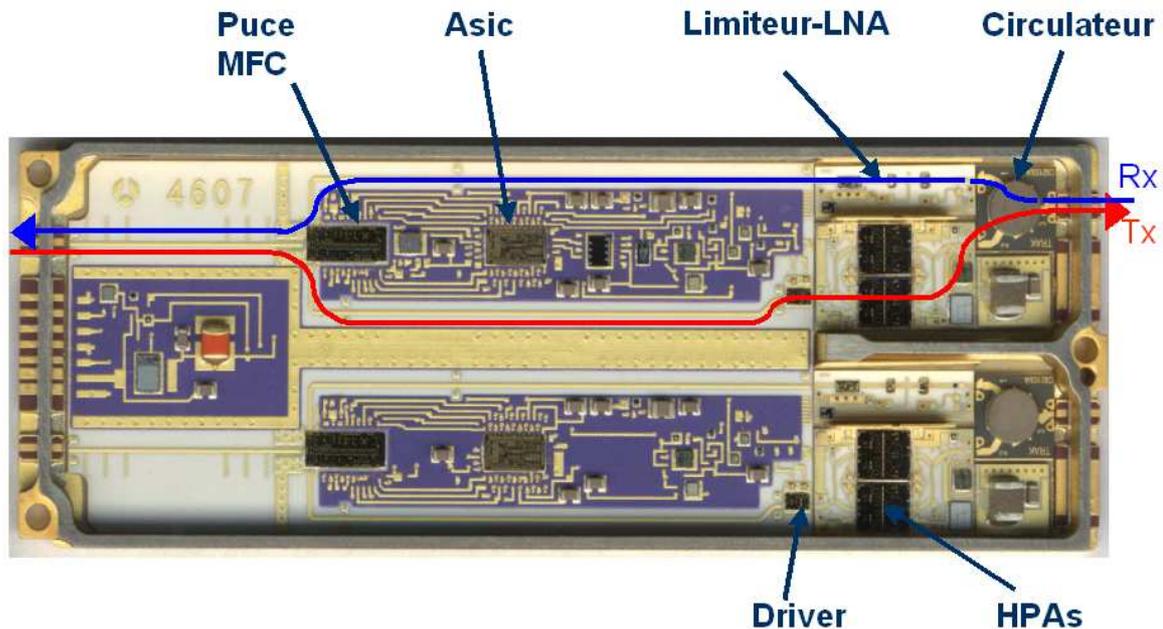


FIG. 1.3.5 – Photographie d'un module actif d'émission-réception

Les fonctions d'atténuation, de déphasage et commutation sont intégrées dans une seule et même puce dénommée puce multi-fonctions (MFC : Multi-Function Chip) comme explicité sur le schéma de ce module d'émission-réception sur la figure 1.3.6.

1.3.2 Evolution de l'intégration des modules

Les volontés de réduction de taille, de coût, de poids et d'amélioration des performances des modules d'émission-réception ont conduit à une évolution de la technologie. L'intégration des modules évolue vers la technologie modules multi puces (MCM : Multi Chip Module) [2],[3]. Celle-ci permet une intégration à très large échelle (VLSI : Very large scale integration). La tendance actuelle s'oriente vers des modules à haute densité d'intégration (HDI). Le concept très prometteur d'interconnexion verticale permet une intégration 3D des modules améliorant drastiquement leur compacité.

Cependant l'implantation discrète des fonctions élémentaires ou mixtes dans un module multi-puce est toujours un axe de développement important en ce qui concerne

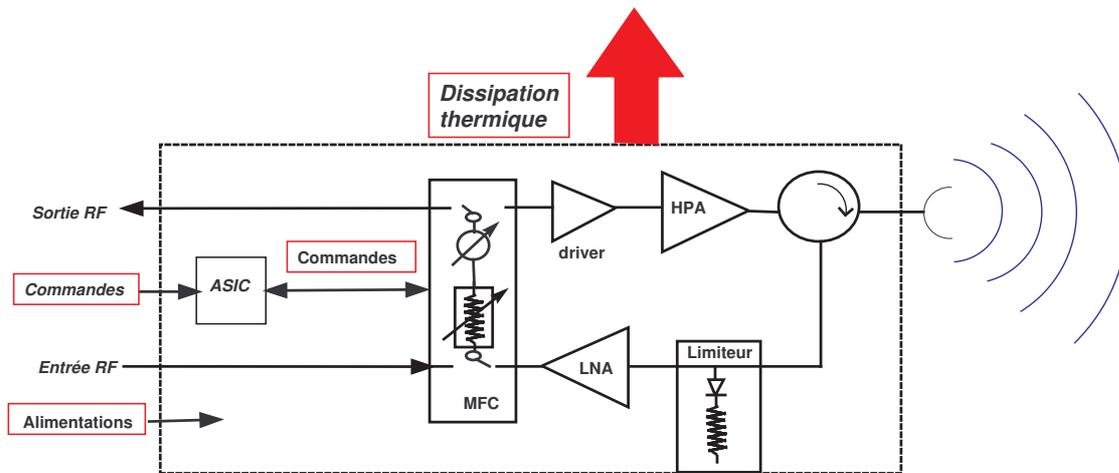


FIG. 1.3.6 – Schéma d'un module actif d'émission-réception avec puce multi-fonctions

les fonctions micro-ondes et millimétriques. La déshybridation des fonctions, la très bonne reproductibilité ainsi que la diminution du nombre de réglages font de la technologie CMS (Composants montés en Surface)[4, 5, 6, 7] une perspective intéressante. Le concept de micro-boîtier, dans lequel les fonctions élémentaires sont déshybridées grâce à leurs mises en boîtiers individuels offre une alternative intéressante au concept de macro-boîtier.

Dans cette partie sont présentés rapidement les avantages et inconvénients des technologies d'intégration des modules.

1.3.2.1 Module multi-puces

La technologie MCM signifie l'implantation de différentes fonctions sur une même carte mère. Cette carte est généralement un circuit multi-couches dans lequel sont routés les différents signaux (DC, BF ainsi que RF). Un module MCM est un circuit hybride, pouvant contenir différentes familles de composants. De plus, cette technologie permet une meilleure intégration des composants au lieu d'une intégration discrète et planaire, c'est-à-dire où les composants sont implantés sur une seule couche de substrat.

Différentes possibilités technologiques (MCM-L, MCM-C, MCM-D...) ont été développées avec un objectif de diminution de taille et de coût de ces circuits multi-couches. Ces différentes techniques sont basées sur différents procédés de fabrication contrôlant le nombre de couches, l'épaisseur des couches, la réalisation des vias, la possibilité d'intégration de composants passifs [2]. Ceci peut permettre de s'affranchir de câblage micro-électronique en réalisant un câblage collectif grâce au dépôt de couches successives.

Ici sont présentés succinctement les différentes possibilités technologiques des modules MCM [8], [9].

MCM-L Dans la technologie MCM-L, les couches diélectriques et conducteurs sont laminés ensemble puis pressées et cuites. Cette technologie associée à de nouveaux matériaux permet de fortes densités d'intégration et n'est pas trop onéreuse. Cependant les matériaux utilisés ne permettent pas de bonnes performances thermiques et est limitée en fréquence (environ 10 GHz au maximum).

MCM-C Il existe trois variantes de cette technologie qui sont couramment utilisées. Le procédé technologique est la sérigraphie (application d'une encre conductrice sur un substrat céramique).

La technologie céramique couche épaisse, de part l'utilisation quasi-exclusive de l'alumine (bonne propriétés électriques) présente de bonnes performances aux fréquences micro-ondes et millimétriques mais ce substrat est onéreux. Cette solution est hermétique mais ne dispose que d'un seul niveau de couche RF. La densité d'intégration est donc relativement moyenne.

Le procédé HTCC (High Temperature Cofired Ceramic) permet de réaliser des multicouches avec des trous métallisés pour connecter les différents niveaux de conducteurs RF. Cependant la haute température de cuisson impose le choix de métaux qui puissent y résister comme le tungstène qui présente malheureusement de fortes pertes.

Le procédé LTCC (Low Temperature Cofired Ceramic) est le même procédé que le HTCC mis à part la température de cuisson plus faible ce qui permet l'utilisation de conducteurs qui présentent moins de pertes (or, argent, cuivre,..). Cependant, les performances thermiques sont moins bonnes. Le procédé de fabrication est complexe et les tolérances aux dimensions sont grandes.

MCM-D Le MCM-D consiste en un dépôt de couches minces sur plusieurs niveaux. Les motifs sont générés par photolithographie. De plus, les composants passifs sont intégrés simplement [2]. Les couches minces de diélectriques peuvent être en silicium ou polymères.

La technologie MCM peut s'associer à la technologie CMS pour l'implantation de fonctions élémentaires hyperfréquences [10] et profiter de tous les avantages du CMS. La plate-forme multicouches en étant support de ces fonctions se complexifie avec le routage sur un ou plusieurs niveaux du signal RF et devient la clé de voûte de tels systèmes.

1.3.2.2 Intégration 3D

Une orientation actuelle est l'intégration en 3 dimensions (3D-MCM) [3] des modules en profitant du concept d'interconnexion verticale. Une intégration 3D pourrait modifier l'architecture des modules d'émission-réception. Au lieu que les voies émission et réception soient juxtaposées, comme illustré sur la photographie de la figure 1.3.5, les voies pourraient être superposées.

Cette évolution vers le 3D permet un gain de volume important en améliorant l'occupation de l'espace par rapport à l'intégration planaire. L'intégration complètement

3D offre des avantages de compacité, et de diminution du poids. Les longueurs d'interconnexions sont diminuées ce qui permet une réduction des temps de propagation, des effets parasites et du bruit liés à ces temps de propagation. De plus, l'intégration 3D doit permettre une réduction de la consommation, et finalement une diminution des coûts.

Mais l'intégration 3D présente des contraintes importantes. L'augmentation de la densité d'intégration entraîne l'augmentation de la densité de puissance et complexifie le conditionnement thermique. La conception et le routage sont plus complexes. L'intégration complètement 3D ne semble pas encore une technologie mûre.

1.3.2.3 La déshybridation

A l'inverse d'une implantation des fonctions élémentaires dans un même boîtier (concept de macro-boîtier), les fonctions élémentaires peuvent être mises en boîtier de façon indépendantes (concept de micro-boîtier). Ceci constitue la déshybridation des fonctions élémentaires. Ainsi, l'isolation intrinsèque entre fonctions améliore la CEM. Pour obtenir ceci avec un macro-boîtier, il est nécessaire d'aménager des cavités dans le module, dans le but de réduire le couplage entre fonctions et il faut prendre garde à l'apparition de résonances de cavité. La déshybridation associée à des micro-boîtiers CMS, permet de plus un montage et un remontage aisé, et donc une industrialisation facilitée avec une diminution des coûts. En cas de panne, seul le micro-boîtier de la fonction élémentaire responsable du dysfonctionnement peut être changé. Le concept de déshybridation permet aussi la réduction de la taille des modules grâce à l'application du principe CSP (Chip Scale Packaging).

1.3.3 Conclusion

L'évolution de l'intégration des modules vers des solutions MCM, 3D ou en micro-boîtier oblige les concepteurs à ne plus négliger les interconnexions et effets de mise en boîtiers des fonctions hyperfréquences élémentaires. La course à la miniaturisation des modules implique l'évolution des technologies de mise en boîtier.

1.4 Les technologies de mise en boîtier

L'intégration des fonctions élémentaires des modules d'émission-réception, quelle que soit la technologie utilisée, se caractérise par une encapsulation de ces fonctions. Cette partie a pour vocation de présenter les différentes méthodes d'encapsulation ou mise en boîtier des puces.

Le cadre de notre étude se limite aux fonctions élémentaires micro-ondes. L'intégration des circuits de commandes, composants programmables, circuits analogiques BF et numériques n'est pas prise en considération dans cette étude.

Les fonctions élémentaires des modules sont réalisées grâce à la technologie MMIC. Une présentation succincte de cette technologie est effectuée. Puis une présentation

non exhaustive des technologies de mise en boîtier est proposée avant une description plus précise des boîtiers hyperfréquences rappelant les intérêts et difficultés de la mise en boîtier des puces MMIC.

1.4.1 Les fonctions élémentaires MMIC

Les fonctions élémentaires hyperfréquences que nécessitent les modules d'émission-réception sont désormais exclusivement réalisées grâce à la technologie MMIC.

La technologie MMIC signifie l'association d'éléments actifs (diodes, transistors) et d'éléments passifs localisés (résistance, capacité,..) ou répartis (ligne de transmission) sur le même substrat semi-conducteur. La technologie MMIC à laquelle succède la technologie MMIC consiste en l'association de composants actifs et d'éléments passifs discrets reportés sur le même substrat.

La technologie MMIC présente de nombreux avantages. Les coûts de réalisation sont faibles pour une grande quantité. Les dimensions et poids des circuits sont réduits ainsi que le nombre d'éléments dans un circuit. La technologie MMIC offre une meilleure précision en haute fréquence, une absence de réglages a posteriori et une bonne fiabilité.

Les applications des MMICs peuvent être l'amplification faible bruit, haute puissance, déphasage, atténuation, commutation. Les fonctions de déphasage, atténuation, commutation peuvent être réalisées sur des puces multi-fonctions.

1.4.1.1 L'amplification faible bruit

Les amplificateurs de type LNA (Low Noise Amplifier) sont particulièrement importants dans le domaine du radar, utilisés essentiellement pour la voie réception des modules d'émission-réception. Une attention particulière est donnée à leur facteur de bruit et leur linéarité. Les LNAs peuvent être utilisés comme drivers des amplificateurs de puissance pour leur gain linéaire.

La technologie utilisée par les LNAs étudiés et principalement utilisée dans les modules conçus à Thales Systèmes Aéroportés est la technologie PH25, c'est-à-dire à base de transistors pHEMT (transistors pseudomorphiques à haute mobilité des électrons) [11]. Les transistors utilisés ont une longueur de grille de $25 \mu m$. La technologie HEMT (Transistor à haute mobilité des électrons) a démontré de très bonnes performances en terme de facteur de bruit pour des fréquences allant jusqu'à $60 GHz$, supplantant le GaAs MESFET (Transistor à effet de champ métal semiconducteur). Les performances en bruit de la technologie pHEMT, associées à l'augmentation de la transconductance en utilisant une fine couche de InGaAs comme gaz d'électrons bi-dimensionnel en lieu et place de l'AsGa, sont améliorées par rapport au HEMT en bande millimétrique. Les performances en bruit en bande millimétrique du pHEMT sont donc très bonnes.

1.4.1.2 L'amplification de puissance

Les amplificateurs de puissance sont essentiels pour la voie émission des modules d'émission-réception. Pour ce type d'amplificateur, une attention particulière est donnée à la puissance de sortie. Ce type d'amplificateur fonctionne essentiellement en régime saturé.

Les HPAs (amplificateur haute puissance) étudiés utilisent la technologie GaInP HBT (Transistors bipolaire à hétérojonction)[11]. L'apport de l'hétérojonction par rapport aux transistors bipolaires permet d'obtenir un gain en courant élevé en diminuant la résistance de base. En utilisant une jonction émetteur à large bande interdite, il n'est plus nécessaire de doper l'émetteur beaucoup plus fortement que la base et d'avoir une base fine. La technologie HBT est préférée à la technologie HEMT pour des applications de puissance, car leur dissipation de puissance est de 2 à 4 fois supérieure. Les fréquences de transition sont comparables mais les performances en terme de bruit de cette technologie sont inférieures à la technologie HEMT.

Un axe de développement consiste en l'amélioration du rendement de ces amplificateurs de puissance.

Les amplificateurs de puissance HBT occupent un espace important dans un module. Leur surface est d'environ 20 mm^2 . A titre de comparaison l'espace occupé par un LNA (pHEMT) est de 2 à 3 mm^2 .

De plus, les performances de la technologie HBT sont limitées en fréquence jusqu'à la bande X. La technologie pHEMT est par contre valide aux fréquences supérieures mais elle ne permet pas de délivrer de telles puissances. Les amplificateurs de puissance pHEMT sont utilisés à ces fréquences pour des applications moins demandeuses en puissance. La technologie envisagée pour tenir le rapport puissance-fréquence est sans doute le remplacement du substrat d'AsGA par du GaN (Nitrure de Gallium).

1.4.1.3 Puce multi-fonctions

Une diminution de la dimension des modules a été apportée grâce aux remplacement des fonctions d'atténuations, de déphasage et commutations par une seule et même puce multi-fonctions (MFC). Ces puces MMIC représentent intrinsèquement un gain d'espace important conjugué à une diminution des interconnexions, comme illustré sur la figure 1.4.7.

1.4.2 Techniques générales de mise en boîtier

En ce qui concerne l'industrie de l'électronique, la volonté de miniaturisation couplée à une augmentation des vitesses et diminution des consommations a mené au développement de circuits électroniques très intégrés. Une attention particulière est de plus en plus apportée à leur encapsulation et interconnexion. Les technologies d'interconnexion par matrice d'éléments de surface (area-array technology) [12] supplantent les interconnexions filaires ou par la périphérie (QFP : Quad flat package). Les différents types de technologies d'interconnexion sont par exemple PGA, CGA,

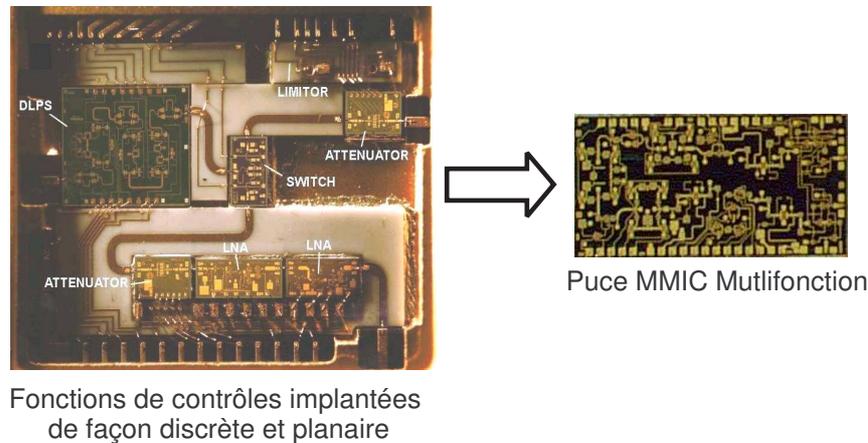


FIG. 1.4.7 – Puce MFC en remplacement des fonctions de déphasage, d’atténuation et de commutation

LGA, BGA (Pin - Column - Land - Ball Grid Array) avec une utilisation de matériaux céramiques, plastiques. La technologie BGA a acquis une grande popularité grâce à son grand nombre d’entrées/sorties possibles, sa robustesse et son assemblage aisé[10]. La tendance est à la technologie CSP (Chip Scale Packaging)[13, 7] qui est une continuité de la volonté de miniaturisation : par définition, le rapport de dimensions entre le composant nu et en boîtier ne doit pas excéder 1,5. La plupart du temps, les composants électroniques basse fréquence bénéficient d’un moulage plastique [12] qui effectue la protection du composant.

Le principal objectif de la mise en boîtier des composants électroniques est donc la facilité d’assemblage, en conservant protection et fiabilité en environnement. Les effets parasites dus à la mise en boîtier sont faibles pour les composants traditionnels basse fréquence. Ceci n’est plus le cas lorsque les fréquences d’utilisation des composants à encapsuler augmentent. La considération principale pour une mise en boîtier de fonctions micro-ondes est alors de limiter les effets parasites (couplages, interférences, pertes) dus à cette mise en boîtier. L’objectif principal est donc le maintien de la fonctionnalité de l’élément mis en boîtier.

1.4.3 Généralités sur les boîtiers hyperfréquences

Dans cette partie sont présentées les techniques de mise en boîtier des fonctions hyperfréquences. Il est possible de séparer la mise en boîtier de puces en deux niveaux : l’interconnexion à “l’échelle du boîtier” et l’interconnexion à “l’échelle de la puce” comme illustré sur la figure 1.4.8.

A “l’échelle du boîtier” désigne le boîtier et son interconnexion ou report sur la carte mère. L’objectif est de convoier le signal de l’extérieur (carte mère) vers l’intérieur du boîtier.

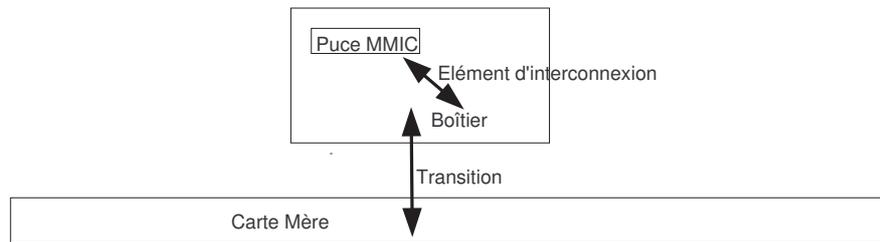


FIG. 1.4.8 – Illustration des interconnexions et transitions

Par la suite, on dénommera par extension “transition hyperfréquence” la connexion depuis la carte-mère jusqu’au boîtier. On comprendra par “simple transition” la connexion depuis la carte mère jusqu’au boîtier et “double transition” la connexion entre l’entrée et la sortie sur la carte-mère. Les transitions sont souvent constituées par la juxtaposition de sous-transitions ou transitions élémentaires qui apparaissent dès qu’un changement de support de transmission du signal RF intervient.

A l’échelle de la puce désigne l’interconnexion de la puce MMIC au boîtier. Deux technologies principales se distinguent : la technologie “wire-bonding” et la technologie “flip-chip”. On dénommera ces éléments les éléments d’interconnexion. Un état de l’art rapide des technologies de mise en boîtier des composants hyperfréquences est présenté ci-après.

1.4.4 L’encapsulation à l’échelle du boîtier hyperfréquence

Premièrement, les différentes contraintes pour une mise en boîtier sont rappelées en préambule.

1.4.4.1 Les contraintes mécaniques

La fonction primaire d’un boîtier est la protection mécanique des puces. De plus, la mise en boîtier doit permettre un montage mécanique simple. Si le montage est susceptible d’être réeffectué, la souplesse du montage et remontage mécanique doit être prise en compte. Dans l’optique d’une industrialisation massive (intégration à très large échelle), la reproductibilité du montage du boîtier est un facteur important.

1.4.4.2 Les contraintes thermiques

Les boîtiers doivent fournir une bonne dissipation thermique du MMIC. Ainsi, ils permettent de maintenir une température de fonctionnement du MMIC basse, en évitant l’auto-échauffement de la puce. La température de jonction des transistors doit typiquement être inférieure à 150°C . Grâce à une bonne dissipation thermique, les effets sur cette température de jonction sont faibles, et ainsi la durée de vie des composants actifs MMIC n’est pas dégradée.

Ces contraintes thermiques sont différentes selon le type de MMIC (amplification de puissance ou faible bruit) et demandent des adaptations différentes du boîtier.

Le boîtier doit en outre éviter les désadaptations de Coefficient d'Expansion Thermique (CTE) entre les différents constituants (substrat d'AsGa du MMIC, boîtier, carte mère). Des matériaux peuvent être intercalés pour réaliser une meilleure adaptation de CTE (comme par exemple un dissipateur thermique métallique) ou une contrainte sur le choix des matériaux peut être établie. Par exemple, les matériaux céramiques sont souvent utilisés pour les boîtiers MMIC car leur CTE est voisin de celui de l'AsGa [14]. Cependant, il est difficile de monter des boîtiers céramiques de grande taille sur une carte-mère en circuit imprimé (PCB). En effet, les CTE (non isotropes pour certains matériaux) en X et Y de la céramique sont faibles par rapport à ceux du PCB.

1.4.4.3 Les contraintes d'herméticité

Une des fonctions principales d'une mise en boîtier est la protection des puces vis-à-vis de l'environnement. Suivant le type d'application, par exemple, aéroportée ou spatiale, des contraintes d'herméticité des boîtiers sont souvent requises. Ceci impose une contrainte sur le choix des matériaux. La plupart des matériaux utilisés sont étanches (imperméable aux liquides). Certains, comme la céramique, sont hermétiques (imperméables aux liquides et aux gaz). Les MMICs sont parfois encapsulés dans des résines (glop top) pour obtenir une étanchéité locale au niveau des puces.

1.4.4.4 Le choix des matériaux

Les paramètres importants pour le choix des matériaux sont issus des contraintes précédentes : mécaniques, thermiques, et d'herméticité.

Le choix des matériaux se fait également en fonction de leurs performances électriques et de leurs coûts. Les principaux matériaux sont à base de céramique et de téflon pour leur bonnes caractéristiques électriques (constante diélectrique et tangente de perte) à ces fréquences. Les matériaux organiques [5, 6] sont de plus en plus utilisés du fait de leur coût plus faible. Ces matériaux présentent des caractéristiques relativement bonnes mais légèrement inférieures aux matériaux céramiques. Cependant ils sont un bon compromis entre le coût et les performances électriques.

1.4.5 Les différentes géométries des boîtiers hyperfréquences

D'une façon générale, l'encapsulation à l'échelle du boîtier peut se décomposer en trois parties principales : la carte-mère, le report, et le boîtier. La carte mère est le circuit sur lequel est reporté le boîtier. Pour effectuer des tests d'un boîtier contenant un ou plusieurs composants, le boîtier est reporté sur une carte-mère simplifiée dénommée plate-forme de test. Celle-ci contient le routage des signaux RF et DC nécessaires au bon fonctionnement de la ou des puces mises en boîtier. Cette plate-forme sert de support à la connectique de mesure nécessaire pour le test.

Le report est la technologie utilisée pour connecter le boîtier à la carte mère. Deux types de géométries se distinguent : les boîtiers à connexion par la périphérie et les boîtiers montés en surface (CMS).

1.4.5.1 Les boîtiers à connexion par la périphérie

Les premiers types de boîtier étaient constitués d'un simple boîtier en matériau diélectrique accomplissant la fonction de protection, reposant au-dessus du composant à encapsuler. Le cadre repose directement sur le substrat où est implanté le composant en recouvrant une partie des pistes micro-ruban. Ceci nécessite une adaptation locale de la piste au-dessous du cadre (la largeur de la piste doit être réduite sous le cadre). Ce principe imposait une connexion par câblage microélectronique (wire-bonding) entre chaque boîtier. Ce type de structure est décrit sur la figure 1.4.9.

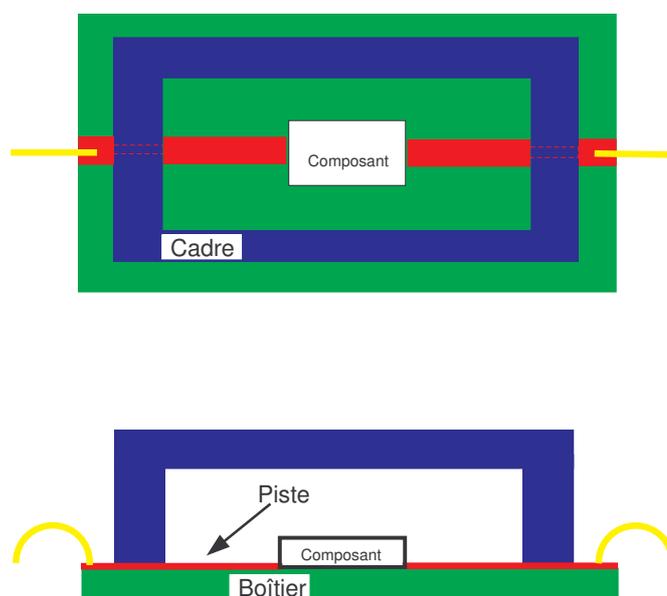


FIG. 1.4.9 – Illustration d'un boîtier à connexion sous le cadre

Une amélioration de ce système consiste en l'ajout d'inserts dans le cadre de ces boîtiers [15]. Ces inserts sont des perles de verre ou en céramique entourant une broche métallique centrale. Ceux-ci sont insérés par brasage ou collage dans le cadre qui peut être métallique ou diélectrique. Ce type de structure est décrit sur la figure 1.4.10 et illustré par la photo de la figure 1.4.11.

Ces boîtiers à connexion par la périphérie sont supplantés avantageusement par les boîtiers montés en surface grâce à des transitions verticales. En effet, les boîtiers à connexion par inserts coaxiaux, même s'ils affichent de très bonnes performances pour des fréquences élevées, présentent deux inconvénients prohibitifs : la taille et le coût de fabrication et de montage.

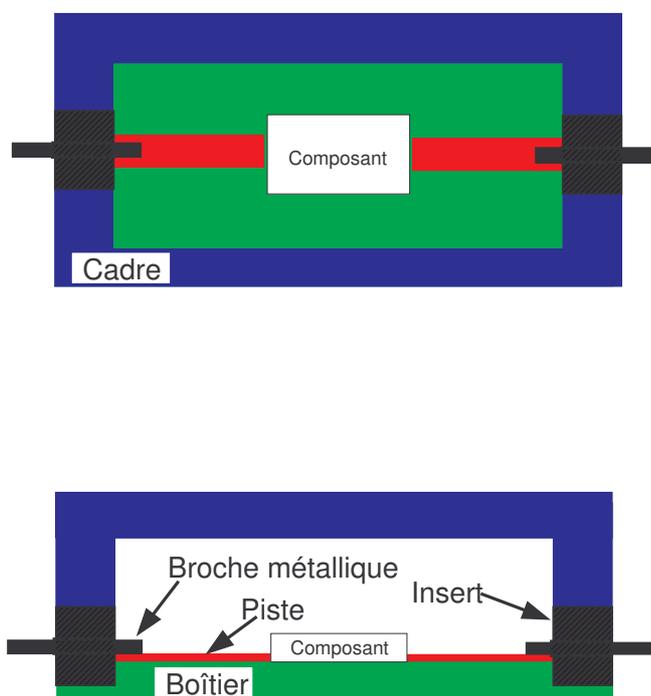


FIG. 1.4.10 – Illustration d'un boîtier à connexion par inserts

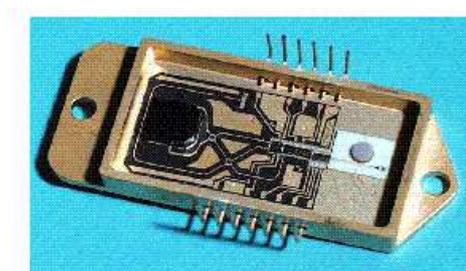


FIG. 1.4.11 – Photographie d'un boîtier à connexion par inserts

1.4.5.2 Les boîtiers montés en surface

Les boîtiers montés en surface offrent une plus forte intégration et une plus grande facilité de montage. La tendance est à cette technologie, qui offre une bonne combinaison entre performance, coût et facilité de montage.

Différents types de montage utilisant une technologie de report différente sont possibles. La première solution est l'absence de report (figure 1.4.13(a)). Le signal RF transite depuis la face supérieure du boîtier vers la face inférieure grâce à des vias. Le boîtier repose directement sur la carte-mère.

Un deuxième type de boîtier utilise la technologie planar-pack, illustrée sur la figure 1.4.13(b). Une pièce métallique, dénommée lead-frame effectue le report entre boîtier et carte-mère [16]. Le lead-frame présente l'intérêt d'améliorer le contact mécanique ainsi que la dissipation thermique. Cette solution est une technologie robuste d'un point de vue mécanique et adaptée à la mise en boîtier de puces de puissance. Un exemple d'un boîtier monté sur lead-frame avant le découpage de celui-ci est présenté sur la figure 1.4.12 et une photographie d'un boîtier planar-pack monté sur une plateforme de test est montrée sur la figure 1.4.14.

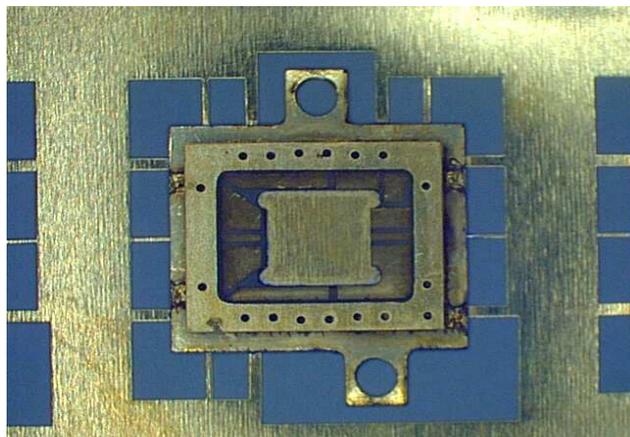


FIG. 1.4.12 – Photographie d'un boîtier assemblé sur lead-frame avant le découpage de celui-ci

Un autre type de géométrie, de plus en plus répandu, est la technologie BGA [17, 10, 18, 19, 12]. Le report est effectué grâce à un réseau de billes métalliques. On peut distinguer 2 variantes : le report par BGA classique où la bille RF, intercalée entre deux pastilles est décalée par rapport au via (figure 1.4.13(f)) et la technologie V-BGA (figure 1.4.13(e)) où le via et la bille sont alignés verticalement. Ceci est permis par l'utilisation de vias solides ou bouchés. Une photographie de la face billée d'un micro-boîtier BGA est présentée sur la figure 1.4.15. Une photographie d'un micro-boîtier BGA reporté sur une plate-forme de test est montrée sur la figure 1.4.16.

Des aménagements peuvent être apportés à ces configurations, comme illustré avec la technologie planar-pack sur les figures 1.4.13(c) et 1.4.13(d). Le composant peut être disposé dans une cavité aménagée à cet effet (figure 1.4.13(c)). Ceci permet d'aligner les surfaces de la puce et du boîtier sur un même niveau, et ainsi de faciliter une interconnexion par bondings par exemple.

Il est possible d'intercaler un dissipateur thermique métallique (figure 1.4.13(d)) entre le composant et le boîtier. Celui-ci permet une adaptation de CTE et une meilleure dissipation thermique. Il peut jouer un rôle dans la fixation des puces et est souvent utilisé pour les puces de puissance. Celles-ci nécessitent en effet une très bonne dissipation thermique. De plus une bonne adaptation de CTE avec l'AsGa du

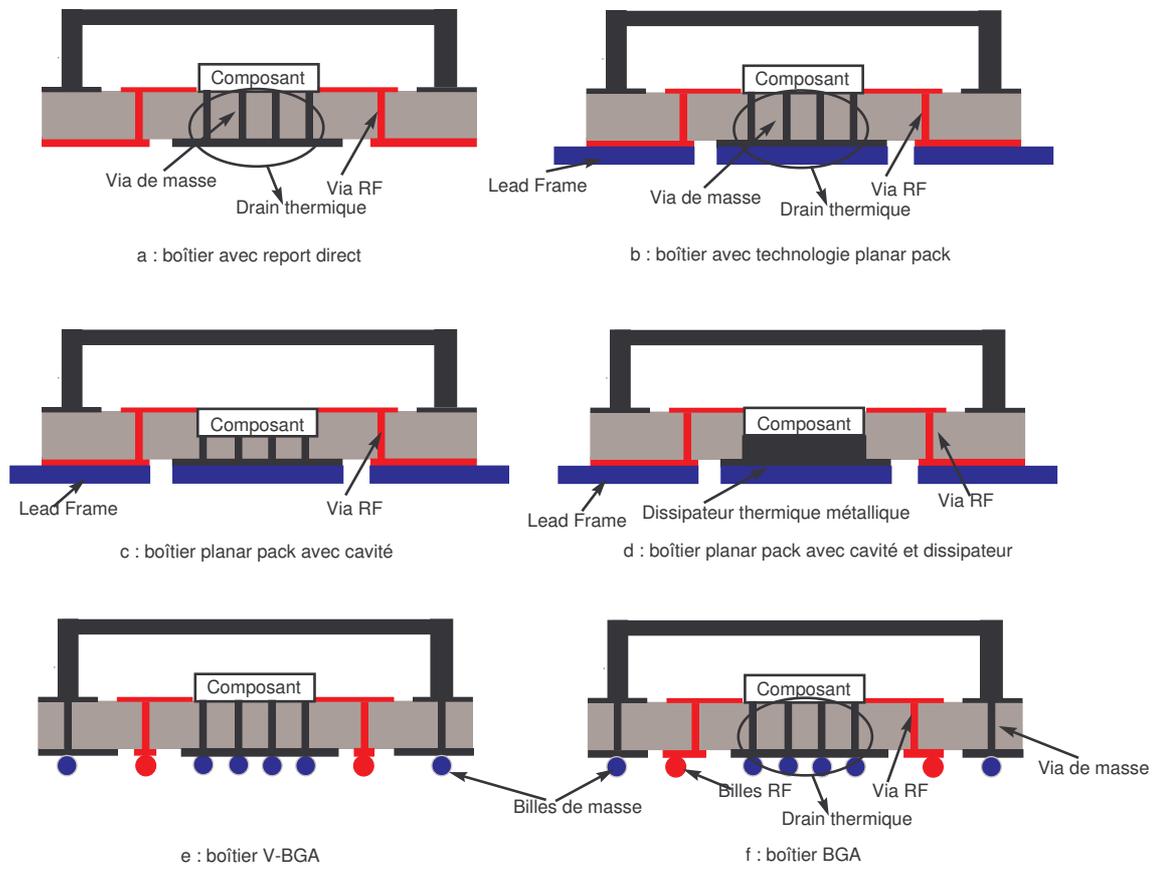


FIG. 1.4.13 – Illustration de différents types de boîtiers montés en surface

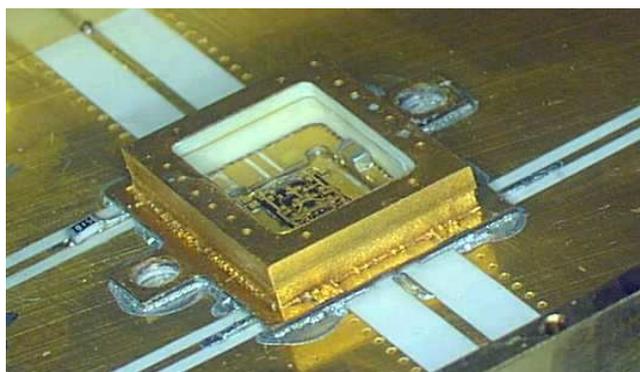


FIG. 1.4.14 – Photographie d'un boîtier planar-pack assemblé monté sur une plateforme de test

MMIC permet ainsi de braser et non coller la puce sur le dissipateur. La brasure offre

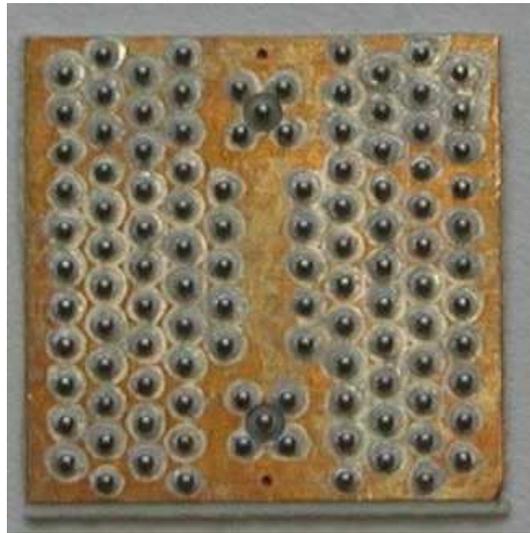


FIG. 1.4.15 – Photographie de la face billée d'un micro-boîtier BGA

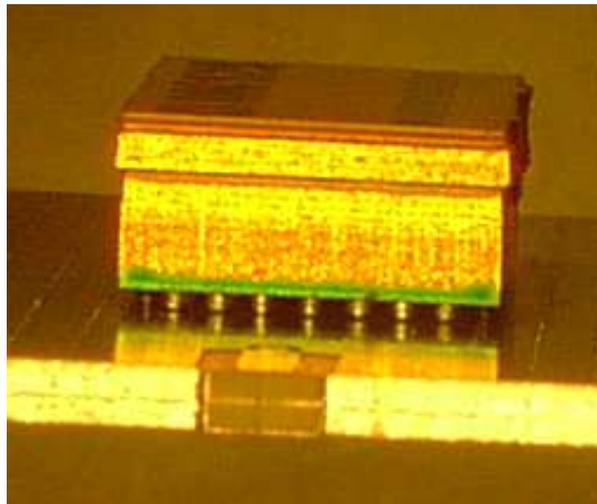


FIG. 1.4.16 – Photographie d'un micro-boîtier BGA monté sur une plate-forme de test

un meilleur contact métallique et donc un meilleur report de masse. Mais la brasure nécessite une température plus élevée que le collage. La brasure est rigide et ne se dilate pas sous l'effet de la chaleur. Les différences de dilatation entre la puce et le dissipateur thermique entraîneraient des fissures sur le composant le plus fragile. Le dissipateur est donc en molybdène car ce métal possède un CTE proche de l'Arséniure de Gallium (AsGa), substrat des MMICs.

Les technologies BGA et planar-pack permettent l'application du principe de mise en boîtier à l'échelle de la puce (Chip Scale Packaging : CSP) [13].

Les technologies de montage en surface des boîtiers s'associent aisément à la technologie MCM. Ainsi, les fonctions élémentaires MMIC sont reportées en surface de circuits multicouches complexes contenant le routage et les autres fonctions. Les performances sont améliorées puisque les technologies BGA et planar-pack permettent de minimiser le chemin électrique depuis la carte mère jusqu'à la puce. Le montage en surface permet également la dés hybridation des fonctions élémentaires. Grâce à ceci, le concept de macro-boîtier évolue vers le concept de micro-boîtier.

1.4.6 Description détaillée d'une transition

Cette partie donne la description détaillée d'une transition hyperfréquence d'un boîtier monté en surface de type planar-pack ou BGA, dont une illustration est donnée sur les figures 1.4.18 et 1.4.17.

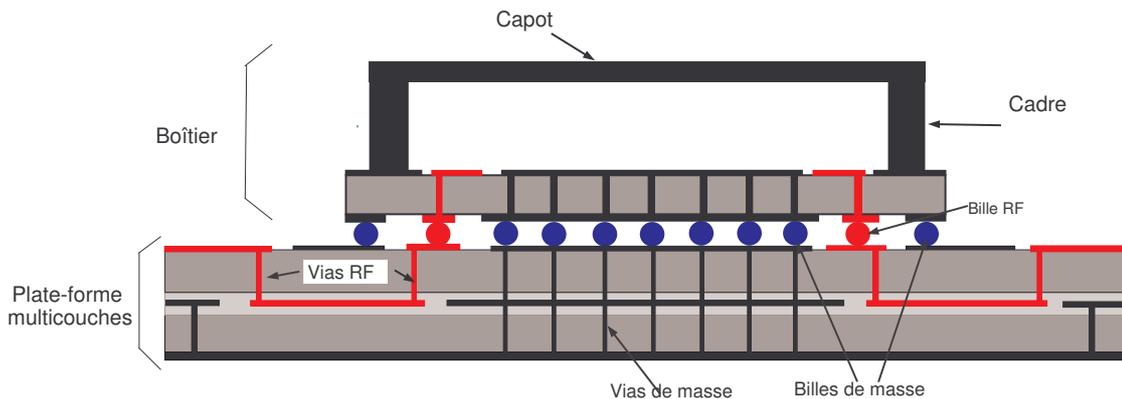


FIG. 1.4.17 – Illustration d'un boîtier BGA monté sur footprint

La transition hyperfréquence est la façon de convoier le signal RF depuis la carte-mère jusqu'au boîtier. Généralement le signal est propagé au niveau de la carte mère grâce à des lignes de transmission pseudo-coplanaires ou triplaques.

La ligne de transmission pseudo-coplanaire est décrite sur la figure 1.4.19 et la distribution du champ électrique est indiquée sur la figure 1.4.20 grâce à une simulation EM au moyen du logiciel HFSS [20]. Le mode fondamental propagé est dans ce cas un mode quasi-TEM. Les plans de masse latéraux servent au blindage de cette ligne RF. Ce blindage est réalisé grâce à un réseau de vias entre les plans de masse latéraux et le plan de masse inférieur.

La ligne de transmission triplaque est décrite sur la figure 1.4.21 et la distribution du champ électrique est indiquée sur la figure 1.4.22 également grâce à une simulation EM au moyen de HFSS. Le mode fondamental propagé est également un mode quasi-

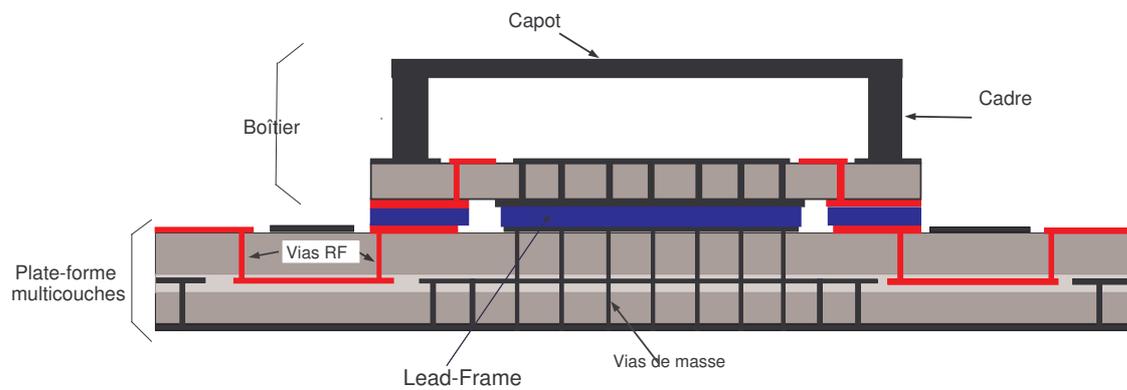


FIG. 1.4.18 – Illustration d'un boîtier planar-pack monté sur footprint

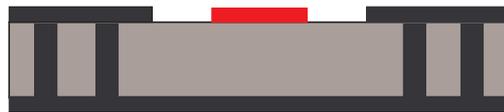


FIG. 1.4.19 – Section d'un ligne de transmission pseudo-coplanaire

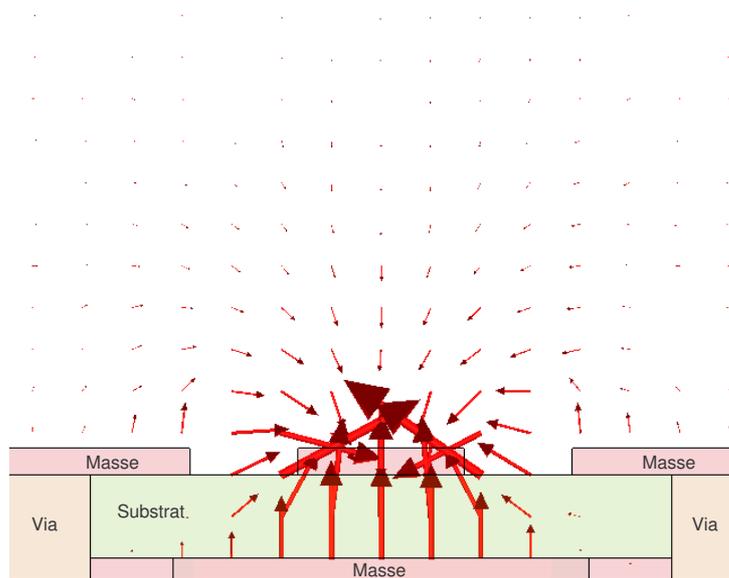


FIG. 1.4.20 – Distribution du champ électrique dans une ligne pseudo-coplanaire

TEM. Les plans de masse latéraux servent également au blindage de cette ligne RF grâce à des réseaux de vias.



FIG. 1.4.21 – Section d'une ligne de transmission triplaque

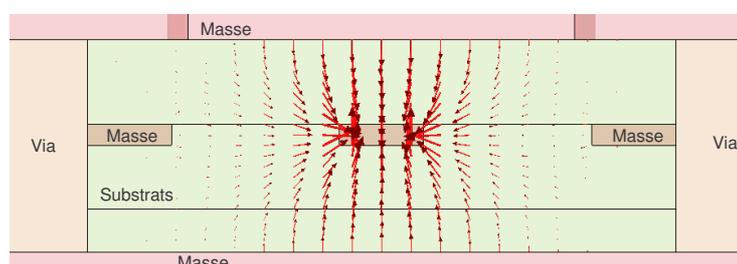


FIG. 1.4.22 – Distribution du champ électrique dans une ligne triplaque

Grâce à ce dispositif de blindage, une isolation forte entre les lignes RF proches est obtenue et les interférences possibles sont écartées. Sur la carte-mère, le mode triplaque est préféré au mode pseudo-coplanaire, car celui-ci autorise un couplage entre lignes dans l'air.

Les blindages sont obtenus dans le substrat grâce à des réseaux de vias. Les vias doivent être espacés d'au moins un quart de longueur d'onde à la fréquence maximale de fonctionnement, comme préconisé dans [21]. Ainsi, on s'assure que cette structure périodique (le réseau de vias) ne vient pas parasiter le bon fonctionnement du blindage à certaines fréquences. De plus, pour une meilleure isolation, la distance entre les vias et le bord du plan de masse doit être minimisée.

Dans le boîtier, les signaux RF se propagent grâce à des lignes pseudo-coplanaires ou coplanaires en fonction du type d'interconnexion à l'échelle de la puce.

La transition hyperfréquence se divise ainsi en transitions élémentaires entre lignes triplaques et pseudo-coplanaires qui sont requises pour amener le signal en surface de la carte mère pour permettre la connexion avec le boîtier. Des transitions de la même sorte sont requises dans le boîtier pour propager le signal de la face inférieure du boîtier vers la face supérieure. Celles-ci sont illustrées sur la figure 1.4.23. Ces transitions sont effectuées grâce à des vias. Ces vias sont entourés de vias de blindage, le tout pouvant être assimilé à une ligne coaxiale. Des pastilles métalliques sont nécessaires en vis-à-vis des vias (et des billes pour une transition BGA).

En conclusion, la mise en boîtier des puces MMIC se révèle de plus en plus complexe. Les transitions hyperfréquences présentent des géométries complexes. Il est

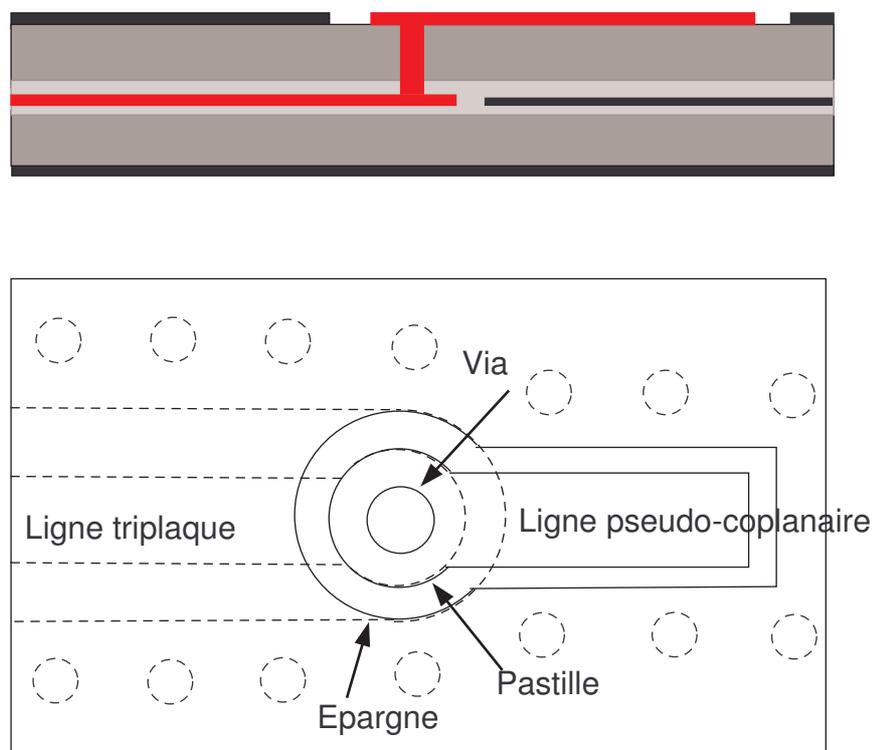


FIG. 1.4.23 – Transition d’une ligne triplaque vers ligne pseudo-coplanaire

impératif de s’assurer qu’elles ne pénalisent pas les performances du MMIC une fois mis en boîtier. La conception de ce type de transition est détaillée dans l’annexe B.1.

1.4.7 Interconnexion des puces MMIC

1.4.7.1 Wire-bonding

La technologie traditionnelle d’interconnexion des puces MMIC est le câblage micro-électronique ou technologie wire-bonding [22, 23, 24, 25]. Bien que de nouvelles technologies d’interconnexion comme le flip-chip et hot-via aient émergé, cette technologie est encore largement utilisée du fait de son faible coût et de sa fiabilité.

La technologie wire-bonding consiste en la connexion par un ou plusieurs fils métalliques, comme indiqué sur la figure 1.4.24. Ces fils sont généralement en or et possèdent un diamètre normalisé à $17\ \mu m$ ou $25\ \mu m$. Il existe deux méthodes de réalisation : le ball-bonding où le fil est attaché à une bille de soudure et le wedge-bonding où le fil est attaché à la piste par thermo-compression. La réalisation de ces interconnexions étant automatique, il est possible de contrôler la longueur et la forme des fils.

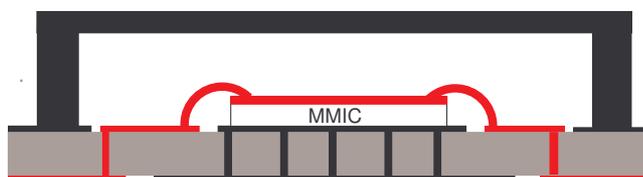


FIG. 1.4.24 – Exemple d’une interconnexion par bonding

Comme expliqué dans [23] et [24], une interconnexion par bondings présente des pertes par réflexion très importantes en bande millimétrique. En effet, un fil métallique génère un effet inductif proportionnel à la longueur (équation 2.2.2 dans l’annexe B.2), qui augmente avec la fréquence. De plus quand la fréquence augmente, la longueur des bondings peut atteindre une portion non négligeable de la longueur d’onde et générer ainsi des pertes par rayonnement. Au-dessus de 30 GHz , l’utilisation de ce type d’interconnexion est peu recommandable. Il est toutefois possible de réduire les pertes dues aux bondings en utilisant plusieurs fils en parallèle [25] ou un ruban [22]. La conception d’interconnexions par bondings est détaillée dans l’annexe B.2.

Une technique autorisant un plus gros volume de production consiste en un ruban de cuivre de base englobé dans du polyamide, dégagé pour la connexion par thermo-compression. Ce procédé est dénommé TAB (tape automated bonding).

1.4.7.2 Flip-chip technology

La technologie flip-Chip [26, 27, 28, 23, 29] est une technologie d’interconnexion qui permet de pallier aux inconvénients de la technologie wire-bonding, notamment idéale en bande millimétrique.

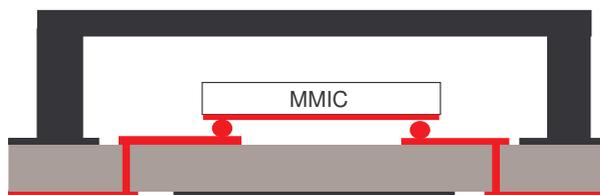


FIG. 1.4.25 – Exemple d’une interconnexion par flip-chip

L’interconnexion entre le boîtier et la puce est effectuée grâce à un bump ou bille métallique, comme indiqué sur la figure 1.4.25. Ce bump de faibles dimensions est la seule discontinuité de l’interconnexion, ce qui permet d’obtenir une longueur électrique d’interconnexion très faible. De plus, cette discontinuité est moins importante que pour un fil métallique. Ceci explique les meilleures performances de la technologie flip-chip vis-à-vis de la technologie wire-bonding en bande millimétrique.

Ce type d'interconnexion impose le montage face inversée (métallisation vers le bas) de la puce MMIC. De plus, le MMIC doit utiliser des lignes de transmission en technologie coplanaire plutôt que microruban. Par conséquent, les lignes de transmission du boîtier doivent aussi utiliser cette technologie coplanaire.

Il a été montré dans [28] et [29] que cette interconnexion était essentiellement capacitive et que la dimension la plus importante était la dimension des pastilles accueillant les bumps. De plus, [28] montre que la face supérieure du boîtier (en vis-à-vis de la métallisation de la puce) ne doit pas être métallisée pour ne pas perturber le mode de transmission coplanaire. De plus, des précautions doivent être prises pour éviter l'apparition de modes parasites, comme par exemple le mode de transmission entre plaques parallèles (PPL)[28] dans le boîtier.

1.4.7.3 Hot-via technology

La technologie hot-via [30, 31] compense les inconvénients de la technologie flip-chip. Elle permet de monter le MMIC avec la face métallisée au-dessus et le MMIC peut être conçu en technologie microruban. En effet, le MMIC est monté sur des bumps métalliques connectés à la face inférieure du MMIC ; les signaux RF et DC sont ensuite propagés depuis les bumps par les vias dans le MMIC.

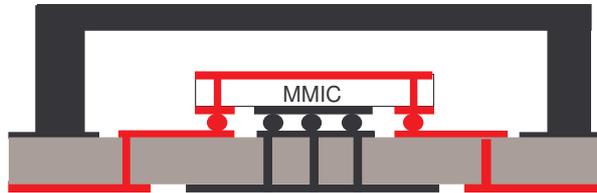


FIG. 1.4.26 – Exemple d'une interconnexion par hotvia

1.5 Conclusion

Du fait de l'importance des modules d'émission-réception dans ces nouveaux systèmes radar, la conception de la chaîne hyperfréquence de ces modules devient primordiale. Les technologies d'interconnexion et de mise en boîtier des fonctions hyperfréquences élémentaires prennent une part prépondérante pour obtenir de bonnes performances de tels systèmes ainsi qu'une réduction des coûts de fabrication. La mise à disposition d'outils de simulation compétitifs est au centre des préoccupations des concepteurs. Les outils de simulation évoluent pour pouvoir prendre en compte les effets de l'environnement sur les fonctions élémentaires MMIC. Il est désormais très important de prendre en compte les effets des mises en boîtier et des interconnexions dès la phase de conception et simulation afin de les réduire au maximum.

Deuxième partie

Etat de l'art des méthodes de simulation EM globales

Chapitre 2

Méthodes de simulation EM globales

2.1 Introduction

Le chapitre précédent a démontré l'importance des mises en boîtiers et interconnexions entre les fonctions élémentaires d'un module d'émission-réception. Ces paramètres doivent être pris en considération dès la phase de conception. Il existe plusieurs types d'outil de simulation utilisés dans cette optique.

2.2 Simulation circuit

La simulation circuit permet la conception de dispositifs électroniques par la combinaison de modèles analytiques ou schémas électriques équivalents de composants de base. Ces composants peuvent être actifs ou passifs et les simulations, de types linéaire ou non-linéaire, peuvent s'effectuer dans le domaine fréquentiel ou temporel.

La simulation circuit de structures hyperfréquences est aujourd'hui universellement utilisée. Les modèles analytiques de beaucoup de composants actifs, passifs (localisés ou distribués) sont performants. La conception d'une puce MMIC peut par exemple se réaliser quasi-exclusivement grâce à des logiciels de simulation circuit de type ADS [32].

L'environnement des puces (boîtiers et interconnexions) peut être partiellement pris en compte dans la simulation circuit de la puce MMIC par des modèles analytiques des transitions ou interconnexions. Par exemple, quand une puce MMIC est connectée grâce à la technologie wire-bonding, les fils métalliques sont généralement représentés par des inductances équivalentes, ce qui est une approximation de leur effet principal.

Mais pour obtenir des modèles précis, la génération des modèles d'éléments d'interconnexion ou de transitions est délicate. Les modèles analytiques sont rapidement obsolètes et ne couvrent pas la diversité des géométries rencontrées. Ces modèles sont limités pour prendre en compte des géométries complexes et les effets de couplage EM, deux caractéristiques principales des boîtiers hyperfréquences.

La simulation circuit est adaptée aux dispositifs actifs ou passifs simples pour lesquels un modèle analytique existe et est performant. Cependant quand les structures se complexifient, d'autres méthodes sont nécessaires.

2.3 Simulation EM

La simulation EM consiste en la résolution des équations régissant les lois de l'électromagnétisme grâce à des méthodes de calcul numérique. Ainsi la propagation des ondes EM dans une structure (à la géométrie complexe et constituée de tous types de matériaux) peut être calculée et ainsi permettre la caractérisation EM de cette structure.

Il existe plusieurs méthodes de simulation EM. A partir des équations de Maxwell, des relations constitutives du milieu et des conditions aux limites, est posée une formulation mathématique du problème EM à résoudre. Celui-ci peut être posé sous plusieurs formes :

- Sous la forme d'équations différentielles et résolue par la discrétisation des équations sous la forme des différences finies par exemple (FDTD : Finite Difference Time Domain).
- Sous la forme intégrale et résolue par exemple par la méthode des moments (MoM).
- Sous la forme variationnelle et résolue par exemple par la méthode des éléments finies (FEM).

Ces méthodes peuvent être fréquentielles (méthode des moments, méthode des éléments finis, ...) ou temporelles (différences finies dans le domaine temporel, TLM : Transmission line matrix, méthode des moments ...) et adaptées à des problèmes 2, 5D ou 3D. Ces méthodes de calcul nécessitent une discrétisation spatiale des structures étudiées. Chaque méthode possède son maillage caractéristique plus ou moins adapté à divers types de géométries. Ces méthodes sont aujourd'hui implémentées dans des logiciels commerciaux.

Pour appliquer ces méthodes aux géométries des boîtiers hyperfréquences, les simulateurs EM doivent impérativement être en mesure de traiter les problèmes 3D. D'un autre côté, la durée des simulations EM était auparavant prohibitive pour envisager la conception du boîtier grâce à des simulations EM uniquement. C'est grâce à l'amélioration récente des capacités de calcul que la conception des boîtiers hyperfréquences (uniquement l'environnement passif des composants mis en boîtier) s'envisage aujourd'hui grâce aux simulations EM [33, 34, 35]. Désormais, les méthodes EM sont en mesure de produire des résultats précis de simulation de géométries complexes 3D dans un temps réduit.

Cependant, la simulation EM ne s'applique pas naturellement aux éléments actifs. En effet, alors que les équations de Maxwell régissent parfaitement le comportement des circuits passifs, elles ne permettent pas de rendre compte du fonctionnement des composants actifs, lui-même régi par d'autres équations pouvant être implémentées dans un simulateur circuit.

La conception de boîtiers hyperfréquences intégrant des circuits actifs se fait aujourd'hui séparément avec d'un côté la simulation EM des transitions et de l'autre la simulation circuit du composant actif seul. Les deux simulations sont indépendantes et les interactions (les effets de couplage EM par exemple) entre le composant actif et son environnement sont négligées. La simulation EM des transitions seules permet d'apprécier les pertes apportées par une transition mais pas son influence sur le résultat final des composants actifs mis en boîtier.

En conclusion, d'une part les géométries complexes des boîtiers imposent une simulation EM 3D. D'autre part, il est important de prendre en compte les interactions entre le composant actif mis en boîtier et son environnement.

2.4 Simulation EM globale

La simulation EM globale consiste en une simulation qui puisse rendre compte de l'analyse de composants actifs, linéaires ou non-linéaires, ainsi que de leurs interactions EM avec l'environnement.

La mise en boîtier de composants actifs est typiquement un problème qui se prête à la simulation EM globale. Il existe plusieurs méthodes émergentes pour accomplir ce type de simulations, dédié au traitement d'éléments actifs dans la simulation EM. La méthode retenue doit convenir aux caractéristiques des problèmes de mise en boîtier. La méthode doit être en mesure de traiter les circuits complexes MMIC. Celle-ci doit présenter une souplesse d'utilisation.

2.4.1 Segmentation

La méthode de segmentation [36] est encore la méthode traditionnelle de simulation des structures mixtes où coexistent des composants actifs et des éléments passifs (localisés ou distribués). Le principe de cette approche est le suivant : le circuit étudié est divisé en différents segments simulés indépendamment. Ceux-ci sont ensuite recombinaés via un simulateur circuit pour obtenir le résultat final.

Par exemple, prenons la structure décrite sur la figure 2.4.1. Ce circuit est un amplificateur avec son réseau d'adaptation par stubs réalisé en technologie micro-ruban. Si la simulation circuit (figure 2.4.2) de cette structure se révèle insuffisante à cause de la limitation éventuelle des modèles analytiques des réseaux d'adaptation, une simulation à l'aide de la méthode de segmentation peut être envisagée. Les réseaux d'adaptation en entrée et sortie sont alors simulés de façon EM indépendamment l'un de l'autre. Puis les résultats de ces simulations sont cascades avec le modèle circuit de l'amplificateur grâce à un simulateur circuit. Les résultats des simulations EM remplacent les modèles analytiques des réseaux d'adaptation dans la même simulation circuit (figure 2.4.3).

Cette méthode s'avère adaptée pour la simulation de systèmes électriquement grands [37]. Mais, cette approche ne convient que quand les plans de référence séparant les différents segments peuvent être définis aisément et quand le couplage EM entre les

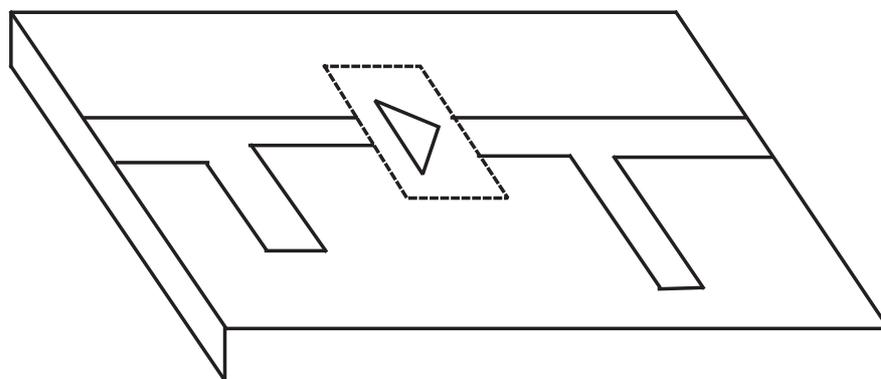


FIG. 2.4.1 – Exemple d'un amplificateur avec son réseau d'adaptation micro-ruban

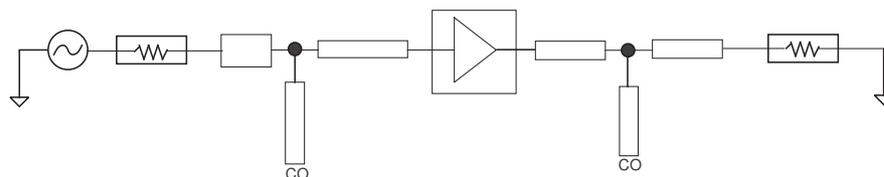


FIG. 2.4.2 – Simulation circuit avec modèles analytiques

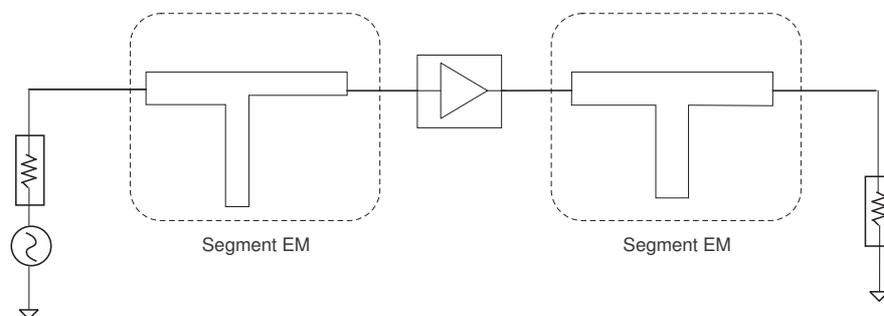


FIG. 2.4.3 – Exemple d'une application de la segmentation

segments peut être négligé. Par exemple, quand un module est composé de plusieurs fonctions élémentaires insérées dans des cavités distinctes, et qu'on s'est assuré qu'il n'y a pas de couplage entre ces cavités, la mise en cascade des résultats de simulation ou de mesures de chaque fonction s'avère judicieuse [38, 39].

Dans l'exemple présenté, si le gap où est inséré l'amplificateur est suffisamment étroit pour générer un couplage bord à bord des lignes micro-rubans, alors la segmentation n'est plus suffisante. Ce couplage ne sera pas pris en compte.

Quand la durée des simulations EM des segments demeure encore prohibitive, la simulation EM peut s'envisager pour enrichir les modèles des transitions ou des interconnexions.

Les résultats de simulations EM peuvent être utilisés de la même façon que des résultats de mesure [40] pour élaborer des modèles de transitions. Dans [19], des modèles de transition par BGA sont issus de simulations EM. Dans [17], des mesures et simulations EM sont associées pour produire un modèle d'élément localisé de transition par BGA. Comme démontré dans [23, 24, 25], les simulations EM permettent également d'élaborer des schémas électriques équivalents pour les interconnexions par bondings. Dans [27, 28, 23], ces mêmes types de schémas équivalents sont élaborés grâce à des simulations EM pour des interconnexions par flip-chip.

En conclusion, la segmentation ou l'utilisation de modèles basés sur des simulations EM permet de prendre en compte les effets EM dues aux géométries complexes. Cependant, quand un couplage EM existe entre les différents segments ou entre les segments et le composant actif, alors ces méthodes apparaissent limitées.

2.4.2 Méthode physique

Il existe de nombreuses méthodes pour contourner l'inconvénient principal de la méthodologie de segmentation. La méthode la plus rigoureuse consiste en un couplage entre les équations de l'électromagnétisme et les équations de transport de charges caractéristiques des semi-conducteurs [41, 42, 43, 44]. Ce principe est une méthode rigoureuse et physiquement réaliste.

Les équations de transport de charge utilisées peuvent reposer sur une analyse statistique du mouvement des porteurs de charges [45], ou un modèle hydrodynamique, extension du modèle de drift-diffusion, où le mouvement des charges est considéré analogue à la diffusion d'un fluide [46].

La FDTD a souvent été utilisée pour réaliser le couplage entre les équations EM et équations de transport de charge basées sur le modèle de drift-diffusion [42]. Ce couplage est assez simple à mettre en oeuvre. Mais il y a un grand nombre d'équations à résoudre, qui plus est non-linéaires et couplées entre elles. Le temps de calcul augmente de façon très importante avec le nombre d'inconnues. De plus, une très grande densité de maillage est requise dans les zones actives. Dans ce cas, la grille rectangulaire uniforme de la FDTD se révèle trop pénalisante compte tenu de la finesse de représentation requise dans certaines zones.

Cependant, le couplage des équations EM de la FDTD avec les équations dans le semi-conducteur utilisant le modèle de drift-diffusion, thermodynamique ou hydrodynamique a été réalisé grâce à des logiciels commerciaux [47]. Le formalisme repose sur l'hypothèse d'élément localisé et un algorithme d'itération temporelle de communication entre les logiciels. Le couplage de ces codes commerciaux restent utilisable uniquement à l'échelle du transistor.

Pour contourner les coûts de calcul prohibitifs, une hybridation de différents solveurs pour différentes régions du problème a été proposée [41, 48]. Une autre solution est d'exploiter la possibilité de résoudre parallèlement certaines équations du modèle

de couplage [49, 41]. Cependant ces améliorations ne sont pas suffisantes pour rendre les temps de calcul compatibles avec les capacités de calcul actuelles.

En conclusion, le principe de couplage des équations EM avec les équations de transport de charge reste très demandeur en temps de calcul et son application est limitée à l'échelle du transistor. Cette approche semble difficile à mettre en oeuvre pour simuler une puce MMIC entière et a fortiori impossible pour prendre en compte l'environnement de la puce simultanément.

2.4.3 Insertion d'éléments localisés

Mise à part la méthode physique, l'hypothèse classique pour effectuer une simulation EM globale consiste à traiter les composants actifs (ou une partie) comme des éléments localisés. Cette hypothèse repose sur le principe d'élément localisé, c'est-à-dire que les dimensions des composants actifs sont considérées très inférieures à la longueur d'onde. Typiquement, les dimensions du composant localisé doivent être inférieures à un dixième de la longueur d'onde de la fréquence maximale.

Les composants sont intégrés comme des "boîtes noires" dans les simulateurs EM dans lesquels doit être établi au préalable un lien entre les équations de Maxwell et les équations décrivant le composant localisé inséré. Cette approche a été appliquée à des méthodes EM diverses et s'avère moins coûteuse en temps de calcul que la méthode physique.

2.4.3.1 FDTD étendue

L'insertion d'éléments localisés peut se faire directement dans l'algorithme EM. Ceci a été testé dans la méthode des Moments [50]. Cette méthode est destinée aux structures planaires étant donné que la méthode des moments est une méthode $2,5D$ et ne convient donc pas aux problèmes 3D des mises en boîtier. Par contre, la méthode 3D de la FDTD se prête aisément à ce procédé. Nous présentons ici la méthode d'insertion directe d'éléments localisés dans la formulation de la FDTD.

La FDTD est une méthode temporelle simple, générale et robuste. Cette méthode est basée sur la discrétisation des équations EM sous leur forme différentielle. Ces équations sont remplacées par des équations aux différences finies spatiales et temporelles. La géométrie du problème est décomposée en nombre de cellules élémentaires parallélépipédiques rectangles, dénommées les cellules de Yee [51]. Le champ électrique est évalué au milieu des arêtes de la maille selon la direction du segment et le champ magnétique est évalué au centre des faces selon l'orientation normale à la surface. En plus de ce décalage d'un demi-intervalle dans le domaine spatial, les composantes du champ électrique et magnétique sont décalées d'un demi-intervalle temporel.

L'insertion d'éléments localisés se fait simplement dans la formulation basée sur l'équation de Maxwell-Ampère (équation 2.4.1). Cette équation traduit, au sein d'une cellule élémentaire (Figure 2.4.4), la relation entre le courant total traversant la cellule $\nabla \times H$ et les courants de conduction $J_c = \sigma E$ et de déplacement $\epsilon \partial E / \partial t$.

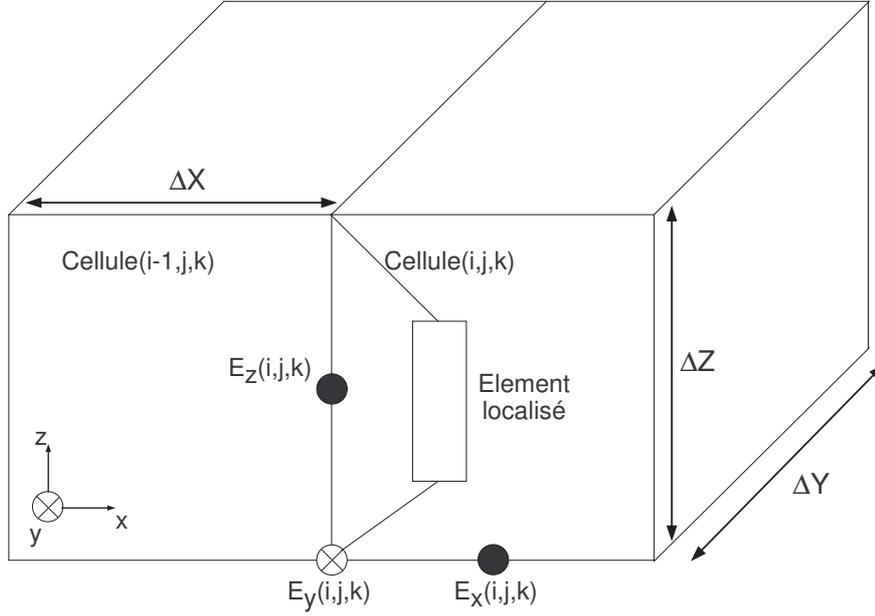


FIG. 2.4.4 – Insertion d'un élément localisé dans une cellule FDTD

$$\nabla \times H = J_c + \epsilon \frac{\partial E}{\partial t} \quad (2.4.1)$$

Il est possible d'ajouter aux densités de courants de conduction et de déplacement un terme de densité de courant J_L modélisant le courant local circulant dans l'élément localisé comme décrit dans l'équation 2.4.2.

$$\nabla \times H = J_c + \epsilon \frac{\partial E}{\partial t} + J_L \quad (2.4.2)$$

La densité de courant J_L est liée au courant circulant dans l'élément localisé grâce à l'équation 2.4.3 avec $(\Delta X \Delta Y)$ la surface de la cellule élémentaire traversée par le courant.

$$J_L = \frac{I_L}{\Delta X \Delta Y} \quad (2.4.3)$$

Le courant I_L est une fonction plus ou moins complexe de la tension V reliée au champ E par la relation 2.4.4.

$$V = -E_z(i, j, k) \cdot \Delta z \quad (2.4.4)$$

L'insertion d'éléments localisés passifs et actifs dans la FDTD a été réalisée dans [52] en 2 dimensions. Puis cette méthode a été améliorée pour intégrer des éléments localisés en 3D et à travers plusieurs cellules [53, 54]. Cette méthode a été validée

pour l'insertion de tous types d'éléments passifs (résistances [55], capacités [53] ou réseaux linéaires de type RLC [56]).

Le traitement des éléments localisés peut générer des perturbations numériques [57, 50]. Ainsi, dans la FDTD, des capacités parasites dues à l'absence de dimensions transverses de l'élément localisé, et connectées en parallèle avec lui peuvent apparaître. Elles n'ont pas de significations physiques et leurs valeurs sont fortement dépendantes du maillage. Des procédures de correction de ces troubles numériques ont été développées en conséquence.

L'insertion directe de composants localisés dans l'algorithme temporel de la FDTD présente aussi des inconvénients liés à la complexité des composants insérés [53]. En effet, l'insertion de composants non-linéaires (diodes, transistors) requiert la redéfinition du modèle par les équations définissant $I_L = f(V)$. Elle requiert également l'intégration de ces équations dans l'algorithme et la résolution des systèmes non-linéaires associés (par exemple 3 équations non linéaires pour une diode et 8 pour un transistor). Cette méthode manque de souplesse et de simplicité.

2.4.3.2 Hybridation FDTD - Principe des sources de courant/tension équivalentes

Une méthode plus souple basée sur le principe des sources de tension/courant équivalentes est envisageable. Pour ceci, il est nécessaire de remarquer l'équivalence entre l'équation de Maxwell-Ampère avec l'insertion des éléments localisés 2.4.2 et l'équation différentielle suivante 2.4.5.

$$I_{tot} = I(V) + C_{int} \frac{\partial V}{\partial t} \quad (2.4.5)$$

où I_{tot} (équation 2.4.6) représente le courant total traversant la cellule et C_{int} (équation 2.4.7) la capacité intrinsèque de la cellule FDTD, due à sa permittivité propre ϵ .

$$I_{tot} = \Delta X \Delta Y (\nabla \times H) \quad (2.4.6)$$

$$C_{int} = \frac{\Delta X \Delta Y \epsilon}{\Delta z} \quad (2.4.7)$$

On obtient donc un circuit Norton équivalent, décrit sur la figure 2.4.5, représentant l'équation différentielle 2.4.5. Celle-ci peut être directement résolue au lieu de redéfinir le terme de densité de courant localisé dans l'algorithme FDTD. Un schéma Thévenin équivalent peut également être obtenu, comme décrit sur la figure 2.4.6 en utilisant plutôt l'équation 2.4.8.

$$V_{tot} = -V - L_{int} \frac{\partial I}{\partial t} \quad (2.4.8)$$

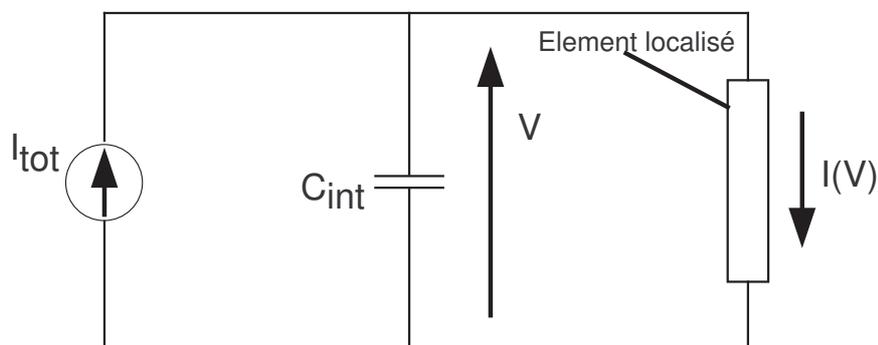


FIG. 2.4.5 – Circuit équivalent Norton

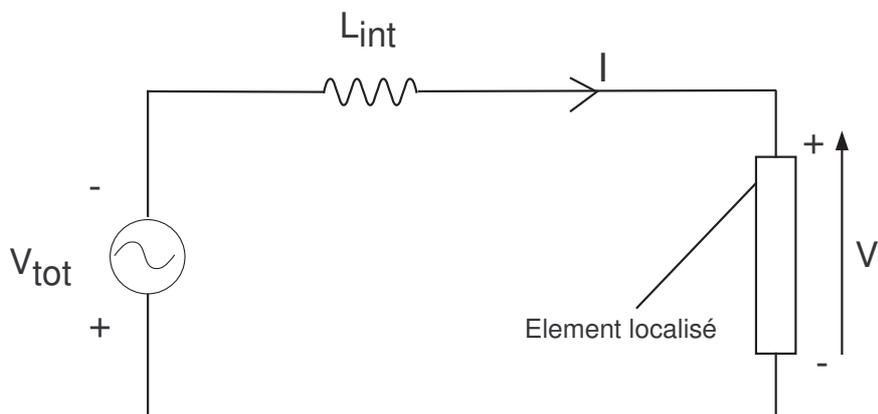


FIG. 2.4.6 – Circuit équivalent Thévenin

Ce principe a été validé sur des mélangeurs à diodes [58], oscillateurs à boucle d'injection [59], des amplificateurs avec leur réseaux d'adaptation [60], et des transistors en boîtiers [61, 62]. Cette approche convient à l'étude de circuits actifs mis en boîtier.

2.4.3.3 Hybridation FDTD/Spice

La combinaison de la FDTD avec le principe des sources de tension/courant équivalentes peut s'effectuer en profitant des ressources d'un simulateur circuit tel que SPICE [63, 64, 53]. Ainsi, les modèles complexes des composants localisés n'ont plus besoin d'être redéfinis. De plus, ce logiciel permet la résolution de l'équation différentielle grâce à l'analyse électrique du schéma Norton ou Thévenin équivalent. Ce simulateur circuit fonctionne alors simultanément avec l'algorithme de la FDTD. Une communication à chaque pas temporel de l'algorithme EM est établie.

Cette communication s'établit comme décrit sur la figure 2.4.7. L'algorithme de la FDTD est d'abord défini et une excitation est appliquée. Le champ magnétique calculé est transféré dans le programme SPICE pour définir le courant total. Les membres de l'équation différentielle 2.4.5 (ou 2.4.8 si on utilise l'équivalent Thévenin) ont été préalablement initialisés. La capacité spatiale C_{int} est calculée grâce aux caractéristiques de la cellule (ou des cellules) sur laquelle (lesquelles) est (sont) inséré(s) le(s) composant(s) localisé(s). Le courant $I(V)$ est défini grâce au modèle de l'élément localisé. L'équation différentielle est résolue donnant une tension V qui permet la mise à jour du champ électrique dans la *FDTD*, puis le calcul du champ H à l'itération temporelle suivante et ainsi de suite.

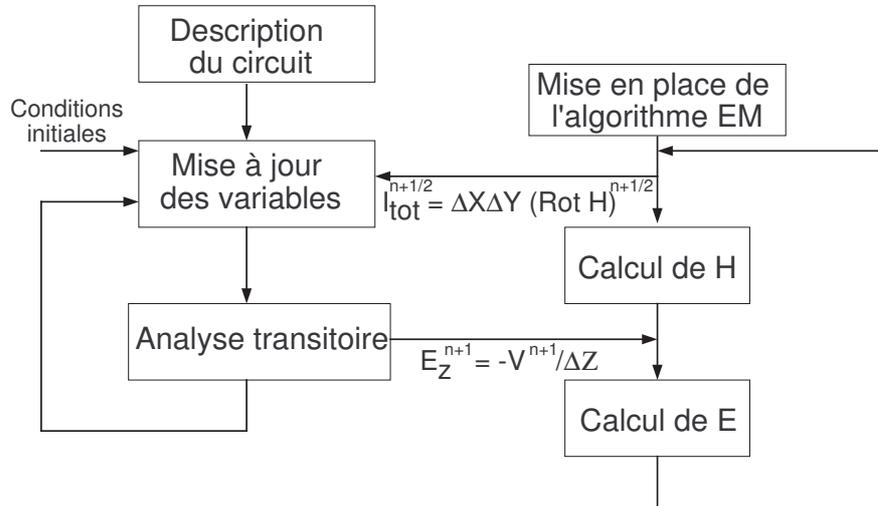


FIG. 2.4.7 – Schéma itératif de communication entre simulateur EM et circuit

L'hybridation de la FDTD grâce au principe des sources de Courant/Tension équivalente ou le logiciel SPICE est une méthode qui peut permettre la simulation EM globale de circuits actifs en boîtier. Cette méthode hérite des avantages et inconvénients liés à la méthode FDTD. La méthode est temporelle, donc adaptée à des études large bande et non-linéaires. Par contre, le maillage orthogonal de la FDTD n'est pas adapté à la simulation EM de formes géométriques complexes rencontrées dans les géométries des boîtiers (formes sphériques, vias).

2.4.3.4 Hybridation FETD - Principe des sources de courant/tension équivalentes

La méthode de la FETD (éléments finis dans le domaine temporel) a été introduite dans [65], [66]. Cette méthode peut remplacer avantageusement la FDTD pour réaliser le même type d'hybridation. Le maillage tétraédrique confère une plus grande flexibilité à la méthode et est adapté à tout type de géométrie. Cette méthode, validée

dans [67] et [68] donne, selon les auteurs, des résultats plus précis que l'hybridation avec la FDTD.

2.4.3.5 L'approche de compression

Tout en conservant l'hypothèse d'élément localisé, il existe une autre méthode pour établir un lien entre un simulateur circuit et un simulateur EM. En effet, la partie précédente a montré l'intérêt d'utiliser un simulateur circuit pour ne pas redéfinir les modèles complexes des éléments localisés. Mais au lieu d'utiliser une communication dynamique basée sur une itération temporelle, il est possible d'effectuer une combinaison séquentielle. Cette méthode est l'approche de compression proposée dans [69, 70, 71, 72].

La méthode de compression tire son origine de la méthode de segmentation [36] (paragraphe 2.4.1). Cependant elle corrige intrinsèquement le principal défaut de cette méthode en prenant en compte les effets de couplage EM. En effet, la méthode de compression consiste dans un premier temps en la simulation EM de l'environnement du ou des éléments localisés. Ainsi, cet environnement que l'on dénomme la partie passive distribuée, est entièrement caractérisé de façon EM en une seule fois. Dans un second temps, l'environnement passif distribué, résumé dans une matrice dite de compression, est relié à ou aux éléments localisés dans une simulation circuit finale.

Les éléments localisés peuvent être représentés par des modèles circuit, des modèles EM avec des densités de maillage plus importantes ou des données de mesure.

Dans l'optique d'illustrer l'approche de compression, reprenons l'exemple de l'amplificateur avec son réseau d'adaptation par stubs décrit sur la figure 2.4.1. Contrairement à la segmentation, tout le circuit, à l'exception de l'amplificateur, est ici simulé de façon EM en une seule fois. La figure 2.4.8 présente l'application de la compression à cette structure. La partie passive distribuée est constituée des réseaux d'adaptation ainsi que les lignes d'accès en technologie micro-ruban. L'élément localisé est l'amplificateur. En supplément des deux ports externes, deux ports internes sont définis dans la simulation EM de la partie passive distribuée pour permettre la connexion ultérieure entre la partie passive distribuée et l'élément localisé. La matrice de compression est donc une matrice 4x4. D'un point de vue circuit, le modèle de l'amplificateur est connecté aux ports internes de la matrice de compression et les ports externes sont connectés aux excitations traditionnelles du circuit.

Ainsi, contrairement à la segmentation, dans l'hypothèse d'un couplage bord à bord dans le gap où est placé l'amplificateur, celui-ci est parfaitement pris en compte par la méthode de compression.

L'application de la compression est permise par la possibilité d'intégrer les données issues de la simulation EM dans un simulateur circuit. Le concept d'analyse nodale et de noeud de référence locale [73, 74] permet cette intégration. Ce concept est implémenté aujourd'hui dans les simulateurs circuits et permet l'application de l'approche de compression.

L'approche de compression a été validée pour l'insertion de composants passifs sur une ligne micro-ruban (résistances dans un gap de la ligne micro-ruban [75] ou

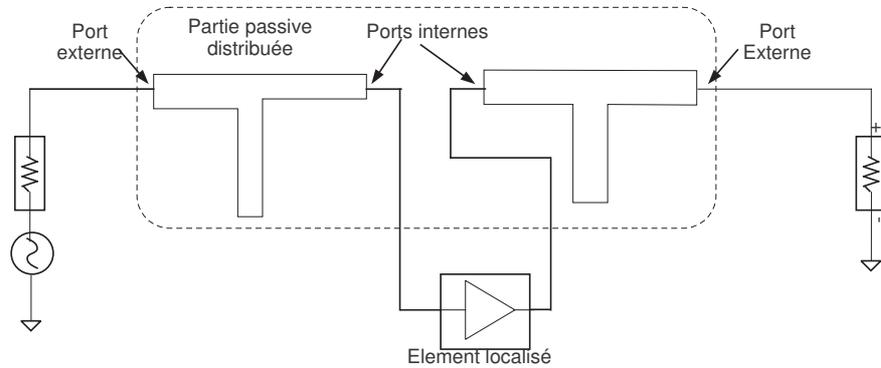


FIG. 2.4.8 – Application de la compression à l'exemple de l'amplificateur avec son réseau d'adaptation micro-ruban

résistance sur un guide d'onde coplanaire [76]). La méthode a montré son intérêt pour l'étude de grilles d'amplification spatialement distribuées [77, 37].

Cette méthode a été validée également pour des simulations non-linéaires en utilisant le principe de l'équilibrage harmonique [78, 79]. L'analyse non-linéaire d'une configuration de deux transistors FET (LUFET : jonction coplanaire en T qui intègre deux FET), ainsi que des lignes de transmission non-linéaires a été effectuée dans [36, 70]. L'insertion de diodes dans des structures planaires a été accomplie dans [75, 76].

Plusieurs niveaux d'échelle sont envisageables pour appliquer l'approche de compression :

- A l'échelle du boîtier, où le composant localisé est constitué de la puce entière (plusieurs transistors).
- A l'échelle de la puce MMIC, où le composant localisé est un transistor.
- A l'échelle du transistor, où le composant localisé est la zone active du transistor (doigt du transistor).

Ce type d'approche a été expérimenté à l'échelle de la puce MMIC dans [39, 38] pour la simulation de modules actifs, contenant une ou plusieurs puces MMIC : l'utilisation de cette méthodologie a permis de prévoir l'apparition de résonances parasites de cavité.

L'approche à l'échelle du transistor a été validée dans les exemples cités précédemment.

Le niveau d'échelle le plus fin (doigt d'un transistor) a été réalisé dans [80]. La métallisation d'un transistor est simulée de façon EM pour générer la partie passive distribuée. Celle-ci est ensuite connectée à un modèle circuit intrinsèque des parties actives du transistor pour donner la simulation globale de ce transistor. Le modèle intrinsèque de la partie active (généralement d'un doigt) est issu de l'identification entre les mesures d'un transistor de base [81, 82, 83] et la simulation de ce même transistor. Ensuite, les simulations EM de nouvelles métallisations extrinsèques per-

mettent d'extrapoler ce modèle à de nouveaux transistors aux formes arbitraires ou avec un nombre de doigts différents. Ceci prouve par ailleurs que l'introduction de données de mesure est possible dans la méthodologie de compression.

La difficulté principale de l'approche de compression réside dans le traitement des ports internes dans la simulation EM de la partie passive distribuée. Ceux-ci sont la seule interface entre le simulateur EM et circuit. Leur description a un impact crucial sur la précision de la méthode. De plus, [77] montre l'apparition de problèmes de masse flottante dans le cas de multiples références de masse des ports internes.

Remarque Une autre façon d'appliquer l'approche de compression est évoquée dans [84, 85]. La simulation EM du boîtier sans les composants actifs donne un schéma électrique au lieu de la matrice de compression. Ce schéma équivalent de l'environnement du composant est connecté au modèle du composant. Cette méthode est plus complexe car elle nécessite une phase d'élaboration du modèle et peut donc s'avérer moins précise.

2.5 Conclusion

La simulation EM globale est nécessaire pour la modélisation de boîtiers intégrant des puces MMIC. La méthode classiquement utilisée dans cette optique est la segmentation. Mais celle-ci est limitée pour prendre en compte tous les effets dus à la mise en boîtier. La méthode physique, sans doute la plus rigoureuse, est encore impossible à mettre en oeuvre à l'échelle de puces MMIC en boîtier, car elle est trop demandeuse en temps de calcul. La solution consiste à prendre l'hypothèse d'élément localisé et à établir un lien entre un simulateur circuit et EM. Deux solutions sont possibles : une communication itérative temporelle (hybridation d'un algorithme EM temporel grâce au formalisme des sources équivalentes avec SPICE) ou une combinaison séquentielle (compression).

La méthode de compression présente plusieurs avantages rappelés ci-dessous :

- Elle ne nécessite qu'une seule simulation EM (longue en temps de calcul), même en modifiant le ou les éléments localisés.
- C'est une méthode envisageable quelle que soit le simulateur EM ou circuit utilisé.
- La méthode bénéficie des modèles circuits disponibles dans les bibliothèques du simulateur circuit utilisé.
- Il est possible d'utiliser tous types de modèles de composants localisés (modèles circuit, modèles EM ou mesures).
- Il existe plusieurs niveaux d'application possible (à l'échelle du MMIC, à l'échelle du transistor).
- Les simulations non-linéaires sont réalisables.
- Cette approche ne nécessite pas de développement du code EM

Cependant l'approche de compression présente quelques inconvénients :

- Le traitement des ports internes dans la simulation EM de la partie passive distribuée est délicat.
- Des problèmes de masse flottante peuvent apparaître dans le cas d'utilisation de plusieurs ports internes avec des références de masse locales différentes.

L'hybridation d'un algorithme EM temporel avec la méthode des sources de tension/courant équivalentes présentent également quelques avantages :

- Les méthodes temporelles autorisent aisément des études sur une large bande de fréquence.
- Les méthodes temporelles conviennent aux simulations non-linéaires.

Cette approche présente plusieurs inconvénients.

- Cette approche n'est réalisable qu'avec les méthodes temporelles (TLM, FDTD, FETD, ...)
- Le traitement des éléments localisés peut générer des instabilités numériques.
- Cette méthode présente des temps de simulation longs (elle nécessite de plus autant de simulations EM que de modifications ou changements de composants localisés).
- Cette approche nécessite une modification de l'algorithme EM.

Pour conclure, l'approche de compression semble plus avantageuse et plus adaptée à l'étude de circuits actifs MMIC en boîtier. De plus, la souplesse de la compression semble mieux convenir aux applications étudiées ainsi qu'au contexte industriel de l'étude.

Troisième partie

Présentation de l'approche de compression

Chapitre 3

L'approche de compression

3.1 Introduction : Rappel de la formulation de l'approche de compression traditionnelle

Pour appliquer la méthode de compression [36, 69, 70, 71, 72, 75, 39], le circuit étudié est divisé en deux parties. La première partie contient les éléments localisés qui peuvent être des composants passifs ou actifs. Ces éléments sont appelés les éléments localisés parce que leur taille est supposée très inférieure à la longueur d'onde. Ils sont considérés comme des boîtes noires et peuvent intégrer des modèles circuit, des modèles EM avec une plus grande densité de maillage ou des données de mesures.

La deuxième partie correspond au reste de la structure. Cette partie passive distribuée est analysée entièrement avec une seule simulation EM et est résumée dans une matrice. Cette matrice est appelée la matrice de compression et peut être une matrice impédance (Z), admittance (Y) ou de paramètres de répartition (S). La matrice de compression est ensuite connectée aux éléments localisés grâce au simulateur circuit pour obtenir le résultat final de la simulation du circuit complet (figure 3.1.1).

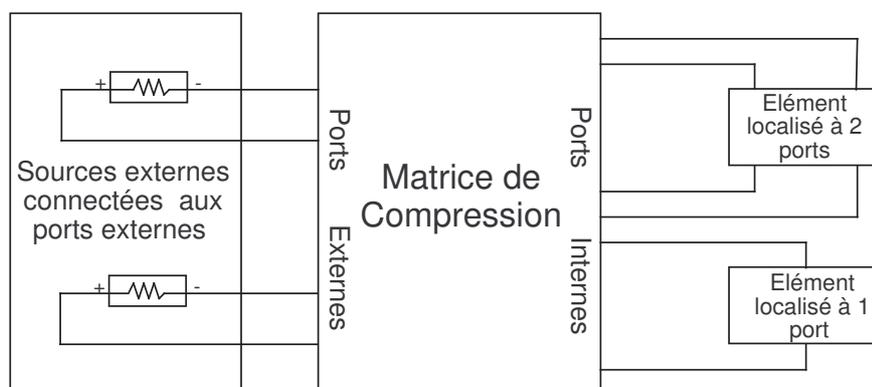


FIG. 3.1.1 – Diagramme de l'approche de compression

3.2 Formulation de l'approche de compression proposée

L'originalité de notre approche [86] consiste en l'utilisation de logiciels commerciaux. Ceci permet de profiter des avantages des différents simulateurs. Le logiciel circuit choisi est ADS (Advanced Design System) édité par Agilent [32] pour la simulation circuit. ADS est choisi parce qu'il dispose d'une bibliothèque complète de composants et qu'il est possible d'y intégrer les bibliothèques des fondeurs des MMICs.

Celui pour la simulation EM est HFSS (High Frequency Structure Simulator) édité par Ansoft [20]. HFSS est choisi parce que le maillage des éléments finis est adapté à l'analyse des géométries communes aux boîtiers hyperfréquences et a donné pour ce types de simulations des résultats précis.

De plus, ces deux outils de simulation sont disponibles au sein de notre environnement de travail.

3.2.1 Le logiciel circuit

Le logiciel circuit utilisé ADS se compose d'une suite de logiciels permettant l'étude des circuits hyperfréquences, qu'ils soient linéaires ou non. Il se divise en deux parties :

- DSP (Digital Signal Processing) : permet de faire de la simulation de type système pour des chaînes de communication diverses. La modélisation système d'une chaîne d'amplification d'un module d'émission-réception peut par exemple être effectuée. Ceci permet le dimensionnement de cette chaîne.
- RF Design : simulateur circuit utilisant des modèles analytiques des fonctions hyperfréquences traditionnelles (les lignes de transmission, discontinuités,...) et circuits actifs (diodes, transistors,...).
- La partie RF design donne accès à un simulateur EM 2,5D utilisant la méthode des moments.

La partie simulation circuit de ADS utilisée dans cette étude permet tous types d'analyse :

- Simulation AC ou DC.
- Simulation linéaire de type paramètre S.
- Simulation non-linéaire grâce à l'outil d'équilibrage harmonique.
- Simulation temporelle et transitoire d'enveloppe.

Outre la simulation circuit à partir de modèles analytiques, le simulateur circuit permet l'introduction aisée de données issues de mesures ou de simulations EM.

3.2.2 Le logiciel de simulation EM

Le logiciel HFSS est l'un des plus anciens logiciels de simulation EM. Celui-ci utilise la méthode des éléments finis dans le domaine fréquentiel.

3.2.2.1 La méthode des éléments finis

Cette méthode est basée sur une expression variationnelle des grandeurs EM. Dans un milieu quelconque caractérisé par ses matériaux diélectriques, magnétiques et conducteurs, l'équation d'onde ou de propagation de Helmholtz 3.2.1 constitue le point de départ de la méthode des éléments finis :

$$\vec{\nabla} \times \left(\frac{1}{\mu_r} \vec{\nabla} \times \vec{E} \right) - k_0^2 \epsilon_r \vec{E} = 0 \quad (3.2.1)$$

La première étape est le maillage du volume de calcul en un nombre de cellules élémentaires (les éléments finis) où la valeur des champs EM est évaluée au sommet ou au milieu des arêtes des cellules élémentaires. La valeur des champs est interpolée selon une approximation polynomiale à l'intérieur de chaque cellule. Les éléments finis dans le logiciel HFSS sont des tétraèdres pour les éléments volumiques et des triangles pour les surfaces ou frontières du domaine de calcul.

Des fonctions de test W_n non-nulles dans le $n^{ième}$ tétraèdre (cellule élémentaire) sont définies et multipliées à l'équation d'onde (équation 3.2.1), puis intégrées sur tout le volume :

$$\int \int \int \left[\vec{W}_n \cdot \vec{\nabla} \times \left(\frac{1}{\mu_r} \vec{\nabla} \times \vec{E} \right) - k_0^2 \epsilon_r \vec{W}_n \cdot \vec{E} \right] dV = 0 \quad (3.2.2)$$

Grâce aux théorèmes de Green et de la divergence, l'équation devient :

$$\int \int \int \left[(\vec{\nabla} \times \vec{W}_n) \cdot \left(\frac{1}{\mu_r} \vec{\nabla} \times \vec{E} \right) - k_0^2 \epsilon_r \vec{W}_n \cdot \vec{E} \right] dV = -j\omega\mu_r \int \int (\vec{n} \times \vec{H}) \cdot \vec{W}_n dS \quad (3.2.3)$$

En décomposant, le champ électrique sur des fonctions de base :

$$\vec{E} = \sum_{m=1}^N x_m \cdot \vec{W}_m \quad (3.2.4)$$

$$\begin{aligned} \sum_{m=1}^N x_m \cdot \left(\int \int \int \left[(\vec{\nabla} \times \vec{W}_n) \cdot \left(\frac{1}{\mu_r} \vec{\nabla} \times \vec{W}_m \right) - k_0^2 \epsilon_r \vec{W}_n \cdot \vec{W}_m \right] dV \right) \\ = -j\omega\mu_r \int \int (\vec{n} \times \vec{H}) \cdot \vec{W}_n dS \end{aligned} \quad (3.2.5)$$

L'équation d'onde peut alors être écrite sous forme matricielle :

$$Ax = B \quad (3.2.6)$$

avec A la matrice $N \times N$, x les N inconnues et B l'excitation. Cette équation matricielle peut être résolue par des méthodes numériques.

3.2.2.2 Matériaux et conditions de frontières

Le simulateur HFSS dispose d'une bibliothèque de matériaux complète. Les matériaux constitutifs des boîtiers sont définis. Il est possible de compléter cette bibliothèque en décrivant les caractéristiques principales de nouveaux matériaux.

Il est nécessaire de définir les conditions de frontière du volume de calcul. Généralement une condition de métal parfait est appliquée sur les frontières du volume de calcul. Cependant, tout autre type de conditions peut être appliqué comme des conditions de rayonnement ou des impédances de surface. Il est également possible d'appliquer ces propriétés de surface à l'intérieur du volume de calcul (métal, impédance de surface, ...).

3.2.2.3 Excitations

Il existe plusieurs types d'excitations dans le simulateur EM HFSS, applicables sur des ports. Les ports sont des surfaces sur lesquelles les champs EM sont calculés d'après les équations de Maxwell pour déterminer l'excitation modale appropriée de la structure étudiée. Les ports doivent être situés sur les sections droites de lignes de transmission, à une distance suffisante des discontinuités.

Deux types de ports permettent la caractérisation de structures en termes de paramètres S, Y ou Z sur une large bande de fréquence : les *waveports* et les *lumped gap source*⁽¹⁾.

waveports Les *waveports* s'appuient sur la distribution exacte des champs EM pour un ou plusieurs modes propagés ou évanescents. L'impédance caractéristique et les constantes de propagation dans le plan du port sont calculées. Ainsi, un deembedding est possible : les plans de références peuvent être déplacés le long d'un support de transmission continu vers l'intérieur ou l'extérieur des structures.

Les *wave-ports* peuvent être considérés comme une ouverture par laquelle un guide d'onde semi-infini excite la distribution de champ réaliste, calculée dans le plan du port.

La surface du port possède les caractéristiques des matériaux qu'elle touche. Les dimensions des *waveports* doivent respecter une norme en fonction du type de support de transmission qu'ils excitent pour obtenir les modes corrects. De plus, ils doivent être positionnés à une distance suffisante d'une discontinuité.

Etant donné les dimensions imposées pour les *waveports*, ils ne peuvent être employés dans des espaces réduits. Par exemple, si plusieurs excitations sont nécessaires, il est possible que tout en n'étant pas couplées entre elles, elles ne soient pas suffisamment distantes pour permettre l'utilisation de *waveports*. Par contre, ils sont nécessairement requis dans le cas d'une excitation de lignes couplées.

Les *waveports* ont l'obligation d'être situés sur les frontières du volume de calcul. Il est impossible de les placer seuls à l'intérieur du volume de calcul. La seule solution consiste en l'ajout d'un bloc métallique parfait pour fixer le *waveports* à l'intérieur de

⁽¹⁾selon la terminologie du logiciel HFSS

la structure. Ces capots métalliques provoquent une modification de la géométrie du modèle ainsi qu'une erreur dans le calcul de la distribution des champs.

Par conséquent, les *waveports* ne pourront pas jouer le rôle des ports internes. Ils seront utilisés en tant que ports externes pour les excitations traditionnelles des structures.

Lumped Gap source Les *lumped gap sources* génèrent une excitation simplifiée, uniforme et monomodale dédiée aux modes TEM ou quasi-TEM. Ils ne conviennent pas aux distributions de champ TE ou TM ainsi qu'aux analyses multi-modes, que les modes soient propagés ou évanescents. L'impédance et les constantes de propagation ne sont pas calculées. Le deembedding est donc impossible. Ces ports ne conviennent pas pour des excitations de lignes couplées.

Cependant, ils peuvent être situés aussi bien sur les frontières du volume de calcul qu'à l'intérieur de celui-ci sans nécessiter l'ajout de blocs métalliques parfaits. Ils peuvent donc parfaitement jouer le rôle de ports internes.

3.2.2.4 Résolution

La résolution du problème EM 3D est effectuée dans le domaine fréquentiel. Quand on souhaite caractériser une structure sur une large bande de fréquence, il existe trois possibilités. La première solution est une analyse discrète, c'est-à-dire que le calcul est effectué entièrement à chaque fréquence discrète choisie de la bande de fréquence. Cette méthode est la plus précise mais demande un temps de calcul d'autant plus prohibitif que la précision souhaitée est grande et le nombre de points de fréquence important.

Les autres solutions sont basées sur des algorithmes d'extrapolation. Le calcul est effectué pour une fréquence, dite fréquence centrale. Ensuite la solution est extrapolée grâce à un algorithme sur toute la bande de fréquence. Le logiciel HFSS utilise un balayage rapide (*fast sweep*⁽²⁾) basé sur l'algorithme de Lanczos-Padé (ALPS) [87, 88]. Ce procédé permet un gain de temps de simulation drastique par rapport à la résolution discrète. Cependant, l'extrapolation est peu précise sur une large bande, spécialement quand une grande précision pour des niveaux faibles est souhaitée.

Un autre procédé, dénommé balayage par interpolation (*interpolate sweep*⁽²⁾) [89], permet une plus grande précision sur une large bande de fréquence. Cependant, une bande de $2 - 20 GHz$ est par exemple un maximum acceptable pour ces types d'extrapolation et l'interpolation n'est pas adaptée à la simulation de structures résonantes (dans ce cas, le *fast sweep* est recommandé).

La solution pour caractériser une structure sur une très large bande est de la diviser en sous-bandes. C'est ce que l'on effectue par exemple pour une simulation de 2 à $60 GHz$. Un balayage par interpolation est effectué sur les sous bandes $2 - 20 GHz$, $20 - 40 GHz$, $40 - 60 GHz$.

⁽²⁾Selon la terminologie du logiciel HFSS

3.3 Interface entre les simulateurs - Calibrage des ports internes

Le traitement des éléments localisés dans l'analyse EM est souvent affecté par des parasites numériques, ce qui entraîne le besoin de procédures de correction [50, 57].

Le traitement des éléments localisés dans l'approche de compression est effectué grâce aux ports internes qui permettent l'extraction de la matrice de compression lors de la simulation EM de la partie passive distribuée. Les ports internes constituent donc la seule interface entre les éléments localisés et la partie passive distribuée. Leur description a donc un impact crucial sur la précision de la méthode. La difficulté du traitement des éléments localisés est reportée sur les ports internes.

3.3.1 Problème des ports dans la simulation EM

La caractérisation d'une structure quelconque grâce à la simulation EM pose le problème des excitations. Les ports doivent exciter correctement la structure sans apporter de perturbations. Ces problèmes ont été évoqués dans la méthode des moments [90, 91].

Les effets parasites dus aux ports sont généralement négligeables dans les simulations EM de circuits avec des discontinuités ayant un volume électriquement large (par exemple les filtres, antennes). Mais pour d'autres types de discontinuités où les valeurs de champ sont faibles, comme par exemple un gap dans une ligne de transmission, les termes d'erreurs dus aux ports deviennent équivalents aux grandeurs électriques.

Ces termes d'erreur peuvent avoir un impact important mais ne se retirent pas aisément dans le calcul numérique. Cependant, les erreurs dus aux ports sont systématiques. Ainsi, il est apparu opportun d'appliquer des procédures de correction par *deembedding*, inspirées du calibrage expérimental TRL (Thru - Reflect -Line) [92, 76, 93, 94].

Le calibrage expérimental consiste à séparer les effets de la connectique des caractéristiques réelles du dispositif sous test. Le calibrage TRL permet une plus grande précision et modularité qu'un calibrage classique (*full 2-ports*), qui utilisent des charges qui doivent être caractérisées précisément. Le calibrage TRL exploite le déphasage entre lignes de transmission, ce qui permet d'ajuster simplement les plans de références des mesures.

Suivant ce principe de calibrage expérimental, la structure simulée est divisée entre partie réelle physique et les termes d'erreur représentant les discontinuités fictives dues aux ports.

Plusieurs méthodes de calibrage ont été expérimentées pour corriger les erreurs dues aux ports dans la simulation EM. La méthode de la SOC (Short Open Calibration) a été utilisée avec la méthode des moments dans [90] et a permis d'extraire des modèles circuits réalistes. De plus, cette procédure est adaptable à tout type de ligne de transmission. Dans [95], le même principe a été élargi à des structures avec un nombre de ports arbitraire, pouvant être couplés entre eux.

3.3.2 Principe du calibrage appliqué à l'approche de compression proposée

Deux types de ports sont utilisés pour la simulation EM de la partie passive distribuée : les ports externes pour les sources d'excitations réelles et des ports internes pour supporter les éléments localisés.

La présentation de l'approche de compression a montré la nécessité d'utiliser des ports internes pour connecter la partie distribuée aux éléments localisés. Les *lumped gap sources* de HFSS sont utilisés pour jouer le rôle des ports internes et les *waveports* de HFSS pour les ports externes. Alors que les *waveports* génèrent une excitation réaliste, les *lumped gap sources* génèrent une excitation simplifiée et uniforme dédiée aux modes TEM. Cette approximation de la distribution réelle des champs EM crée une discontinuité numérique fictive, que n'apportent pas les *wave-ports* quand ils sont correctement définis.

Cette erreur due à la description des ports internes est impossible à corriger directement puisque l'approche proposée utilise des logiciels commerciaux et que le fonctionnement des ports internes est encapsulé dans le logiciel EM. Une procédure de correction numérique des ports internes basée sur le calibrage expérimental de type TRL est donc proposée. Celle-ci doit permettre l'extraction de paramètres S indépendants de l'excitation dans le plan de référence désiré.

Contrairement à la SOC [90, 95], la procédure proposée est complètement externe au simulateur EM, donc elle est applicable à tous les simulateurs EM, quels qu'ils soient. De plus, elle nécessite la simulation EM de seulement deux standards par type de ports internes.

3.3.3 Principe de la procédure de calibrage

L'erreur systématique due aux ports internes peut être résumée dans un bloc d'erreur à deux ports. Ceux-ci sont caractérisés par une matrice S^{error} comme indiqué sur la figure 3.3.1. Sur cette figure, la matrice de compression comporte deux ports internes et deux ports externes qui ne sont pas connectés à des blocs d'erreur. Le cadre en trait pointillé symbolise la matrice de compression simulée alors que la matrice de compression réelle est la matrice corrigée requise pour une analyse de compression précise.

Le déroulement de la procédure de calibrage est le suivant. Premièrement la matrice S^{error} est calculée grâce aux simulations des deux standards de calibrage (décrits dans le paragraphe suivant 3.3.4). Ensuite, la matrice de correction S^{corr} est calculée en respectant l'équation suivante :

$$T^{corr} = (T^{error})^{-1} \quad (3.3.1)$$

où T^{corr} et T^{error} sont les matrices de transfert associées respectivement à S^{corr} et S^{error} . La matrice d'erreur est annulée en la chaînant avec la matrice de correction. Le passage par les matrices de transfert est requis puisque un produit matriciel de chaînage est effectué.

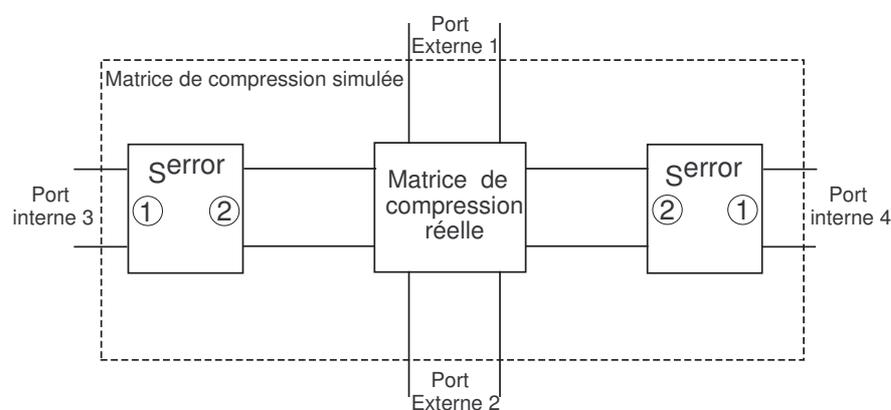


FIG. 3.3.1 – Exemple d’une matrice de compression à 4 ports avec 2 ports internes et 2 ports externes

Finalement, la matrice de compression simulée qui est utilisée dans le simulateur circuit doit être complétée par les matrices de correction correspondantes aux ports internes comme illustré sur la figure 3.3.2. Chaque matrice de correction est propre à chaque port. Un calibrage par port est nécessaire, sauf si les ports sont identiques.

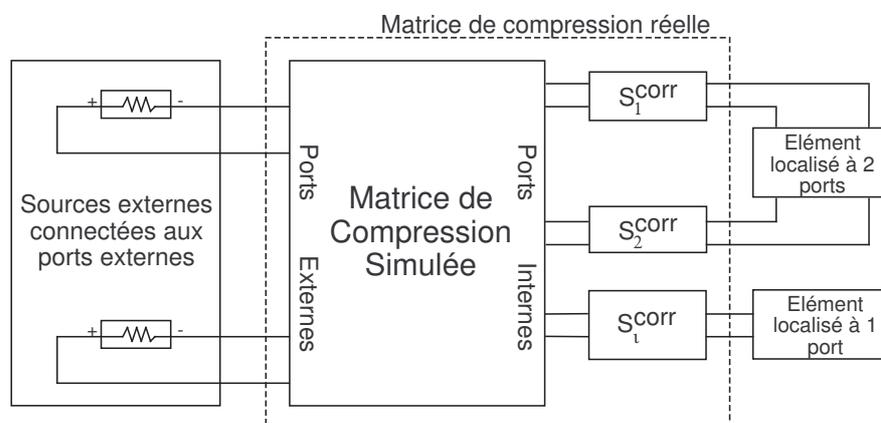


FIG. 3.3.2 – Diagramme de l’approche de compression avec la procédure de calibrage

3.3.4 Description des standards de calibrage

Nous décrivons maintenant les deux standards de calibrage nécessaires pour calculer les matrices S^{error} . Chaque standard est une simple ligne de transmission qui possède la même section droite en coupe que la ligne qui supporte le port interne que

l'on souhaite calibrer. La longueur des lignes est judicieusement choisie à L et $L/2$ ce qui permet d'utiliser uniquement ces deux standards de calibrage.

3.3.5 Description de la procédure de calcul des matrices d'erreur

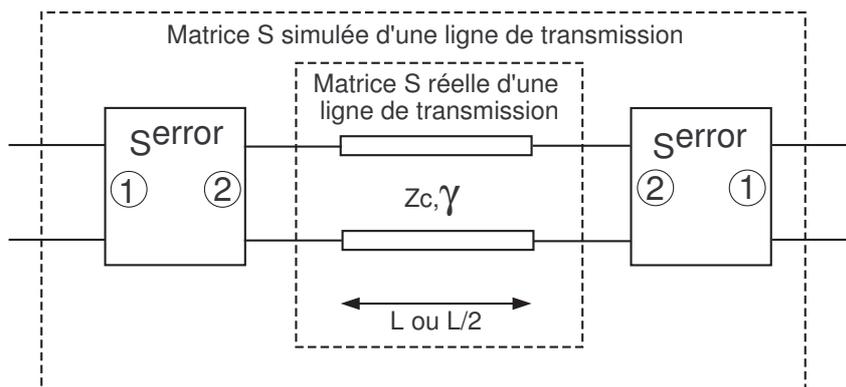


FIG. 3.3.3 – Fonctionnement de la procédure de calibrage - Standards de lignes de calibrage (lignes de transmission) simulés

Les matrices S des deux lignes (S^L et $S^{L/2}$ respectivement) sont calculées avec HFSS en utilisant les *lumped gap sources*. Par conséquent, les termes d'erreur sont inclus dans ces matrices extraites de la simulation. L'erreur due aux ports internes est représentée par un circuit réciproque. Ceci permet d'obtenir 4 inconnues car, dans le cas de circuits réciproques, S_{12}^{error} est égal à S_{21}^{error} . Les 4 inconnues sont alors S_{11}^{error} , S_{12}^{error} , S_{22}^{error} et $\exp(-\gamma L/2)$.

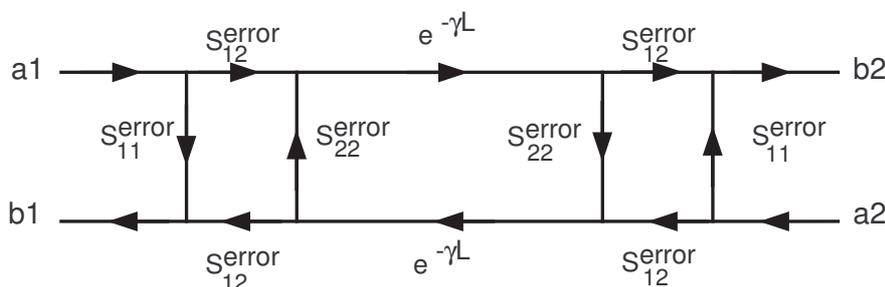


FIG. 3.3.4 – Graphe de fluence de la ligne de transmission de longueur L

D'après la figure 3.3.3, il est possible de déterminer le graphe de fluence correspondant, décrit sur la figure 3.3.4. Grâce à ce graphe, les paramètres S de deux lignes de calibrage peuvent être exprimés comme suit :

$$S_{11}^{L/2} = S_{22}^{L/2} = S_{11}^{error} + \frac{S_{22}^{error} (S_{12}^{error})^2 \exp(-\gamma L)}{1 - (S_{22}^{error})^2 \exp(-\gamma L)} \quad (3.3.2)$$

$$S_{12}^{L/2} = S_{21}^{L/2} = \frac{(S_{12}^{error})^2 \exp(-\gamma L/2)}{1 - (S_{22}^{error})^2 \exp(-\gamma L)} \quad (3.3.3)$$

$$S_{11}^L = S_{22}^L = S_{11}^{error} + \frac{S_{22}^{error} (S_{12}^{error})^2 \exp(-2\gamma L)}{1 - (S_{22}^{error})^2 \exp(-2\gamma L)} \quad (3.3.4)$$

$$S_{12}^L = S_{21}^L = \frac{(S_{12}^{error})^2 \exp(-\gamma L)}{1 - (S_{22}^{error})^2 \exp(-2\gamma L)} \quad (3.3.5)$$

où la variable γ représente la constante de propagation de la ligne de transmission. Ces paramètres S (S_{11}^L , $S_{11}^{L/2}$, S_{12}^L , $S_{12}^{L/2}$) sont normalisés par rapport à l'impédance Z_c des lignes de transmission. Les quatre inconnues sont déterminées en résolvant ce système.

En posant $Y = \exp(-\gamma L/2)$, le système d'équation précédent devient :

$$S_{11}^{L/2} = S_{11}^{error} + \frac{S_{22}^{error} (S_{12}^{error})^2 Y^2}{1 - (S_{22}^{error})^2 Y^2} \quad (3.3.6)$$

$$S_{12}^{L/2} = \frac{(S_{12}^{error})^2 Y}{1 - (S_{22}^{error})^2 Y^2} \quad (3.3.7)$$

$$S_{11}^L = S_{11}^{error} + \frac{S_{22}^{error} (S_{12}^{error})^2 Y^4}{1 - (S_{22}^{error})^2 Y^4} \quad (3.3.8)$$

$$S_{12}^L = \frac{(S_{12}^{error})^2 Y^2}{1 - (S_{22}^{error})^2 Y^4} \quad (3.3.9)$$

Si on multiplie l'équation 3.3.7 par $S_{22}^{error} Y$ et qu'on la soustrait à l'équation 3.3.6, on obtient l'équation 3.3.10 :

$$S_{11}^{L/2} - S_{22}^{error} Y S_{12}^{L/2} = S_{11}^{error} \quad (3.3.10)$$

De même, si on multiplie l'équation 3.3.9 par $S_{22}^{error} Y^2$ et qu'on soustrait le résultat à l'équation 3.3.8, on obtient l'équation 3.3.11.

$$S_{11}^L - S_{22}^{error} Y^2 S_{12}^L = S_{11}^{error} \quad (3.3.11)$$

En soustrayant l'équation 3.3.11 de l'équation 3.3.10, on obtient l'équation 3.3.12 reliant le paramètre S_{22}^{error} à la variable Y et aux données issues des simulations des standards de calibrage.

$$S_{22}^{error} = \frac{S_{11}^{L/2} - S_{11}^L}{Y(S_{12}^{L/2} - Y S_{12}^L)} \quad (3.3.12)$$

Par ailleurs, l'équation 3.3.7, multipliée par Y peut se ré-écrire de la façon suivante :

$$S_{12}^{L/2}Y - S_{12}^{L/2}(S_{22}^{error})^2Y^3 = (S_{12}^{error})^2Y^2 \quad (3.3.13)$$

L'équation 3.3.9 peut également se ré-écrire ainsi :

$$S_{12}^L - S_{12}^L(S_{22}^{error})^2Y^4 = (S_{12}^{error})^2Y^2 \quad (3.3.14)$$

Donc en soustrayant l'équation 3.3.14 de l'équation 3.3.13, on obtient l'équation suivante 3.3.15 :

$$S_{12}^L(S_{22}^{error})^2Y^4 + S_{12}^{L/2}Y - S_{12}^{L/2}(S_{22}^{error})^2Y^3 - S_{12}^L = 0 \quad (3.3.15)$$

Enfin, en introduisant le paramètre S_{22}^{error} , défini dans l'équation 3.3.12, on obtient une équation qui dépend uniquement de Y et des données de simulation des standards de calibrage. Le système a été réduit en une équation de degré 3 qui ne dépend que de $Y = \exp(-\gamma L/2)$, défini ci-dessous :

$$aY^3 + bY^2 + cY + d = 0 \quad (3.3.16)$$

avec les coefficients complexes suivants :

$$\begin{cases} a = S_{12}^{L/2} (S_{12}^L)^2 \\ b = S_{12}^L (S_{11}^{L/2} - S_{11}^L)^2 - 2 (S_{12}^{L/2})^2 S_{12}^L - (S_{12}^L)^3 \\ c = (S_{12}^{L/2})^3 - S_{12}^{L/2} (S_{11}^{L/2} - S_{11}^L)^2 + 2 (S_{12}^L)^2 S_{12}^{L/2} \\ d = -S_{12}^L (S_{12}^{L/2})^2 \end{cases}$$

La résolution de cette équation mène à six solutions possibles pour Y . Une solution approchée est utilisée pour choisir la bonne racine parmi les six. Cette solution approchée est issue de la simulation d'une des deux lignes qui jouent le rôle de standards de simulation. Cette ligne de transmission est simulée également de façon EM mais grâce à des *waveports*. Ainsi, cette dernière simulation permet d'évaluer la constante γ des lignes de transmission. La valeur de cette constante permet ensuite de rejeter les cinq solutions non réalistes pour $Y = \exp(-\gamma L/2)$.

Ensuite, l'équation 3.3.12 permet de trouver la valeur de S_{22}^{error} à partir de la valeur de $Y = \exp(-\gamma L/2)$ et des résultats de simulation des standards de calibrage. Puis l'équation 3.3.10 donne la valeur de S_{11}^{error} , et enfin grâce à l'équation 3.3.7, on obtient la valeur de S_{12}^{error} . La matrice d'erreur est complètement caractérisée et permet le calcul de la matrice de correction par une simple inversion de la matrice transfert d'erreur. Celle-ci est connectée au port interne correspondant de la matrice de compression.

Remarque La simulation avec des *waveports* d'une ligne de transmission permet également d'obtenir l'impédance caractéristique des lignes de calibrage. Cette impédance sert à homogénéiser les impédances de normalisation des différents paramètres S pour le bon fonctionnement de la procédure.

En effet, les paramètres S simulés des lignes de calibrage (simulés avec des ports internes) doivent être normalisés à Z_c , l'impédance caractéristique de ces lignes, avant de les introduire dans le calcul de la matrice d'erreur. Les matrices d'erreur et de correction obtenues sont donc elles aussi normalisées par rapport à l'impédance caractéristique des lignes Z_c . Avant de réintroduire la matrice de correction dans le simulateur circuit, il est donc impératif de renormaliser la matrice de correction (ou la matrice d'erreur avant son inversion) à l'impédance de normalisation utilisée dans le simulateur circuit. Celle-ci est également l'impédance de normalisation de la matrice de compression par souci de simplicité.

Pour un bon fonctionnement de la procédure de calibrage quand la fréquence augmente (fréquences supérieures à 50 GHz), il est nécessaire d'introduire dans le calcul la dispersion de l'impédance caractéristique en fonction de la fréquence.

3.3.6 Conditions sur la longueur des lignes de calibrage

Les longueurs des lignes de calibrage étant L et $L/2$, une condition sur la longueur L doit être respectée pour éviter la redondance des standards. L doit être choisie telle que :

$$L \leq \lambda_{g,min} \quad (3.3.17)$$

où $\lambda_{g,min}$ représente la longueur d'onde guidée à la fréquence maximale de la simulation. En effet, les équations 3.3.2 à 3.3.5 deviennent redondantes quand la longueur de la ligne la plus longue est égale à la longueur d'onde guidée à cette fréquence.

Supposons que la longueur L de la ligne la plus longue soit égale à $\lambda_{g,min}$ et que γ soit imaginaire pur, c'est à dire que les lignes de calibrage sont considérées sans pertes, γ se réduit à la constante de propagation β .

$$\gamma = j\beta = j\frac{2\pi}{\lambda_g} \quad (3.3.18)$$

Si $L = \lambda_{g,min}$ alors pour la fréquence maximale, $Y = \exp(-\gamma L/2) = \exp j\pi = -1$
L'équation 3.3.3 devient :

$$S_{12}^{L/2} = -\frac{(S_{12}^{error})^2}{1 - (S_{22}^{error})^2} \quad (3.3.19)$$

et l'équation 3.3.5 devient :

$$S_{12}^L = \frac{(S_{12}^{error})^2}{1 - (S_{22}^{error})^2} \quad (3.3.20)$$

Ces deux équations sont alors linéairement dépendantes, donc la résolution de ce système d'équations est impossible. La longueur de la plus longue ligne de calibrage doit être inférieure à $\lambda_{g,min}$.

3.4 Validation de la procédure de calibrage numérique

3.4.1 Définition d'une structure de test

Dans l'optique de valider la procédure de calibrage, une structure canonique a été définie. Cette structure est embryonnaire d'un boîtier MMIC puisqu'elle est constituée d'un composant MMIC reporté sur une plate-forme PCB (printed circuit board). Comme le montre la figure 3.4.1, ce composant est une inductance spirale.

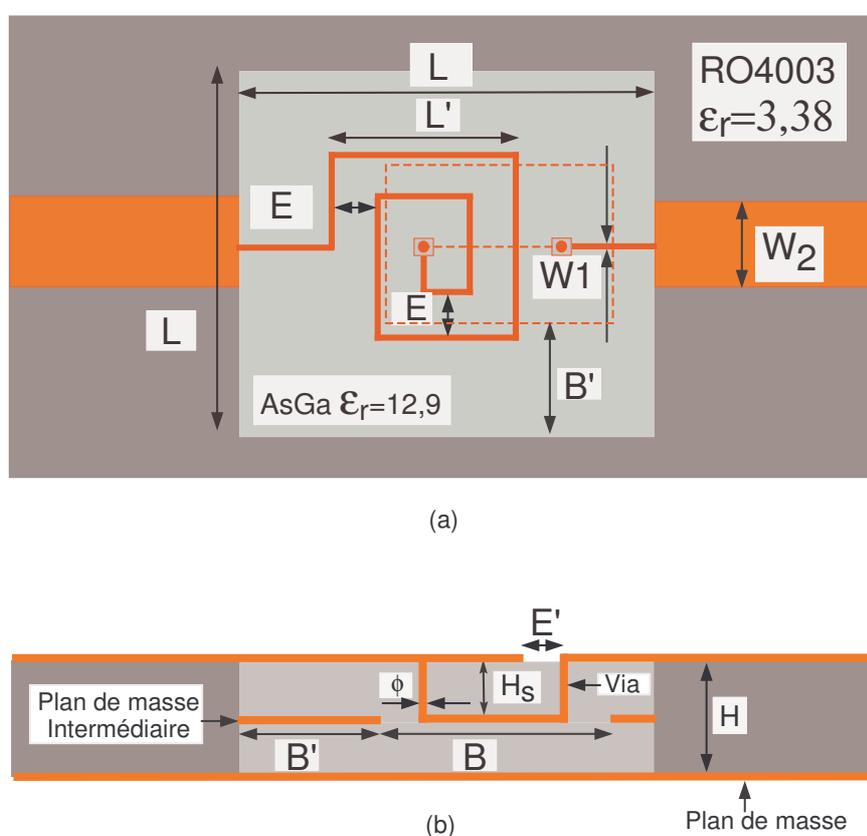


FIG. 3.4.1 – Structure étudiée - $W_1 = 5\mu m$, $W_2 = 350\mu m$, $L = 2,5mm$, $L' = 100\mu m$, $E = 10\mu m$, $E' = 50\mu m$, $H = 162\mu m$, $B = 200\mu m$, $B' = 1,15mm$, $\phi = 5\mu m$ - (a) Vue de dessus - (b) Vue en coupe

Bien que cette structure ne soit pas très réaliste, elle présente plusieurs avantages pour effectuer une évaluation de la procédure de calibrage.

Comme la structure totale est passive et distribuée, elle peut être entièrement simulée de façon électromagnétique ; cette simulation EM de la structure entière servira de référence pour les études suivantes.

La structure peut être aisément séparée en deux parties : l'inductance spirale et son environnement. L'inductance est définie comme l'élément localisé dans l'approche de compression. Elle est représentée par un modèle qui interagit avec l'environnement uniquement par le biais des deux ports internes. Il doit être noté que le modèle de l'inductance est le résultat d'une simulation EM de l'inductance seule. Toutes les interactions électromagnétiques à l'intérieur de l'inductance sont incluses dans le modèle EM utilisé.

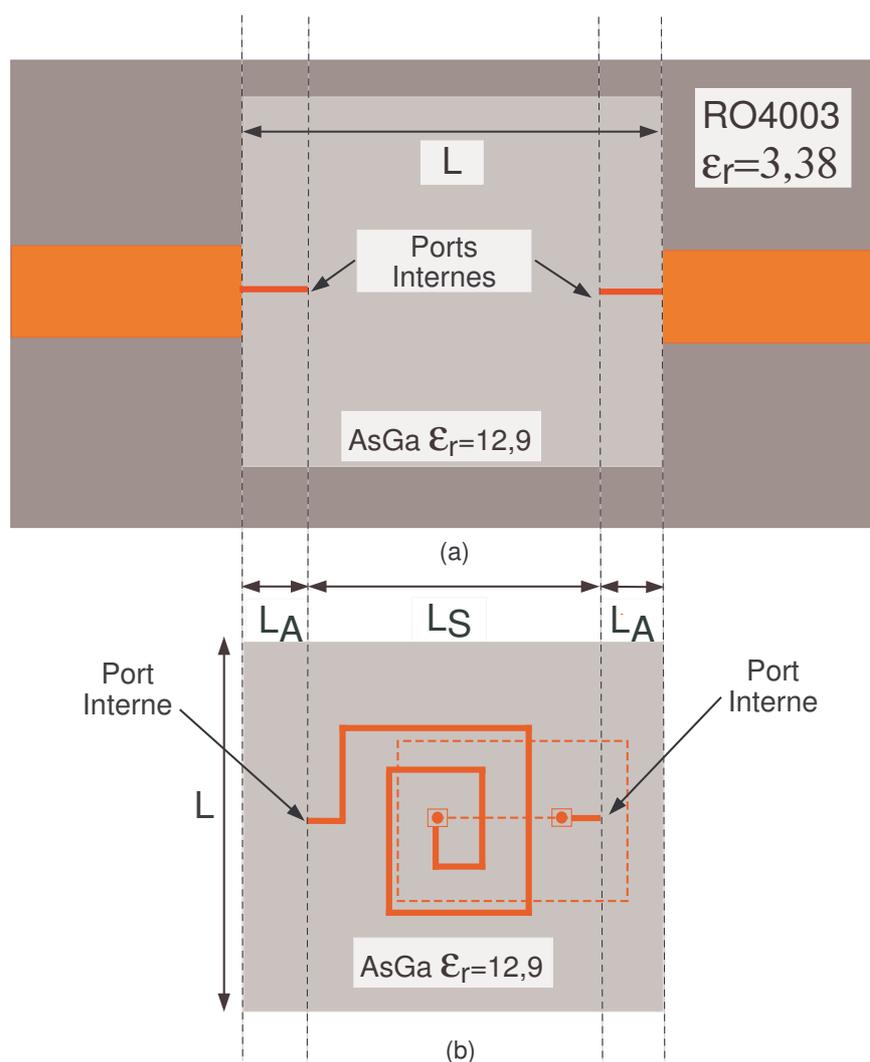


FIG. 3.4.2 – (a) Partie passive distribuée de la structure étudiée - (b) Élément localisé : inductance spirale

La figure 3.4.2 précise la position des ports internes utilisés dans l'approche de compression. Ils sont situés sur les lignes micro-rubans sur le substrat d'AsGa à une

distance L_A des lignes micro-ruban sur PCB. Le bloc d'AsGa entier est conservé dans la partie passive distribuée quand la matrice de compression est calculée.

3.4.2 Résultats

Dans cette étude, le modèle de l'élément localisé (inductance) est extrait de la même façon que la matrice de compression, c'est à dire par une simulation EM utilisant des ports internes. La procédure de calibrage doit être appliquée pour corriger les erreurs dues aux ports internes dans l'extraction du modèle EM de l'inductance en plus des ports internes de la matrice de compression.

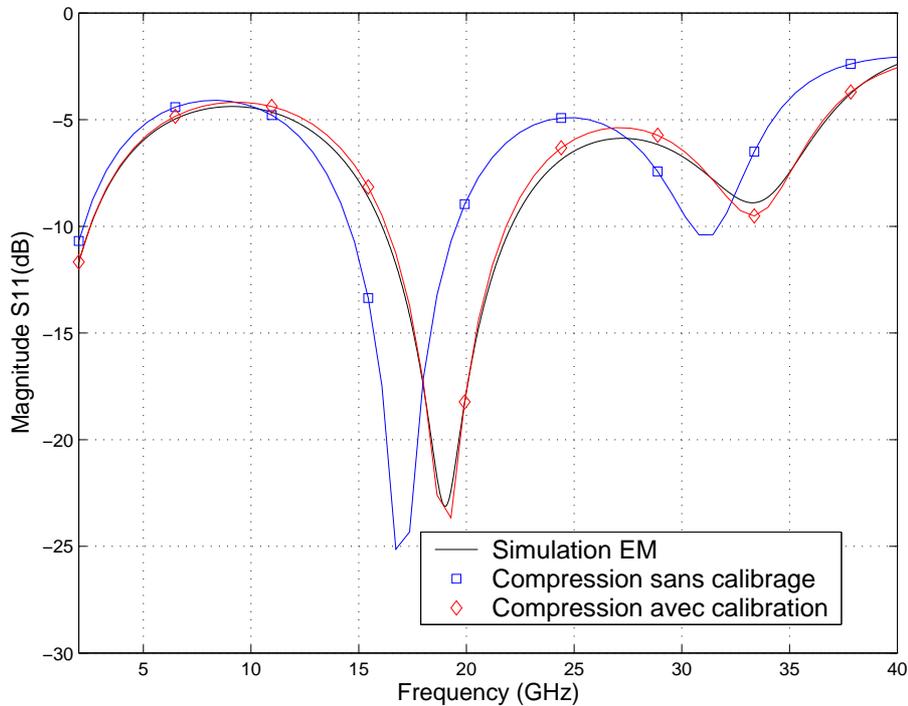


FIG. 3.4.3 – Comparaison de l'approche de compression avec ou sans calibrage et simulation EM - $L_S = 2mm$, $L_A = 250\mu m$

Les résultats avec ou sans calibrage sont comparés avec ceux obtenus avec la simulation EM de la structure entière (Figure 3.4.3). La comparaison montre l'équivalence entre notre approche de compression associée au calibrage et la simulation EM. Les résultats sans calibrage révèlent l'importance de l'erreur introduite par les ports internes dans ce cas.

3.4.3 Conclusion

Cet exemple permet de valider la procédure de calibrage proposée qui sera appliquée dans les simulations suivantes. De plus, cette procédure est validée sur une

large bande de fréquence $[2 - 40 \text{ GHz}]$. Le fonctionnement intrinsèque des simulateurs n'a pas été modifié. Seule une procédure de calibrage externe et indépendante des logiciels a été développée pour corriger les défauts dus aux ports internes. Une telle méthodologie n'est pas dépendante des outils utilisés et peut être transposée à d'autres environnements de simulation.

3.5 Domaine de validité de l'approche de compression

L'objectif de cette partie est d'évaluer les possibilités et limitations de l'approche de compression sur une large bande de fréquence $[2 - 40 \text{ GHz}]$. La validité de cette approche repose sur la validité de l'hypothèse d'élément localisé et de son indépendance intrinsèque vis-à-vis de l'environnement. La validité est vérifiée grâce à l'étude de la structure définie précédemment dans laquelle est ajouté un capot métallique au-dessus de l'inductance.

3.5.1 Limitations de l'hypothèse de l'élément localisé

Le capot métallique de forme carré est ajouté au-dessus de la puce d'AsGa, comme décrit sur la figure 3.5.1. Ce capot est centré sur l'inductance. Sa longueur W_P ainsi que sa hauteur H_P sont des paramètres que l'on fera varier par la suite. De la même façon que pour la validation du calibrage, les résultats de la compression sont comparés aux résultats de l'analyse EM de la structure entière. La présence et la proximité du capot métallique permettent de moduler l'influence de l'environnement. Ainsi, grâce à l'étude de ces différents cas, nous vérifions si le couplage EM est correctement pris en compte. En pratique, il va permettre de donner une indication qualitative des effets de mise en boîtier.

Etant donné que les interactions avec la structure sont principalement résumées par le biais des ports internes, la taille de l'élément localisé, ainsi que le positionnement des ports internes ont une importance non négligeable. De plus, il faut noter que les dimensions de l'élément localisé (l'inductance) ne sont pas réellement négligeables pour les fréquences hautes de la bande. Ainsi, pour une fréquence de 40 GHz , un dixième de la longueur d'onde dans le vide est égale à $0,75 \text{ mm}$. Dans le cas précédent, la longueur de l'élément localisé (ligne d'accès et inductance) est égal à 2 mm , cette hypothèse n'était pas vérifiée. Pour les tests suivants, la longueur des lignes d'accès L_a est fixée à 1 mm . La longueur de l'élément localisé L_s est alors de $0,5 \text{ mm}$ donc inférieure à un dixième de la longueur d'onde.

Le premier cas étudié utilise un capot de faibles dimensions. Sa longueur W_P est égale à la longueur de l'élément localisé L_s . Le couplage EM est supposé concentré entre le capot et l'inductance spirale. L'application de l'approche de compression est décrite sur la figure 3.5.2. L'élément localisé utilisé est le même que dans la validation de la procédure de calibrage (l'élément localisé est reporté sur la figure 3.4.2(b)).

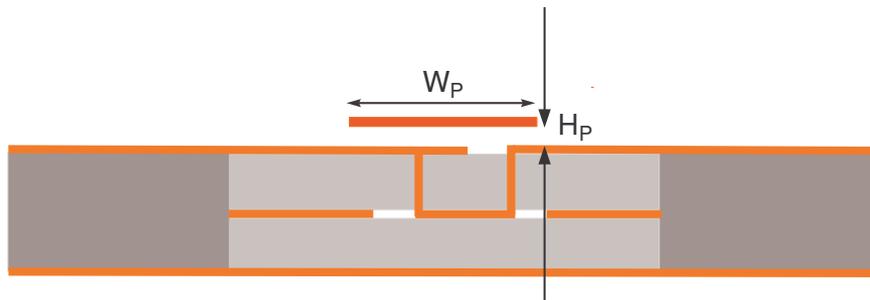


FIG. 3.5.1 – Vue en coupe de la nouvelle structure avec l'ajout d'un capot métallique de faibles dimensions - $H_P = 100\mu m$, $W_P = 500\mu m$

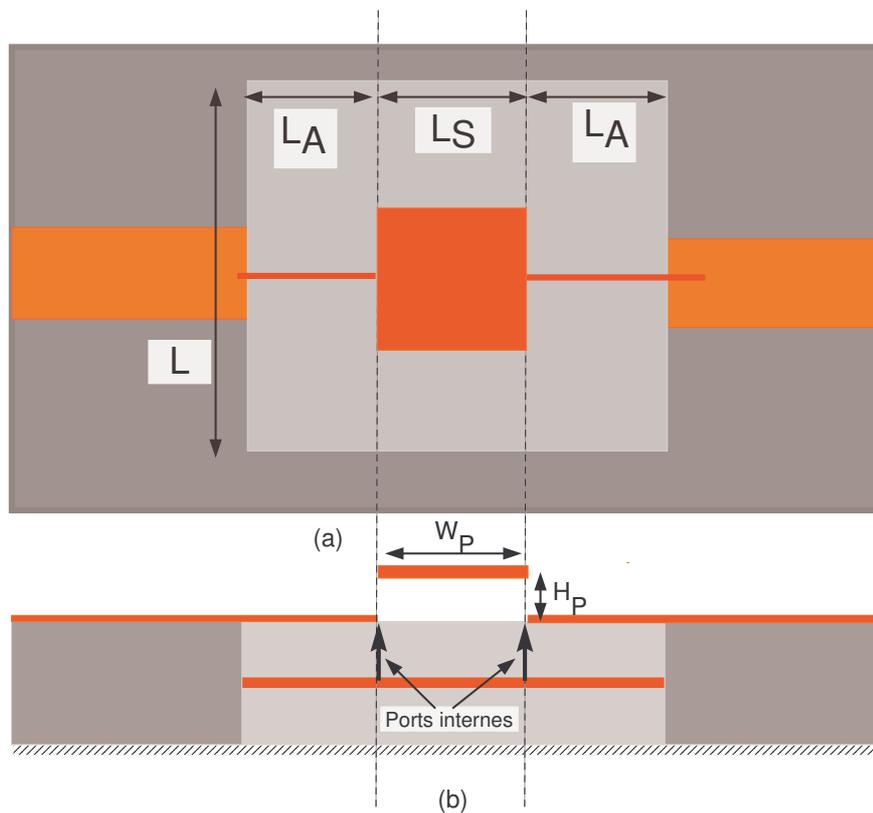


FIG. 3.5.2 – Partie passive distribuée de la structure étudiée avec le capot métallique de faibles dimensions - (a) : Vue de dessus - (b) : Vue en coupe - $H_P = 100\mu m$, $W_P = 500\mu m$, $L_S = 500\mu m$, $L_A = 1mm$

La figure 3.5.3 présente les résultats pour une hauteur du capot $H_P = 100\mu m$ avec à la fois les résultats de la méthode de compression et de l'analyse EM seule. Les

résultats de la simulation EM de la structure avec le capot de faibles dimensions sont comparés avec le cas de référence (sans capot). Seules de très légères différences sont notées. Pour cette hauteur, il n'y a pas d'interaction entre le capot et le circuit.

Comme on pouvait s'y attendre dans une telle configuration, les résultats affichés par la compression sont en excellent accord avec ceux de l'analyse EM seule. Etant donné qu'il n'y a pas de couplage direct entre l'inductance et le capot métallique, l'approche de compression donne de très bons résultats.

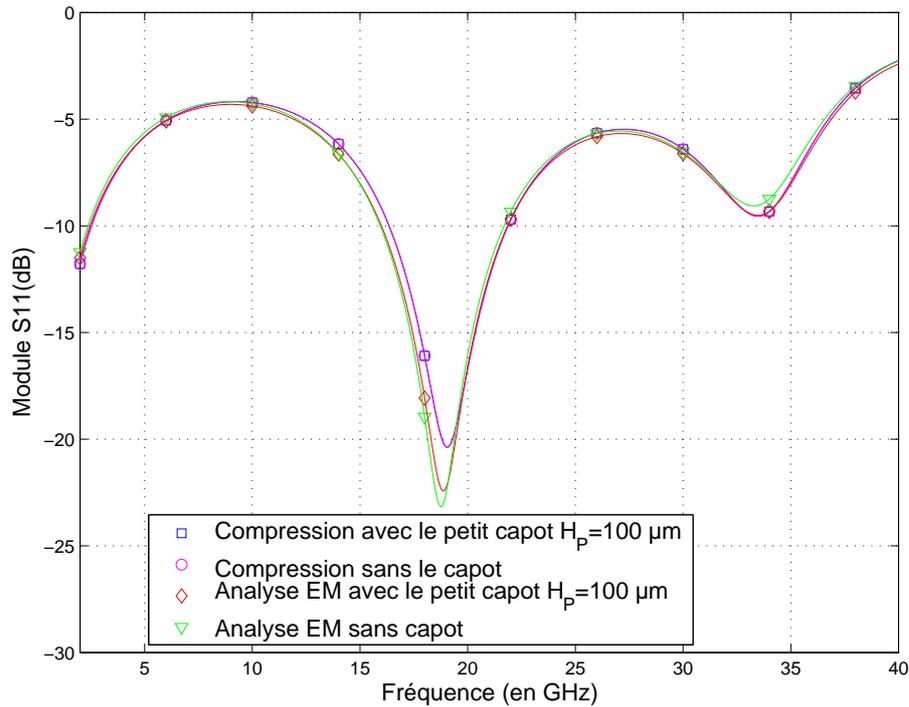


FIG. 3.5.3 – Comparaison de l'approche de compression et simulation EM - Influence du petit capot métallique - $H_P = 100\mu m$, $W_P = 500\mu m$, $L_S = 500\mu m$, $L_A = 1mm$

Dans un second temps, pour augmenter le couplage direct entre l'inductance et le capot, la hauteur de celui-ci est diminuée jusqu'à la valeur très faible de $10\mu m$.

La situation est moins favorable pour une hauteur de capot aussi faible comme indiquée sur la figure 3.5.4. Dans ce cas, l'analyse EM seule de la structure complète diffère de celle sans capot à cause du couplage EM existant entre l'inductance et le capot.

L'approche de compression ne prédit pas cette perturbation, cela suggère que le couplage EM dû au capot métallique affecte le comportement intrinsèque de l'inductance. Par conséquent, le modèle de l'inductance utilisé n'est plus valable. Ceci est un point fondamental de la limitation de l'approche de compression dans laquelle l'élément localisé doit être intrinsèquement indépendant de l'environnement. Même si l'hypothèse géométrique d'élément localisé est vérifiée, si l'élément localisé n'est pas

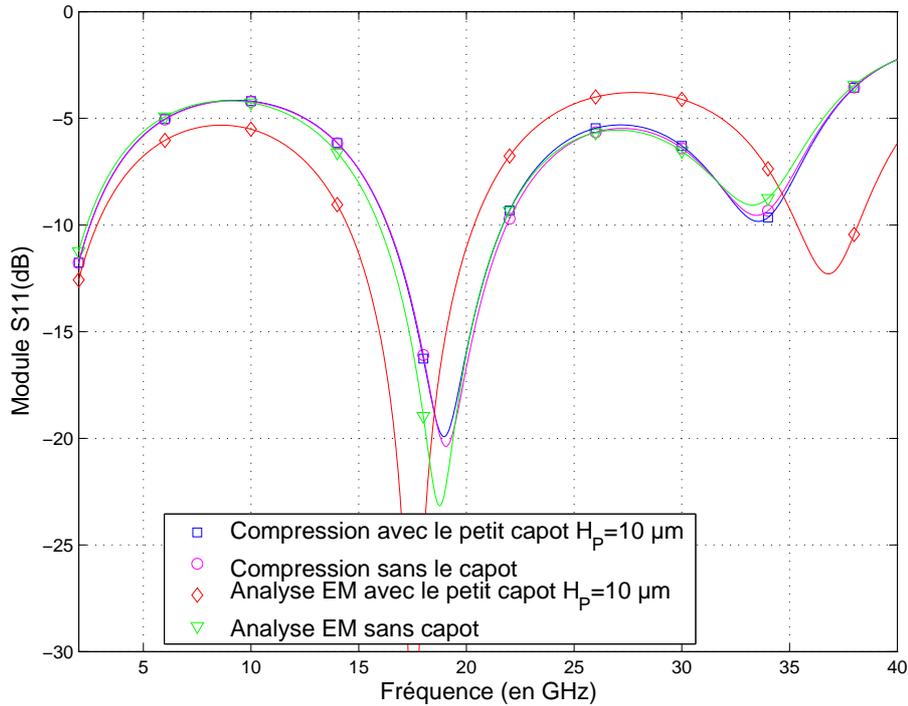


FIG. 3.5.4 – Comparaison de l'approche de compression et simulation EM seule - Influence du capot métallique de faibles dimensions - $H_P = 10\mu m$, $W_P = 500\mu m$, $L_S = 500\mu m$, $L_A = 1mm$

intrinsèquement indépendant de l'environnement, l'approche de compression ne peut pas être appliquée.

3.5.2 Capacités de l'approche de compression

L'exemple précédent correspond à une configuration où la distance entre le circuit et le capot métallique est très faible. Considérons une situation légèrement plus réaliste pour laquelle la compression est plus adaptée. Le capot est situé à une hauteur plus élevée ($H_P = 100\mu m$) et est plus large ($W_P = 4mm$), de ce fait, il couvre une partie des lignes micro-ruban sur PCB, comme décrit sur la figure 3.5.5 et 3.5.6.

Les résultats sont présentés sur la Figure 3.5.7. Comme précédemment, l'analyse EM complète diffère du cas sans capot à cause du couplage EM. Néanmoins, l'approche de compression est maintenant en très bonne corrélation avec l'analyse EM complète. Dans cette configuration, à cause des plus grandes dimensions du capot, le couplage EM apparaît principalement entre le capot et les lignes micro-ruban sur PCB. Un tel couplage se crée du fait du faible confinement des lignes de champ dans le substrat du PCB à cause de la faible permittivité et de l'épaisseur du substrat. D'un autre côté, le couplage direct avec l'inductance est négligeable parce que les champs sont plus confinés dans la puce d'AsGa. Par conséquent, l'élément localisé n'est pas perturbé

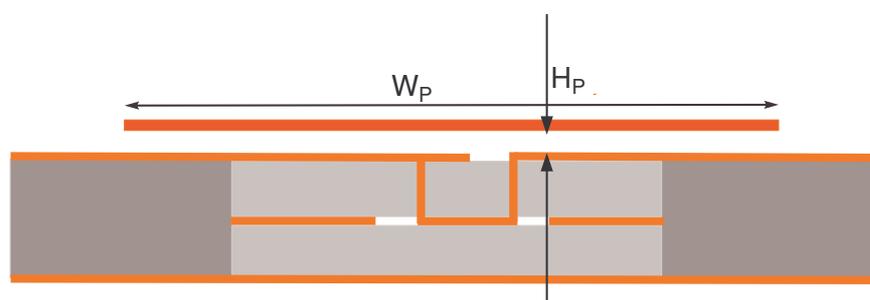


FIG. 3.5.5 – Vue en coupe de la nouvelle structure avec l'ajout d'un capot de larges dimensions - $H_P = 100\mu m$, $W_P = 4mm$

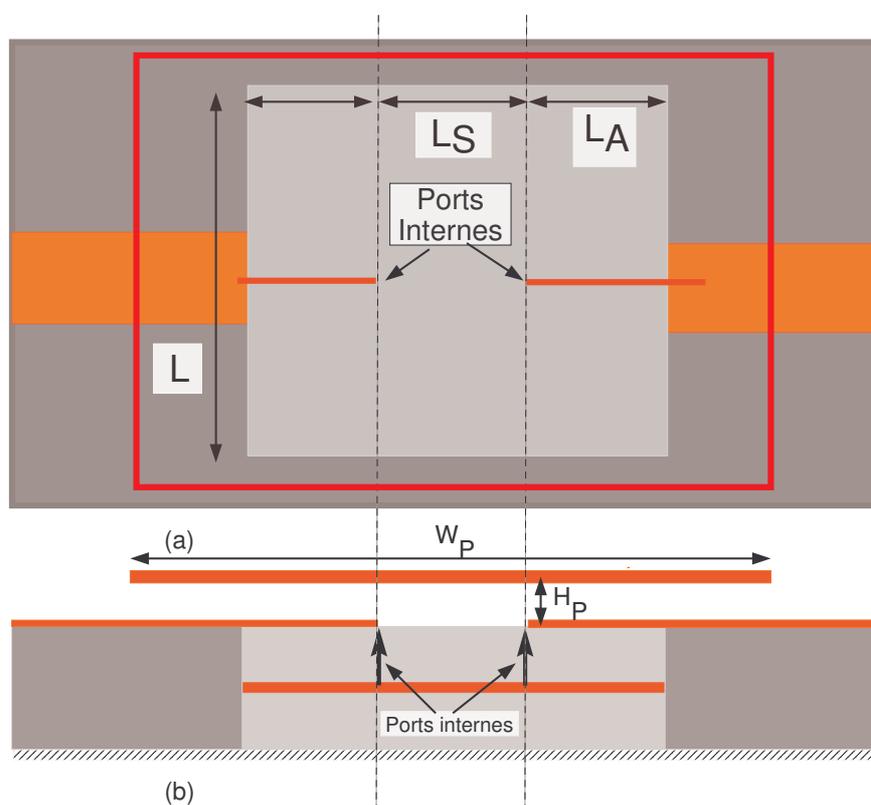


FIG. 3.5.6 – Partie passive distribuée de la structure étudiée avec le capot métallique de larges dimensions - (a) Vue de dessus - (b) Vue en coupe

intrinsèquement par le capot. La méthode de compression est particulièrement adaptée dans de telles situations où il existe un couplage important mais limité à la partie passive distribuée du circuit.

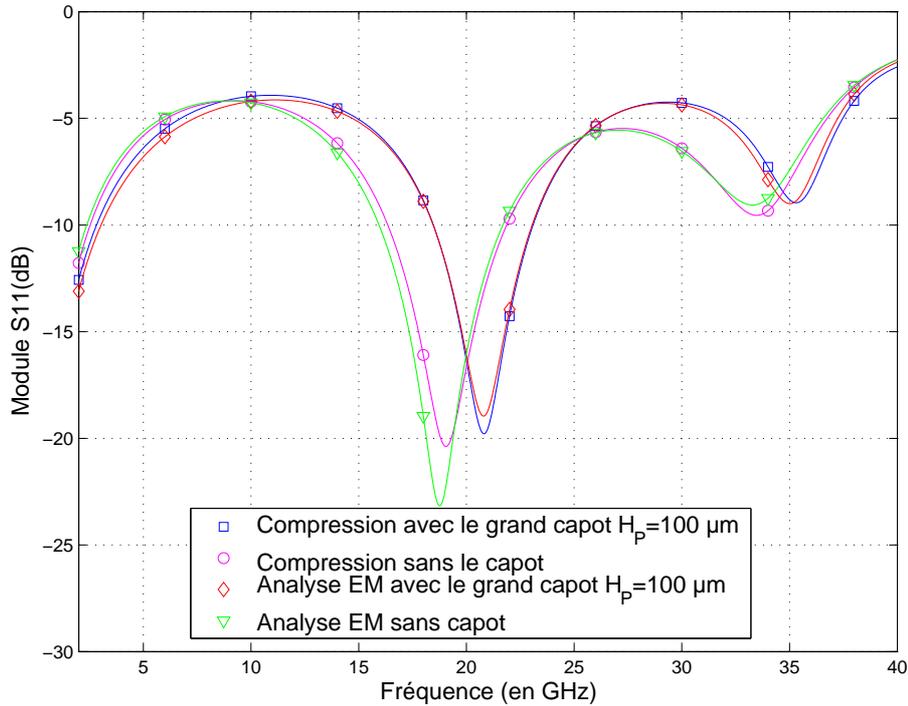


FIG. 3.5.7 – Comparaison de l'approche de compression et simulation EM - Influence du large capot métallique - $H_P = 100\mu m$, $W_P = 4mm$, $L_A = 1mm$, $L_S = 0,5mm$

Finalement, dans le dernier cas étudié, la hauteur du capot est fixée à une valeur pour laquelle le couplage avec le circuit sur AsGa ne peut pas être négligé ($H_P = 40\mu m$). Le positionnement des ports internes est modifié de façon à déterminer le positionnement le plus judicieux possible. Les dimensions du capot métallique sont fixes tandis que la longueur L_a , représentant la distance entre les lignes sur PCB et les ports internes, est modifiée. Par conséquent, la longueur L_S de l'élément localisé est également modifiée. Les résultats sont indiqués sur la figure 3.5.8 où la variable r représente le rapport entre la taille de l'élément localisé et la longueur de la plaque défini ci-dessous :

$$r = L_S/W_P \quad (3.5.1)$$

Les résultats montrent que les ports internes doivent être positionnés le plus près possible de l'élément localisé (inductance). Il convient de noter que ce paramètre n'a aucune influence quand on enlève le capot métallique ou quand il est positionné trop haut pour générer un couplage. La compression donne donc de meilleurs résultats si la taille de l'élément localisé est réduite. Dans ce cas, plus l'élément localisé est petit, plus il est indépendant de l'environnement (la zone de couplage diminue).

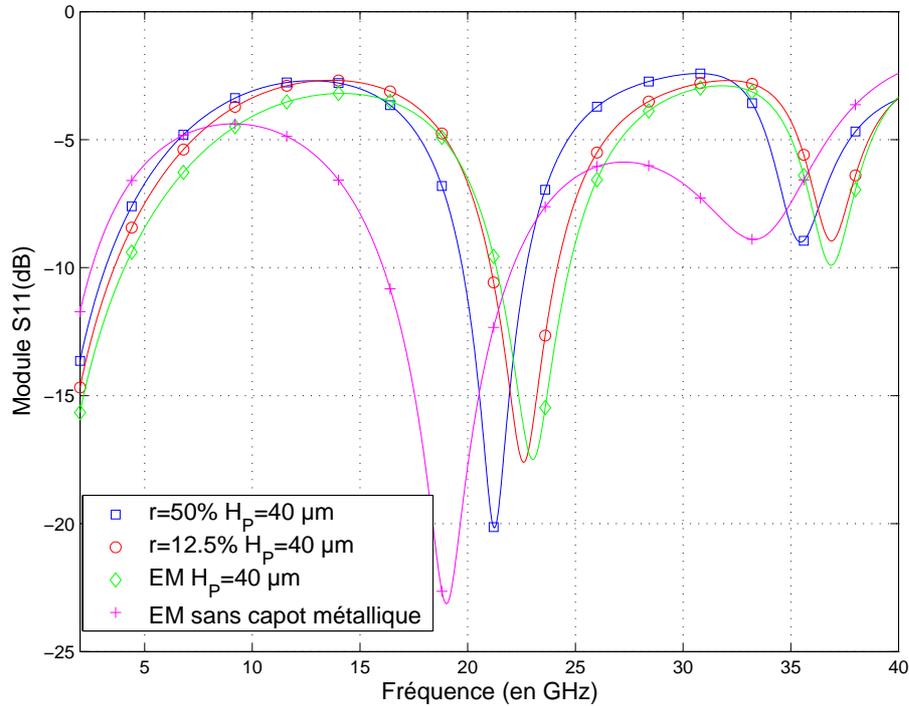


FIG. 3.5.8 – Comparaison de l’approche de compression et de la simulation EM - Influence de la taille de l’élément localisé - $H_p = 40\mu m$, $W_P = 4mm$

3.5.3 Conclusion

Il a été illustré que la limitation principale de l’approche de compression est l’utilisation d’éléments localisés qui doivent être intrinsèquement indépendants de leur environnement. Ceci est une hypothèse commune à toutes les méthodes basées sur le concept d’élément localisé. De plus, cette approche donne de meilleurs résultats quand la taille de l’élément localisé est réduite.

3.6 Traitement des éléments d’interconnexion

Après avoir validé l’hypothèse d’élément localisé, se pose le problème du traitement des interconnexions quand l’approche de compression est appliquée à l’étude de boîtiers hyperfréquences complets.

Dans la majorité des cas, ces connexions sont effectuées au moyen de bondings ou encore par flip-chip. Cette étude vise à sélectionner l’approche qui sera ensuite appliquée à l’étude des boîtiers complets. Etant donné que l’interconnexion par bondings est largement utilisée, ce cas va être étudié précisément.

Il existe une incertitude sur la façon de traiter les interconnexions dans l’approche de compression. Le fait qu’ils fassent partie des éléments passifs de report et de connexion incite à les modéliser de façon électromagnétique dans la partie passive

distribuée. D'un autre côté, les éléments de connexion tels que les bondings ou bumps de flip-chip, requièrent un maillage dense dans la simulation EM et pourraient donc être traités comme des éléments localisés ou inclus dans l'élément localisé. Plusieurs approches qui résument les diverses possibilités sont évaluées.

3.6.1 Présentation de la structure de test

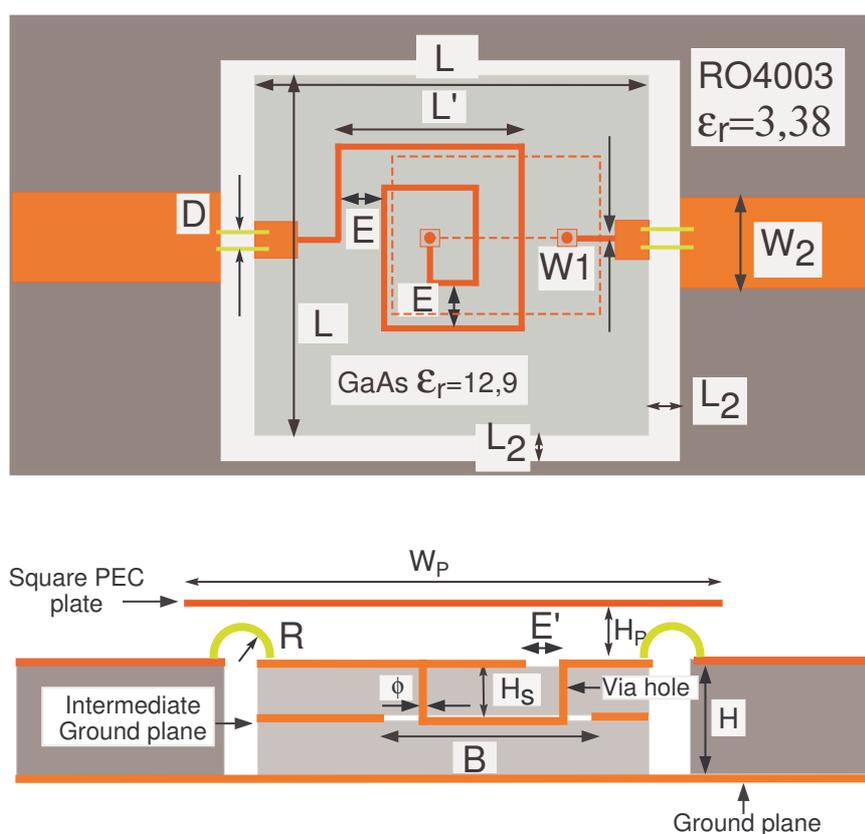


FIG. 3.6.1 – Inductance spirale reportée sur PCB et connectée par bondings - $W_1 = 5\mu m$, $W_2 = 350\mu m$, $L = 2,5mm$, $L' = 100\mu m$, $L_2 = 100\mu m$, $R = 75\mu m$, $D = 120\mu m$, $E = 10\mu m$, $E' = 50\mu m$, $H = 162\mu m$, $B = 200\mu m$, $B' = 1,15mm$, $\phi = 5\mu m$, $H_S = 100\mu m$, $H_P = 100\mu m$, $W_P = 3mm$ - (a) Vue de dessus - (b) Vue en coupe

La structure de test est présentée sur la figure 3.6.1. Elle correspond à une complexification de la structure étudiée précédemment : composant passif MMIC reporté sur un substrat organique (PCB). Le composant est une inductance spirale sur substrat d'AsGa. Auparavant, les lignes d'accès étaient contiguës à celles sur le PCB ; les substrats organiques et d'AsGa étaient juxtaposés. Désormais, l'inductance spirale est connectée aux lignes d'accès sur PCB par le biais de paires de bondings, ce qui est un cas plus réaliste de report de puce.

La configuration et les dimensions des bondings sont celles typiquement utilisées pour l'interconnexion de puces MMIC. Les bondings en entrée et en sortie sont identiques. Ils sont composés de deux fils en or de diamètre $25\ \mu m$ espacés de $D = 120\ \mu m$. Ces fils sont modélisés par cinq segments inscrits dans un demi-cercle de rayon $R = 75\ \mu m$, comme indiqué sur la figure 3.6.9. Des pastilles qui permettent la connection des bondings aux lignes sur AsGa sont ajoutées sur les blocs d'AsGa car les lignes sur AsGa sont trop fines pour permettre la connection des bondings. Il y a un écart $L_2 = 100\ \mu m$ entre les substrats du PCB et d'AsGa.

3.6.2 Les différentes approches du traitement des éléments d'interconnexion

Plusieurs approches qui résument les diverses possibilités avec un découpage différent entre partie distribuée et élément localisé, sont évaluées. Dans toutes les approches, une calibration adéquate est effectuée pour chaque type de port interne utilisé.

3.6.2.1 Première approche - Les bondings dans la partie passive distribuée

La première approche, présentée sur la figure 3.6.2, inclut les bondings dans la partie passive distribuée. Le même élément localisé que pour le cas sans bondings, où les connexions sont une simple juxtaposition des lignes micro-ruban, est utilisé, c'est-à-dire l'inductance spirale simulée de façon EM. La partie passive distribuée contient donc les lignes d'accès sur PCB, les bondings, les pastilles sur le bloc AsGa qui permettent la connexion des bondings et enfin les lignes d'accès de l'inductance fermées par les ports internes.

3.6.2.2 Deuxième approche - Les bondings dans l'élément localisé

La seconde approche, présentée sur la figure 3.6.3, consiste à traiter les bondings au sein de l'élément localisé. Ceux-ci sont inclus dans la simulation EM de l'élément localisé. L'élément localisé est constitué de l'inductance, de ses lignes d'accès et pastilles ainsi que des bondings de chaque côté. Ce modèle est extrait par un deembedding de la structure entière sans capot. Le deembedding permet de se placer dans le plan de connexion des bondings sur le substrat (PCB) de report. La partie passive distribuée est constituée de la structure entière sans les métallisations sur AsGa ainsi que sans les bondings. Des ports internes ferment les lignes d'accès sur PCB.

3.6.2.3 Troisième approche - Les bondings en éléments localisés séparés du composant reporté

La troisième approche, présentée sur la figure 3.6.4, consiste à traiter les bondings comme des éléments localisés séparément de l'inductance spirale. Les éléments localisés sont au nombre de trois : la paire de bondings en entrée, la paire de bondings

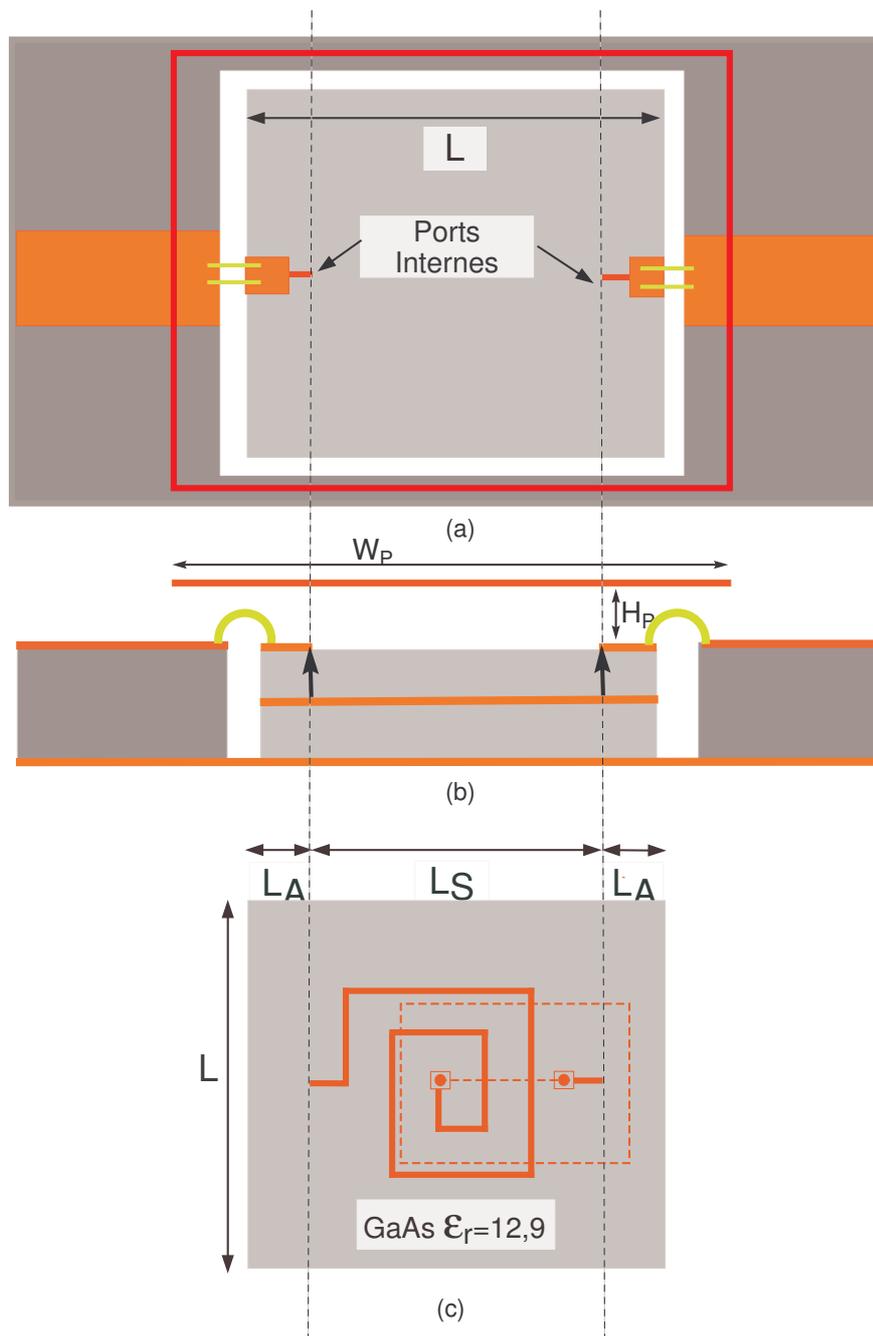


FIG. 3.6.2 – Première approche - (a) Partie passive distribuée (Bondings inclus) en vue de dessus - (b) Vue en coupe - (c) Élément localisé

en sortie, l'inductance spirale. Les modèles circuit disponibles sous le logiciel ADS sont utilisés pour les bondings et le modèle EM utilisée dans la première approche est utilisée pour l'inductance.

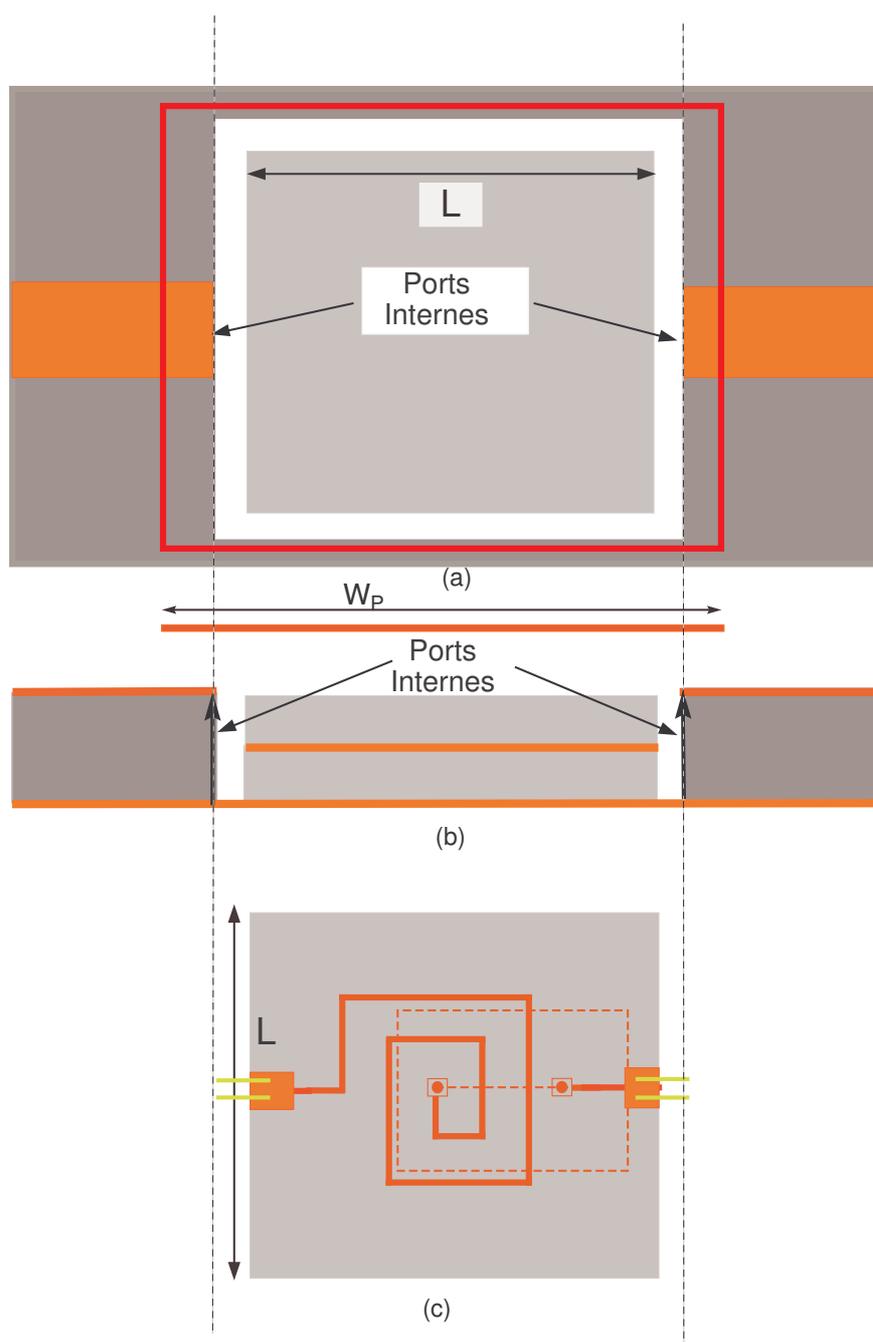


FIG. 3.6.3 – Deuxième approche - (a) Partie passive distribuée en vue de dessus - (b) Vue en coupe - (c) Élément localisé (Bondings inclus)

La partie passive distribuée est constituée de la structure totale sans l'inductance et les bondings. Il faut noter que les pastilles et lignes d'accès sur le bloc d'AsGa sont conservés dans la partie passive distribuée.

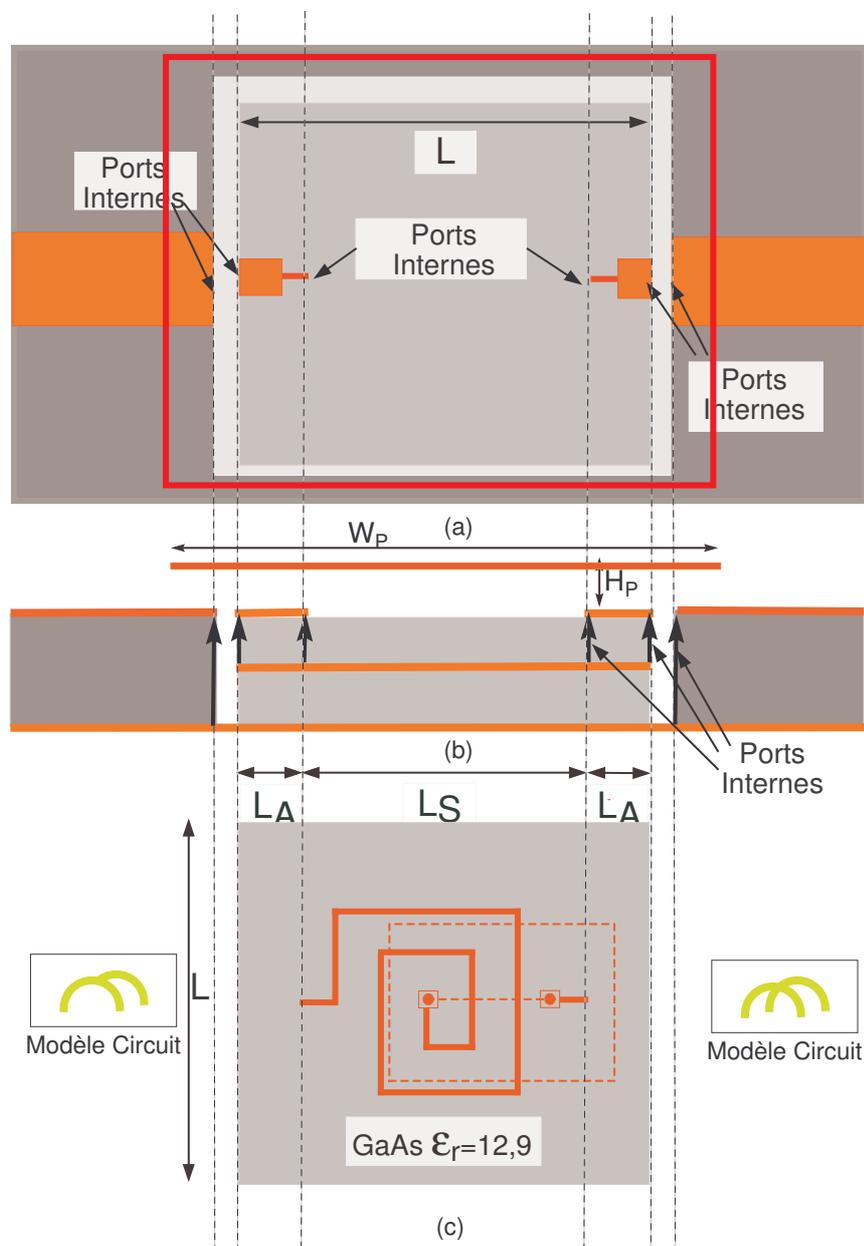


FIG. 3.6.4 – Troisième approche - (a) Partie passive distribuée en vue de dessus - (b) Vue en coupe - (c) Éléments localisés (Modèle EM de l'inductance spirale, Modèles circuit des bondings)

3.6.2.4 Quatrième approche - Les bondings en uniques éléments localisés

Pour la dernière approche, les seuls éléments localisés sont les bondings et leurs modèles circuit sont utilisés. L'inductance spirale est modélisée de façon EM dans la

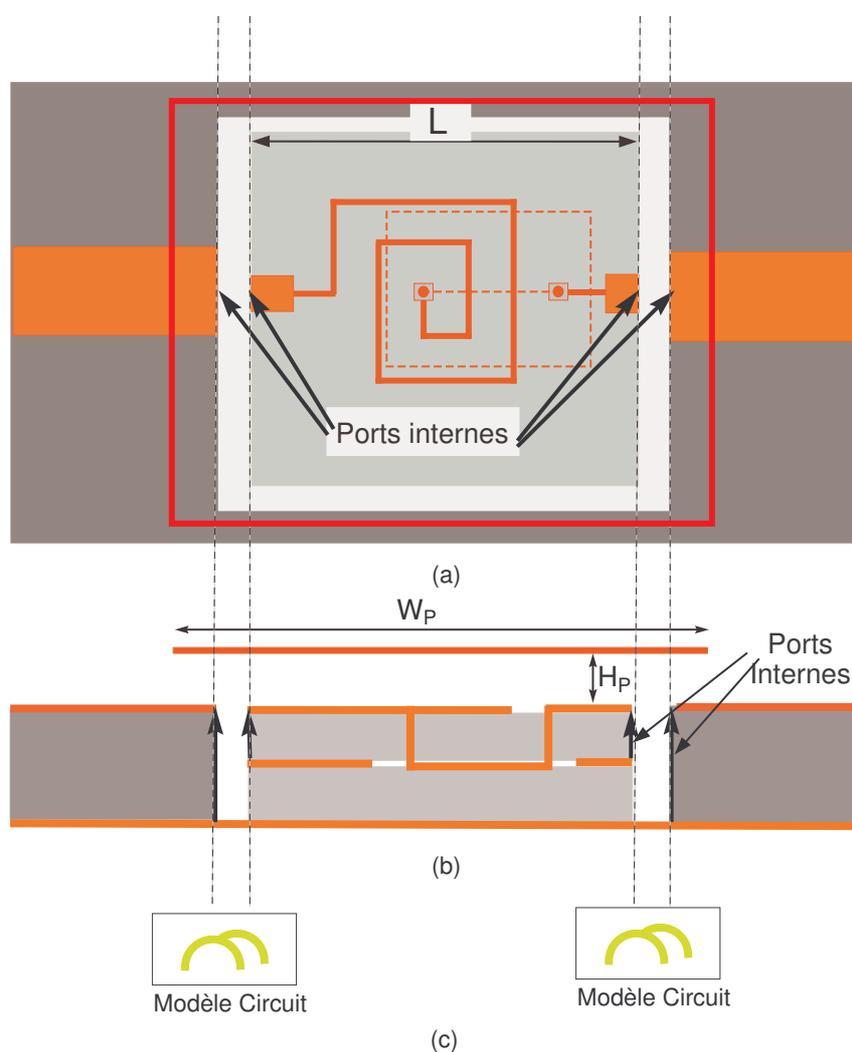


FIG. 3.6.5 – Quatrième approche - (a) Partie passive distribuée en vue de dessus - (b) en vue en coupe - (c) Eléments localisés (Modèles circuit des bondings)

partie passive distribuée. Cette approche a pour but de déterminer l'influence précise de l'utilisation des modèles circuits des bondings ainsi que l'interaction EM entre ceux-ci et l'environnement.

3.6.3 Résultats

Dans les résultats présentés ci-après, sont comparées les analyses successives de la structure avec les différentes approches. Pour chaque approche, les analyses EM seules avec et sans capot sont comparées avec les analyses en compression avec et sans capot.

Auparavant, une étude paramétrique sur la hauteur du capot permet de choisir une hauteur de capot intéressante pour l'analyse ultérieure des approches de compression. On choisit de placer le capot à une hauteur où le couplage EM avec la structure est assez fort. Le capot est donc placé à une hauteur $H_P = 100 \mu m$. Cette hauteur est mesurée entre la métallisation sur PCB ou AsGa et le capot. La hauteur maximale des bondings par rapport aux métallisations est $H_B = 82,5 \mu m$, il y a donc un écart de $12,5 \mu m$ entre les fils métalliques et le capot. Le capot est de forme carrée et de côté $W_P = 3 mm$. Il recouvre donc entièrement le bloc d'AsGa, les bondings en entrée et sortie ainsi qu'une partie des lignes d'accès sur PCB.

3.6.3.1 Première approche - Les bondings dans la partie passive distribuée

Les résultats de la première approche sont présentés sur la figure 3.6.6. Un très bon accord est observé entre les résultats de la compression et de l'analyse EM, autant avec que sans capot. Le fait que les bondings soient représentés dans la partie passive distribuée permet de prendre en compte l'éventuelle interaction EM entre la structure de report, les éléments d'interconnexion et le capot. L'influence du capot sur le comportement de la structure est donc parfaitement prise en compte grâce à cette approche de compression.

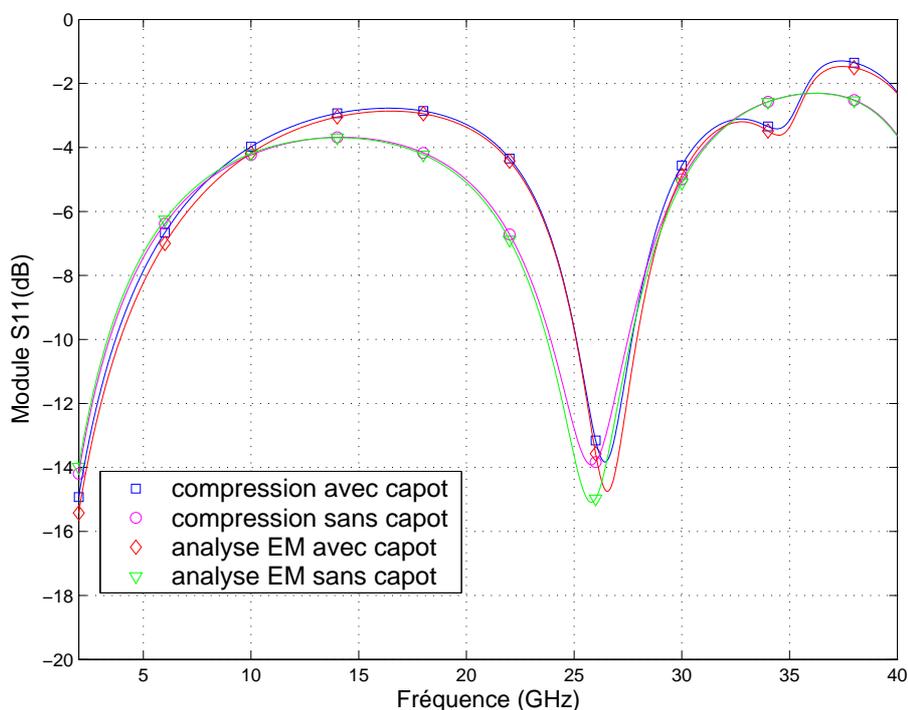


FIG. 3.6.6 – Comparaison de l'analyse EM et compression (première approche) de l'inductance spirale reportée sur PCB et interconnectée par des bondings surmontés d'un capot

3.6.3.2 Deuxième approche - Les bondings dans l'élément localisé

Les résultats de la deuxième approche, présentés sur la figure 3.6.7, confirment qu'il y a toujours un bon accord entre la compression et l'analyse EM pour les cas sans capot. Quand aucun couplage EM n'est mis en jeu, le traitement est équivalent entre les deux approches (éléments d'interconnexion en élément localisé ou dans la partie passive distribuée).

Cependant pour le cas avec capot, seule l'analyse EM interprète correctement l'interaction EM entre la structure, les éléments d'interconnexion et le capot. Dans ce cas l'hypothèse d'élément localisé intrinsèquement indépendant de l'environnement n'est plus vérifiée.

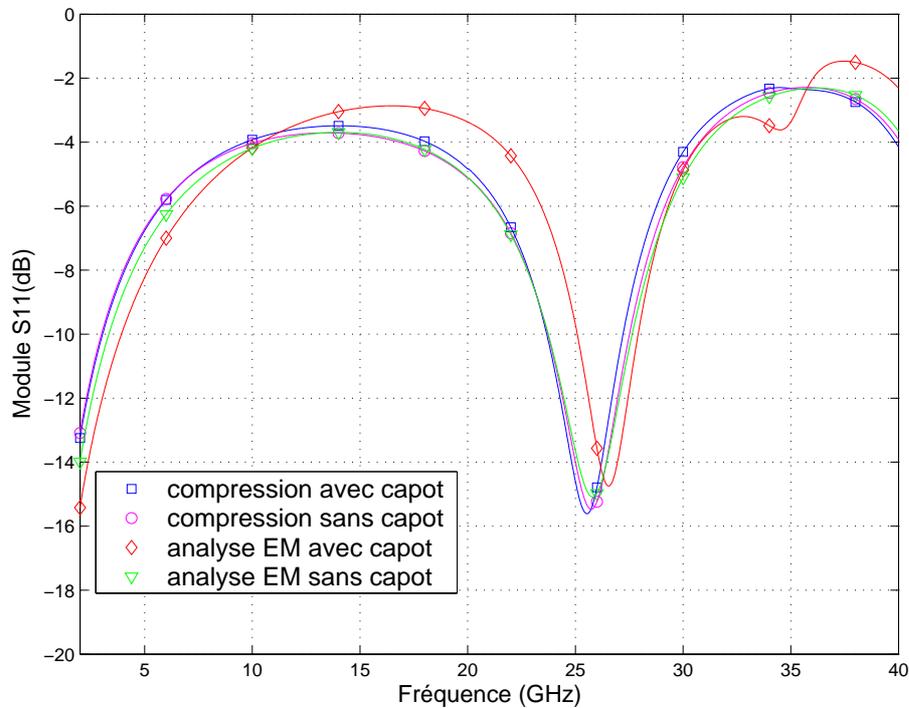


FIG. 3.6.7 – Comparaison de l'analyse EM et compression (deuxième approche) de l'inductance spirale reportée sur PCB et interconnectée par des bondings surmontée d'un capot

Il n'y a pas de différence en terme de temps de simulation entre la première et seconde approche car les bondings sont modélisés de façon EM dans les deux approches.

En conclusion, il apparaît donc indispensable de représenter les éléments dépendants de l'environnement qui sont modélisables d'un point de vue EM dans la partie passive distribuée. L'élément localisé utilisé dans cette approche ne peut pas être modélisé indépendamment de l'environnement car il existe un couplage EM entre le capot et cet élément. Il s'agit donc de déterminer quels sont les parties de cet élément qui ne peuvent pas être modélisées indépendamment de l'environnement.

3.6.3.3 Troisième approche - Les bondings en éléments localisés séparés du composant reporté

La figure 3.6.8 montre que pour le cas sans capot, les résultats en compression sont relativement bien corrélés avec les résultats de l'analyse EM seule. Pour le cas avec capot, les courbes sont aussi relativement bien corrélées. Un accord inférieur à celui observée avec la première approche est constaté, dans le cas sans capot ainsi que dans le cas avec capot. Il est possible de conclure qu'il n'y a pas d'interactions EM entre les bondings et le capot. Il n'y a donc que peu ou pas de couplage entre les fils métalliques et le capot métallique.

Les seuls éléments susceptibles d'induire un couplage sont les pastilles de report des bondings, il est donc préférable de les inclure dans la partie passive distribuée.

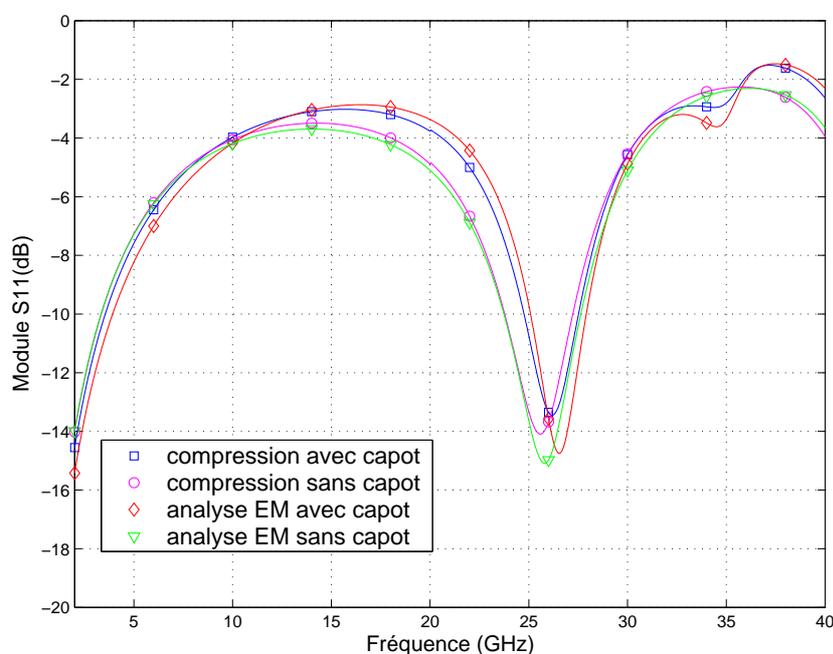


FIG. 3.6.8 – Comparaison de l'analyse EM et compression (troisième approche) de l'inductance spirale reportée sur PCB et interconnectée par des bondings surmontée d'un capot

Les seules différences observées entre la première et troisième approche sont dues aux différences des modèles de bonding utilisés. En effet, les modèles circuit des bondings ne prennent pas en compte tous les paramètres des bondings. L'inductance équivalente et la mutuelle inductance entre les fils sont calculées grâce à l'équation d'inductance de Neumann. Mais les couplages capacitifs entre les fils et entre les fils et le plan de masse sont négligés ; la résistance de rayonnement des fils n'est pas incluse dans le modèle. Cette imprécision du modèle circuit est constatée sur la figure 3.6.10. Cette figure présente les résultats de simulation avec le logiciel circuit ADS et le simulateur EM HFSS d'une interconnexion par bondings avec un ou deux fils en

parallèle. Les configurations et géométries, décrites sur la figure 3.6.9, sont rigoureusement identiques entre la simulation circuit et EM. Cependant, il existe une différence faible pour le modèle un fil et relativement importante pour le modèle deux fils.

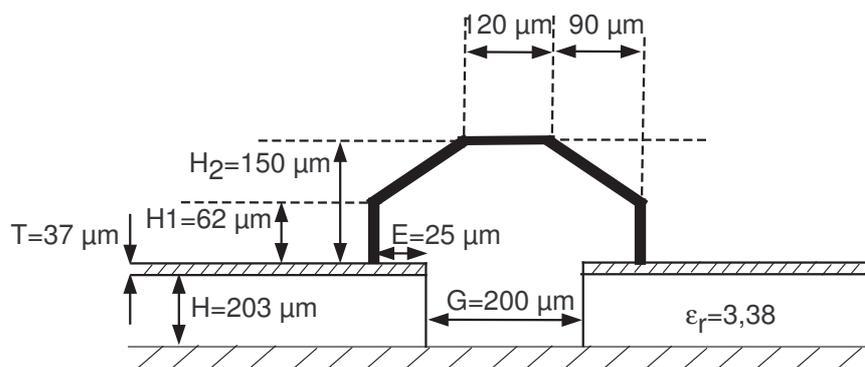


FIG. 3.6.9 – Configuration de l'interconnexion par bonding.

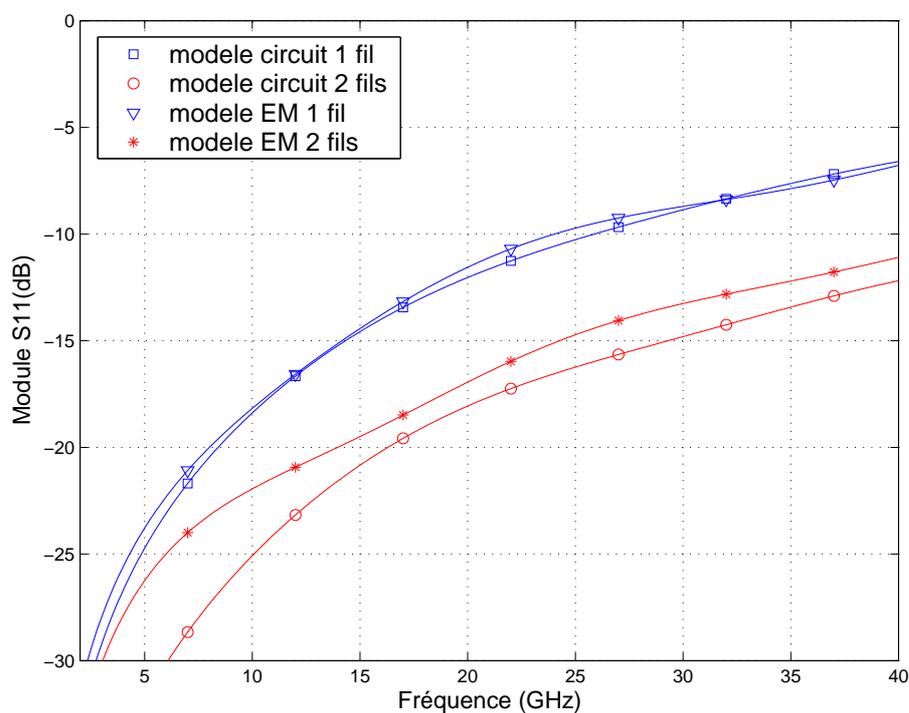


FIG. 3.6.10 – Comparaison des modèles circuit et EM d'interconnexions par bondings

En ce qui concerne les temps de simulation de la troisième approche de compression, le fait d'ajouter 4 ports internes est beaucoup plus pénalisant que l'intégration

des bondings dans la simulation EM. La comparaison des simulations des deux parties passives distribuées entre la première et troisième approche donne un temps de simulation environ 25% plus long pour la troisième approche. Le calcul induit par les 4 ports internes supplémentaires alourdit le temps de simulation de la partie distribuée.

L'utilisation de ports internes supplémentaires dans la troisième approche impose également de procéder à des calibrages supplémentaires. L'ajout de ports internes pour utiliser les modèles circuit des bondings complexifie la méthode de compression.

Remarque Il est nécessaire d'effectuer un calibrage précis des structures en respectant exactement les configurations géométriques. Les ports internes sont placés dans la deuxième et troisième approche à l'interface entre les substrats et l'air. La même configuration doit être respectée pour les lignes de test car le débordement des lignes de champ est différent suivant la finitude du plan de masse et du substrat.

3.6.3.4 Quatrième approche - Les bondings en uniques éléments localisés

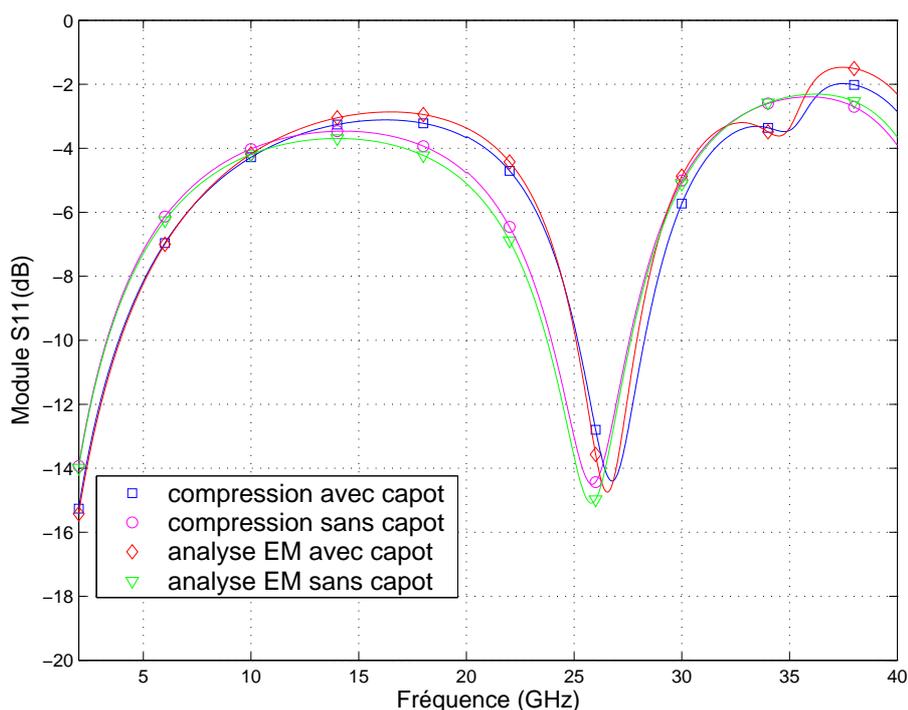


FIG. 3.6.11 – Comparaison de l'analyse EM et compression (quatrième approche) de l'inductance spirale reportée sur PCB et interconnectée par des bondings surmontée d'un capot.

Les résultats de la dernière approche, présentés sur figure 3.6.11, confirment les observations de la troisième approche. Il n'y a pas de couplage EM entre le capot et les bondings. Donc les bondings peuvent être traités comme éléments localisés ou être

intégrés dans la partie passive distribuée, car ils peuvent être modélisés indépendamment de l'environnement. Cette étude complémentaire confirme que les pastilles de report des bondings doivent être intégrées dans la partie passive distribuée.

On observe cependant un écart entre la simulation EM seule et les approches utilisant des modèles circuit des bondings. Cette différence est due là encore à l'écart des modèles de bondings circuit et EM observés sur la figure 3.6.10.

3.6.4 Conclusion

Les première et troisième approches de compression sont quasi équivalentes, en terme de résultats. Elles génèrent toutes les deux des résultats corrects. Du point de vue du couplage EM, celui-ci, principalement localisé entre les pastilles et le capot dans la structure étudiée, est parfaitement pris en compte dans ces deux approches.

Cependant, l'utilisation des modèles circuit pour les bondings génère une légère perte de précision. Comme précédemment évoqué, les modèles circuits des interconnexions sont souvent basés sur les résultats de simulation EM [24, 25]. Du point de vue de la précision des résultats, la simulation EM des éléments d'interconnexion ou l'utilisation de modèles basés sur des simulations EM sont recommandées.

De plus, le temps de simulation EM de la partie passive distribuée est beaucoup plus long dans la troisième approche, du fait de l'ajout de ports internes supplémentaires. Ces ports internes nécessitent souvent un ou deux calibrages supplémentaires ce qui complexifie la méthode.

Pour conclure, la première approche est finalement plus précise, moins coûteuse en temps de calcul et plus simple à mettre en oeuvre. Il est donc recommandé d'intégrer les éléments d'interconnexion dans la partie passive distribuée.

3.7 Analyse d'un amplificateur micro-onde en boîtier

Pour démontrer l'efficacité de l'approche proposée ainsi que les possibilités d'analyse non-linéaire, un exemple concret d'amplificateur en boîtier est étudié.

3.7.1 Présentation

Le circuit étudié est un amplificateur micro-onde en boîtier qui a été étudié auparavant avec les méthodes de la FDTD et FETD étendues. Ces résultats étant publiés dans [61] et [67], ils permettent d'étalonner l'approche de compression par rapport à l'état de l'art de la simulation EM globale. La figure 3.7.1 montre le schéma de l'amplificateur en boîtier basé sur un transistor MESFET. Le circuit est conçu pour être adapté à 6 GHz. Les réseaux d'adaptation en entrée et sortie sont réalisés en technologie micro-ruban.

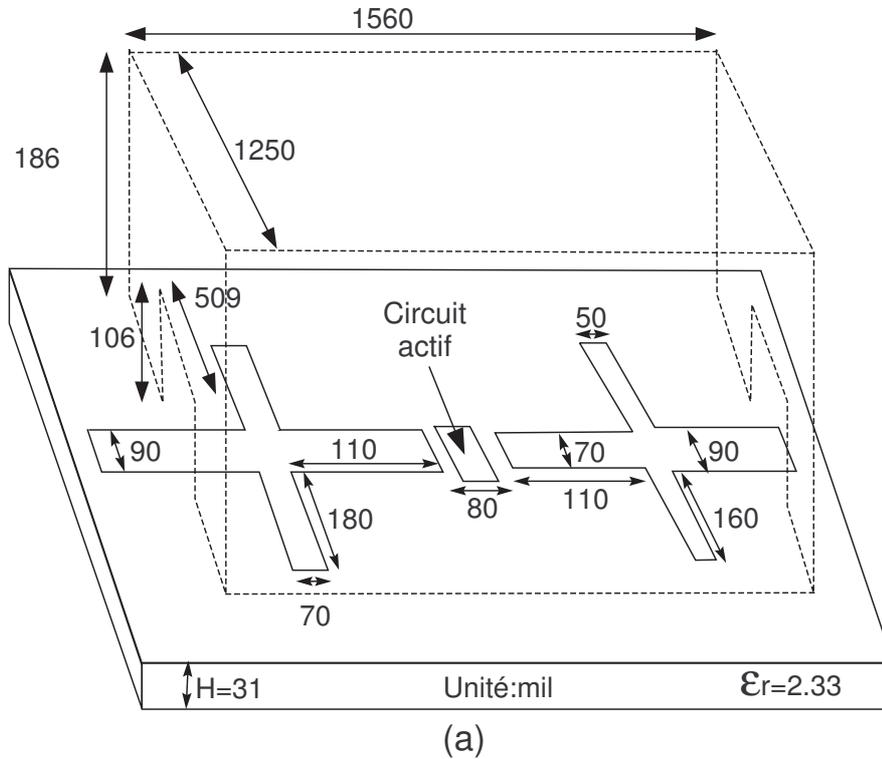


FIG. 3.7.1 – Schéma de l'amplificateur micro-onde en boîtier

3.7.2 Application de la compression

L'application de l'approche de compression est décrite sur la figure 3.7.2. La partie encadrée représente la partie passive distribuée qui est simulée de façon EM. Pour l'extraction de la matrice de compression, les ports 1 et 2 sont excités avec les ports externes traditionnels. Des ports internes sont utilisés pour les ports 3 et 4. La matrice de compression est calculée de 2 à 10 GHz. Les tensions de polarisation doivent être acheminées à travers la matrice de compression. Celle-ci doit donc être définie pour la fréquence nulle. Ceci peut être effectué de façon analytique en forçant la transmission directe du port 1 vers le port 3 et du port 2 vers le port 4 pour la fréquence $f = 0GHz$. La matrice de compression ainsi créée est connectée au modèle circuit du MESFET.

Dans la simulation circuit ainsi que dans l'approche de compression, le modèle grand signal Curtice-cubic du MESFET est utilisé. Ce modèle est présenté sur la figure 3.7.3.

Ce modèle contient deux éléments non-linéaires, la capacité grille-source C_{gs} et le courant drain-source I_{ds} . La capacité C_{gs} est gouvernée par le modèle de capacité de jonction PN défini dans l'équation 3.7.1 ci-dessous :

$$C_{gs}(V_g) = \frac{C_{GS0}}{1 - \sqrt{V_g/V_{bi}}} \quad (3.7.1)$$

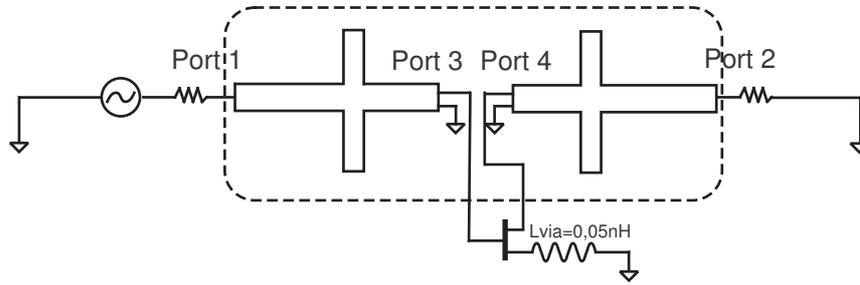


FIG. 3.7.2 – Application de la compression sur l'amplificateur micro-onde

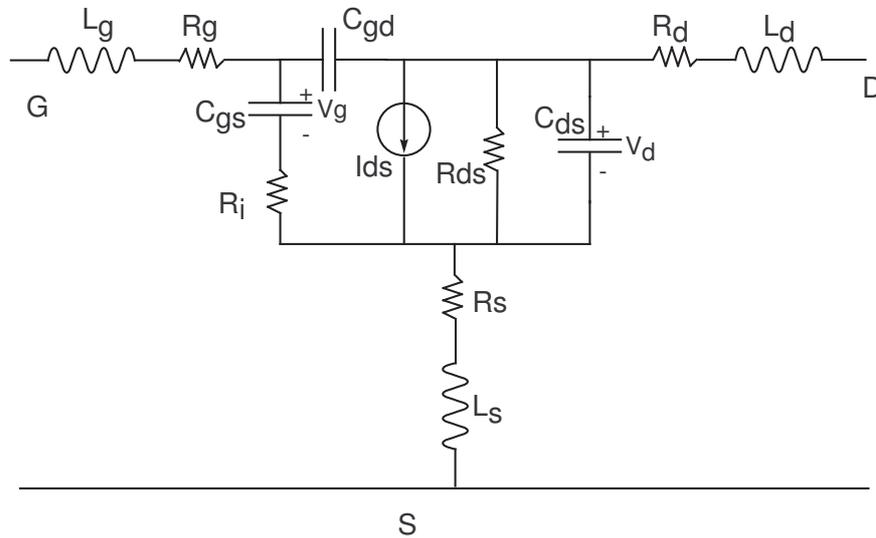


FIG. 3.7.3 – Modèle circuit grand signal du MESFET utilisé - $R_g = 0,5\Omega$, $R_d = 0,5\Omega$, $R_s = 0,7\Omega$, $R_i = 1\Omega$, $L_g = 0,05nH$, $L_d = 0,05nH$, $L_s = 0,05nH$, $C_{ds} = 0,2pF$, $C_{gs} = 0,6pF$

Le courant I_{ds} est défini dans l'équation suivante :

$$I_{ds}(V_g, V_d) = (A_0 + A_1 V_{gs} + A_2 V_{gs}^2 + A_3 V_{gs}^3) \tanh(\alpha V_d) \quad (3.7.2)$$

Les paramètres du modèle sont énumérés dans le tableau 3.1. Les conditions de polarisation sont $V_{GS} = -0,81V$ et $V_{DS} = 6,4V$.

Remarque Il est important de noter que sur la figure 3.7.2, la connexion de la source du transistor à la masse par des vias est modélisée par une inductance L_{via} . Cette inductance est conservée dans la simulation à l'aide de la compression pour des raisons d'homogénéité avec les résultats publiés dans [61]. La méthode utilisée dans

C_{gs0}	V_{bi}	A_0	A_1	A_2	A_3	α
$3pF$	$0,7V$	$0,5304$	$0,2595$	$-0,0542$	$-0,0305$	1

TAB. 3.1 – Paramètres non-linéaires du modèle circuit

[61] ne permet pas de tenir compte de cet effet contrairement à notre approche de compression. Dans notre approche, il est possible de représenter la géométrie de mise à la masse de la source par des vias dans la partie passive distribuée. Pour cela, il est nécessaire de définir des ports internes différentiels, qui ont une référence de masse locale. Cependant la géométrie exacte des vias est inconnue. Plusieurs simulations avec différentes configurations de vias réalistes ont été effectuées avec la méthode de compression. Les résultats ont démontré l'influence importante de ce paramètre sur le comportement de l'amplificateur. Ceci prouve d'emblée la plus grande modularité et les meilleures capacités de l'approche proposée par rapport à la FDTD étendue.

3.7.3 Résultats

3.7.3.1 Analyse petit signal sans boîtier

Premièrement une analyse petit signal de l'amplificateur micro-onde sans boîtier est effectuée avec l'approche de compression. Dans un but de comparaison, une analyse circuit de l'amplificateur (avec les lignes micro-ruban et stubs) est réalisée grâce au simulateur circuit ADS. Comme dans la première simulation à l'aide de la compression, le boîtier n'est évidemment pas pris en compte dans la simulation circuit, qui ne peut pas interpréter de tels phénomènes. Le même modèle circuit du MESFET avec les mêmes paramètres et tensions de polarisation, est utilisé dans la simulation circuit, dans l'approche de compression ainsi que dans [61] et dans [67].

La figure 3.7.4 montre les résultats obtenus avec l'approche de compression, l'analyse circuit et la FETD étendue. Selon les auteurs de la communication la plus récente, la FETD donne de meilleurs résultats que la FDTD grâce à la plus grande flexibilité du maillage tétraédrique. L'approche de compression et l'analyse circuit sont en très bon accord. La comparaison entre nos résultats et ceux obtenus avec le FETD étendue est en assez bon accord. Il est important de mentionner qu'il existe une différence du même ordre entre la simulation circuit et l'approche de compression qu'entre la simulation circuit et la FDTD étendue, réalisées dans [61] (non reportée ici).

3.7.3.2 Analyse petit signal avec boîtier

Une boîte métallique est ensuite ajoutée au-dessus du circuit. Deux trous rectangulaires sont percés dans cette boîte au-dessus des lignes d'accès en micro-ruban pour permettre d'alimenter correctement la structure. La boîte métallique est comprise dans la partie passive distribuée et son influence est prise en compte dans la matrice de compression. La figure 3.7.5 montre la comparaison entre les structures avec et sans boîtier analysées avec la méthode de compression. Le comportement du circuit

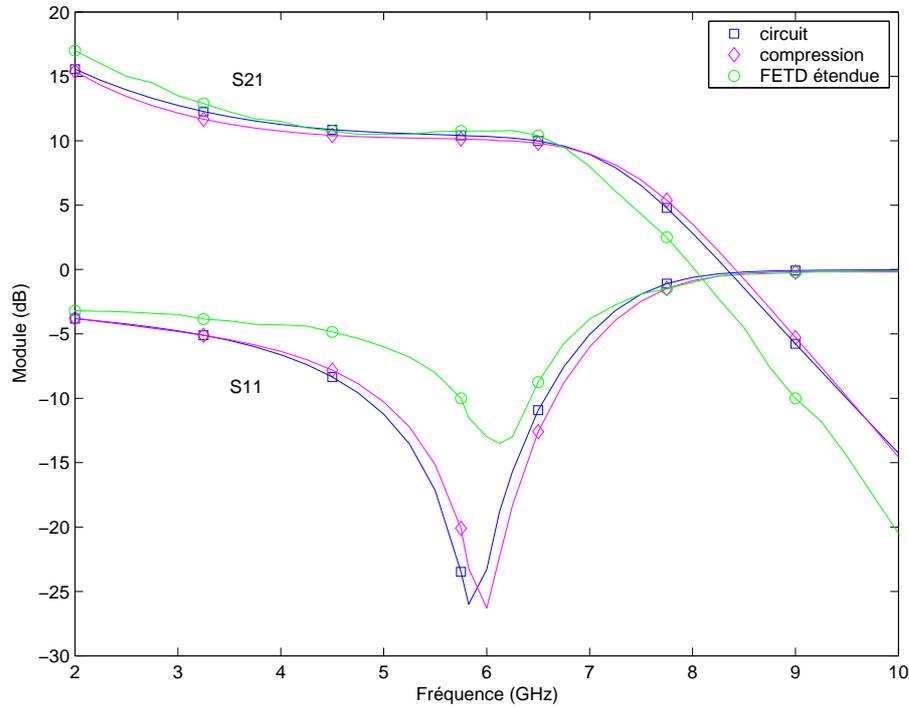


FIG. 3.7.4 – Analyse petit signal de l'amplificateur micro-ondes sans boîtier

est perturbé pour deux fréquences ($5,7\text{GHz}$ et $9,7\text{GHz}$). Celles-ci correspondent aux fréquences de résonance de la boîte métallique. Les mêmes fréquences de résonances sont trouvées dans [61] ; ceci est aussi vérifié avec la simulation EM d'une simple ligne micro-ruban surmontée du même boîtier. Les résultats obtenus avec la méthode de compression confirment les avantages de cette approche sur une simple simulation circuit, ainsi que sur la segmentation, approches qui ne permettent pas d'interpréter de tels phénomènes.

3.7.3.3 Analyse non-linéaire

Finalement, une analyse est effectuée dans le but d'évaluer les phénomènes non-linéaires. La puissance délivrée à la charge en sortie est calculée grâce à l'outil d'équilibrage harmonique. La Figure 3.7.6 montre les variations des puissances du fondamental (6GHz) ainsi que du troisième harmonique (le second harmonique n'est pas reporté ici pour des raisons de clarté). La simulation circuit et l'approche de compression proposée sont en très bon accord. La comparaison avec la méthode de la FDTD étendue [61] montre un bon accord pour la puissance du fondamental et de très légères différences pour le niveau du troisième harmonique.

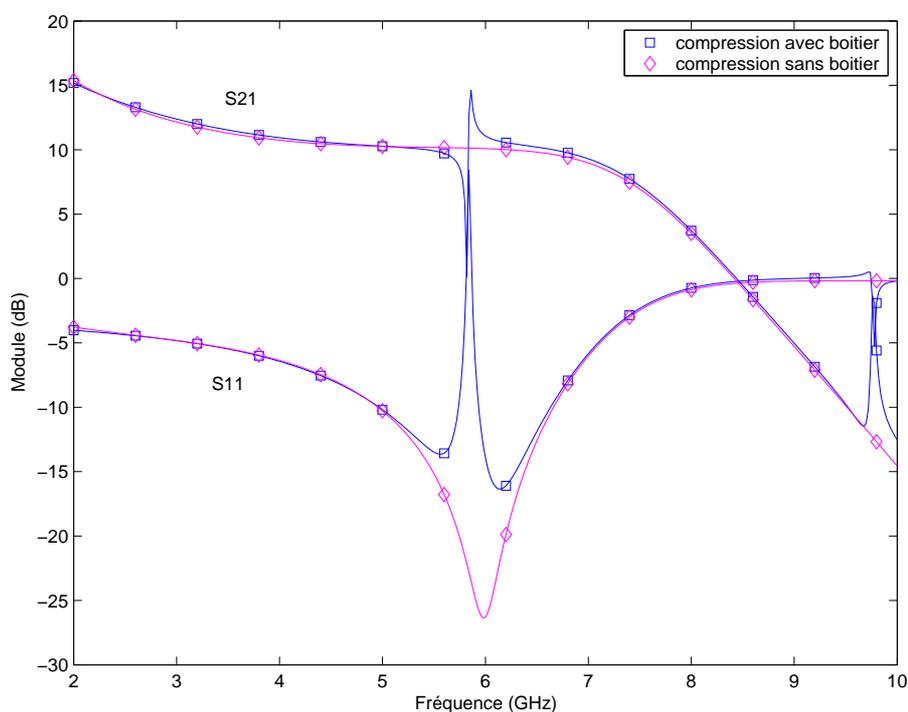


FIG. 3.7.5 – Analyse petit signal de l'amplificateur micro-onde en boîtier

3.7.4 Conclusion

Dans cette dernière partie, l'approche de compression a été utilisée pour étudier les effets de mise en boîtier d'un transistor MESFET. L'environnement EM est correctement pris en compte par l'approche de compression. Il a été montré que cette approche est adaptée à l'étude des circuits actifs en boîtier, qui plus est non-linéaires. Les résultats obtenus apparaissent au moins aussi précis que ceux obtenus avec les méthodes temporelles étendues développées par les auteurs des publications de référence bien que l'implémentation de notre approche soit beaucoup plus simple.

3.8 Conclusion

Dans ce chapitre, une méthodologie basée sur l'approche de compression a été proposée. Celle-ci combine deux logiciels commerciaux interfacés par une procédure de calibrage numérique des ports internes. Cette méthodologie est décrite dans l'organigramme présenté sur la figure 3.8.1.

La procédure de calibrage a été validée sur une structure embryonnaire de boîtier. Puis grâce à la même structure, les limitations et possibilités de l'approche de compression ont été définies. Celles-ci reposent sur l'indépendance intrinsèque de l'élément localisé par rapport à son environnement. Puis l'étude du traitement des éléments d'interconnexion dans la méthodologie de compression a permis de conclure quant à

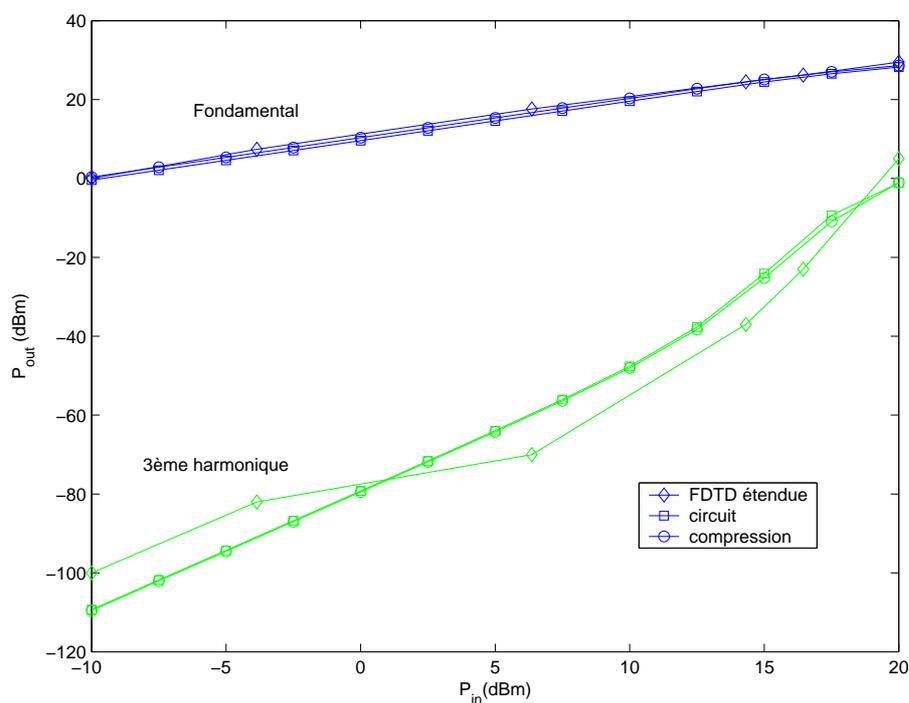


FIG. 3.7.6 – Analyse non linéaire de l'amplificateur micro-ondes en boîtier

la nécessité de les représenter dans la partie passive distribuée. Finalement, l'analyse d'une structure canonique de mise en boîtier a prouvé la validité de la méthodologie proposée pour l'étude des effets de mise en boîtier ainsi que pour des analyses non-linéaires. Notre méthodologie de compression est au moins aussi performante que les méthodes de simulation EM globale de l'état de l'art, qui sont en outre plus complexes à mettre en oeuvre et moins modulables.

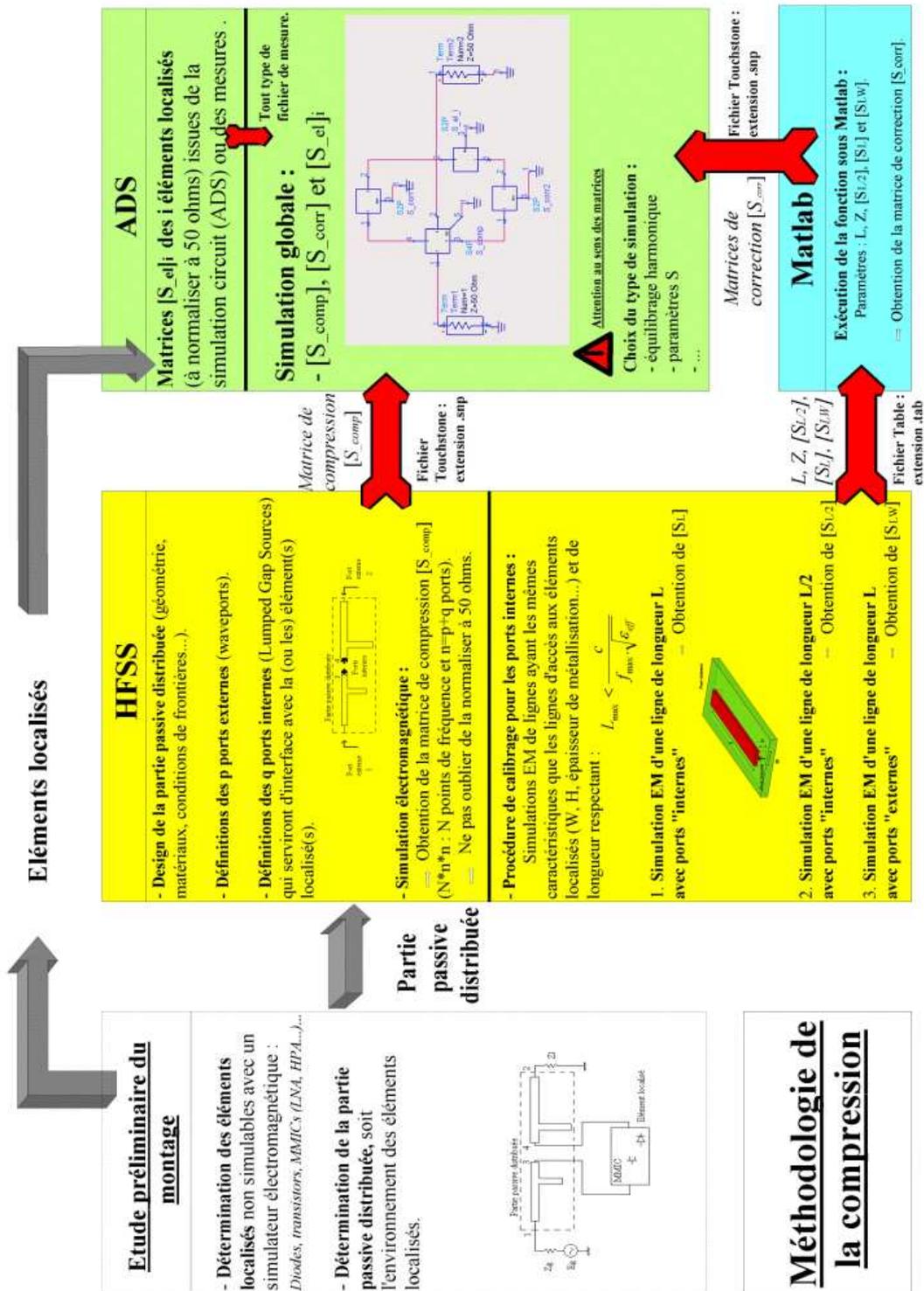


FIG. 3.8.1 – Organigramme de l'approche de compression

Quatrième partie

Validation de la méthodologie de
compression grâce à la simulation
de boîtiers intégrant un ou
plusieurs LNAs

Chapitre 4

Validation de la méthodologie de compression grâce à la simulation de boîtiers intégrant un ou plusieurs LNAs

4.1 Introduction

L'outil de simulation proposé a été validé sur des structures simples. Ces structures canoniques sont embryonnaires de boîtiers réels. Dans ce chapitre, des boîtiers intégrant une ou plusieurs puces MMIC sont simulés grâce à la méthodologie de compression proposée. Les résultats sont ensuite comparés aux mesures de ces structures dans un but de validation de l'outil de simulation.

Par la suite, les résultats des mesures et des simulations effectuées grâce à la compression sont comparés aux résultats d'une simulation traditionnelle : la segmentation. Ceci permet de juger de l'intérêt de la méthodologie de compression proposée lorsque les puces sont mises en boîtier de façon standard.

Une modulation expérimentale de l'environnement EM des puces est ensuite effectuée dans le but d'observer le comportement de la méthode lorsque les puces sont placées dans un environnement EM contraignant. Les résultats de mesure ainsi que des deux méthodologies de simulation sont comparés dans le but de confirmer si la compression est avantageuse par rapport à la segmentation. La comparaison des résultats issus de la simulation et de l'expérimentation permet d'évaluer si la méthode de compression est capable de prendre en compte tous les effets de la mise en boîtier.

4.2 Structures de test - Configurations des simulations

Dans l'optique de valider la méthodologie de simulation EM globale proposée, deux structures de boîtier intégrant des puces d'amplification faible bruit (low noise amplif- fier : LNA) sont étudiées. Celles-ci sont deux boîtiers simplifiés destinés à l'étude expérimentale de l'influence du boîtier, dénommés boîtier simple LNA et boîtier double LNA. Ces boîtiers sont identiques et contiennent respectivement un et deux LNAs en série.

4.2.1 Description des structures de test

Ces structures sont des boîtiers simplifiés dont l'objet est de se prêter à des tests de variation de hauteur de boîtier. La puce est directement collée sur la plate-forme et protégée par un boîtier également collé sur la plate-forme. Le schéma du montage est présenté sur la figure 4.2.1 pour le module simple LNA et sur la figure 4.2.2 pour le module double LNA.

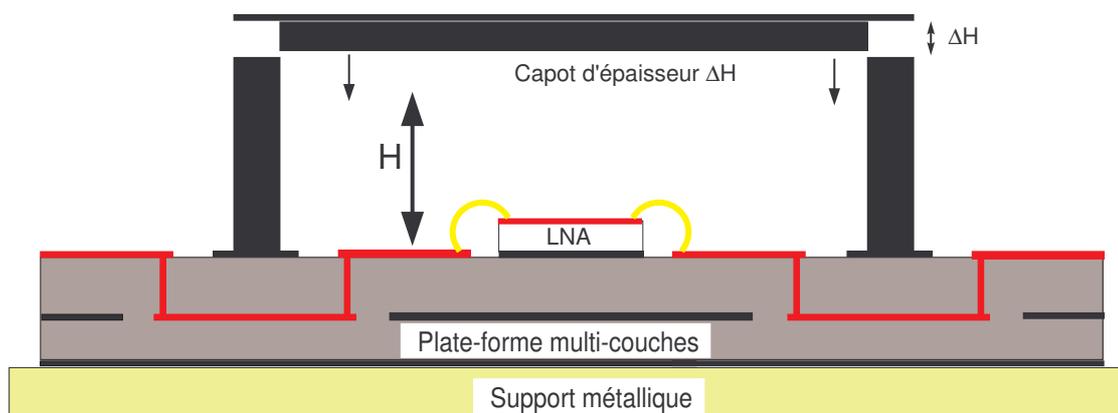


FIG. 4.2.1 – Schéma du boîtier simple LNA (avec capot à hauteur variable)

La plate-forme La plate-forme est un circuit imprimé (CI) multi-couches. La plate-forme doit acheminer les signaux RF ainsi que l'alimentation DC jusqu'à la puce. Dans le cas étudié, il n'y a pas de report car le boîtier est seulement composé d'un cadre et d'un capot. Le cadre est collé sur la plate-forme. C'est pour cette raison que les lignes de transmission RF et DC transitent en technologie triplaque dans la plate-forme à la verticale du cadre comme indiqué sur la figure 4.2.1.

La puce, ainsi que ses capacités de découplage, sont collées sur le plan de masse supérieur de la plate-forme grâce à de la colle conductrice.

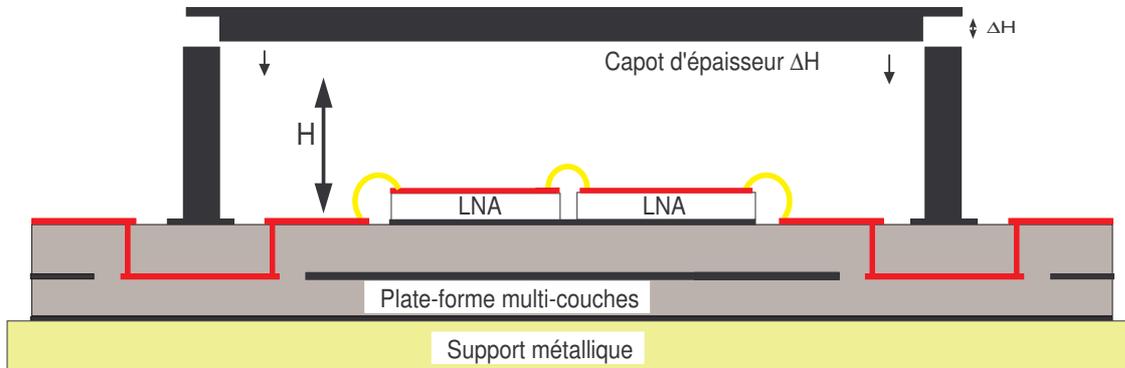


FIG. 4.2.2 – Schéma du boîtier double LNA (avec capot à hauteur variable)

Le boîtier Le boîtier est constitué d'un cadre métallique et de différents capots qui viennent se fixer sur celui-ci. Les différents capots se fixent sur le cadre par vissage. Ceux-ci, comme l'indique la figure 4.2.1, possèdent des épaisseurs ΔH différentes. Ce principe permet donc de faire varier la hauteur du boîtier au-dessus de la puce en effectuant autant de mesures qu'il existe de capots différents.

La hauteur maximale par rapport au plan de masse de la plate-forme est la hauteur standard $H_{max} = 2,5\text{ mm}$. La hauteur minimale H_{min} est imposée par les dimensions des capacités de découplage et des bondings. Les dimensions des capacités de découplage varient en fonction du besoin de découplage des puces MMIC. La dimension maximale des capacités utilisées de façon standard est de $0,5\text{ mm}$. La hauteur minimale technologique est donc $0,6\text{ mm}$, étant donné la hauteur des fils d'interconnexions.

La configuration de ce module permet cependant de diminuer cette hauteur jusqu'à la valeur de $0,3\text{ mm}$ au-dessus de la métallisation supérieure de la plate-forme puisque la hauteur maximale des capacités de découplage utilisées dans le cas présent est de $200\ \mu\text{m}$.

L'épaisseur de la puce est de $0,1\text{ mm}$ et celle de la colle est évaluée à $50\ \mu\text{m}$. La hauteur du capot par rapport à la puce varie de $0,15\text{ mm}$ jusqu'à $2,35\text{ mm}$ à cause de l'épaisseur de la colle et de la puce. Les différentes valeurs sont indiquées dans le tableau 4.1. Les hauteurs par rapport au plan de masse de la plate-forme et par rapport à la puce y sont répertoriées.

La configuration de cette expérience permettra aussi d'évaluer le cas sans capot, c'est-à-dire celui où la puce reportée sur la plate-forme est entourée du cadre métallique seul.

Le LNA large bande Les puces intégrées dans ce boîtier sont des puces faible bruit (LNA). Ces LNAs utilisent la technologie PH25 de UMS. Le LNA utilisé fonctionne sur une large bande de fréquence [2-18 GHz] et est constitué de 4 étages d'amplifica-

TAB. 4.1 – Différentes hauteurs de capot

H (mm)				H_{min}				
<i>Plan de masse</i>	0.3	0.4	0.5	0.6	0.7	0.8	0.9	1.1
<i>puce</i>	0.15	0.25	0.35	0.45	0.55	0.65	0.75	0.95
H (mm)							H_{max}	
<i>Plan de masse</i>	1.3	1.5	1.7	1.9	2.1	2.3	2.5	∞
<i>puce</i>	1.15	1.35	1.55	1.75	1.95	2.15	2.35	∞

tion, utilisant des transistors pHEMT. Ses performances nominales dans sa bande de fonctionnement [2 - 18 GHz] à une température de 25 °C sont :

- Un gain typique de 13,5 dB.
- Un facteur de bruit de 4,7 dans la bande 2 – 18 GHz et 3,8 dans la bande 4 - 18 GHz.
- Un rapport d'ondes stationnaires en entrée et en sortie maximum de 2 :1.

Une photo du LNA (Low Noise Amplifier) est présentée sur la figure 4.2.3.

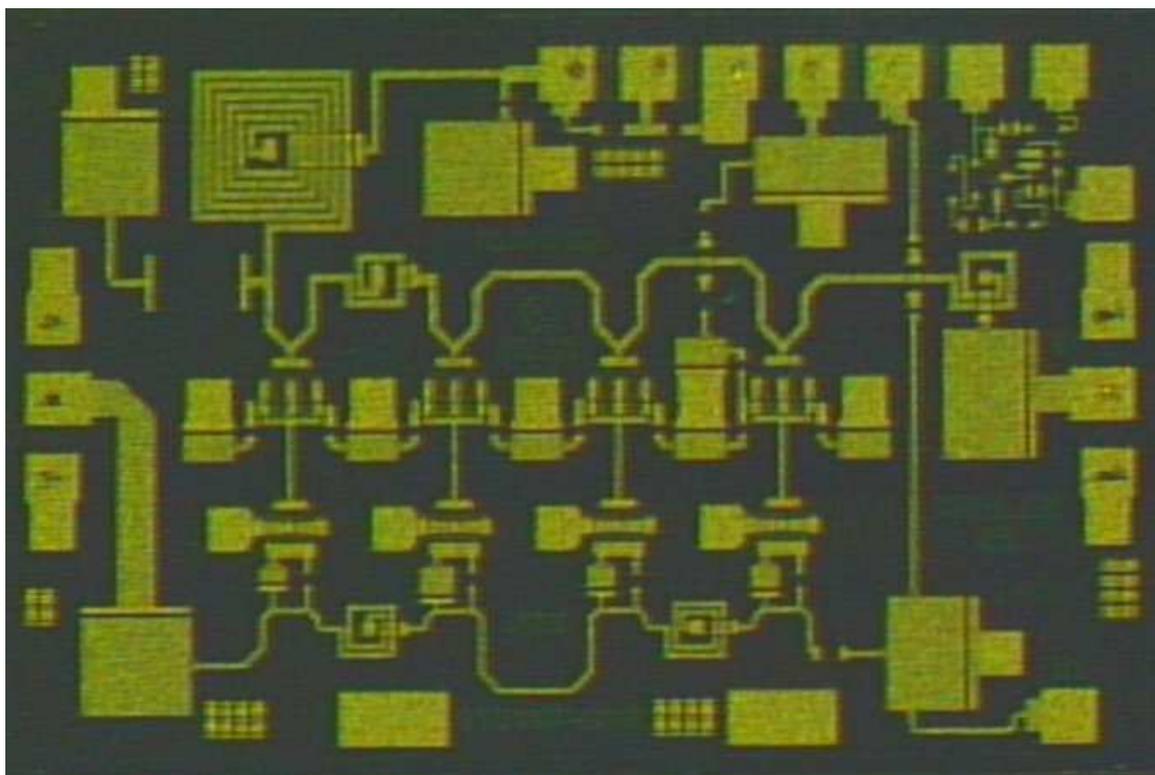


FIG. 4.2.3 – Photographie du LNA large bande

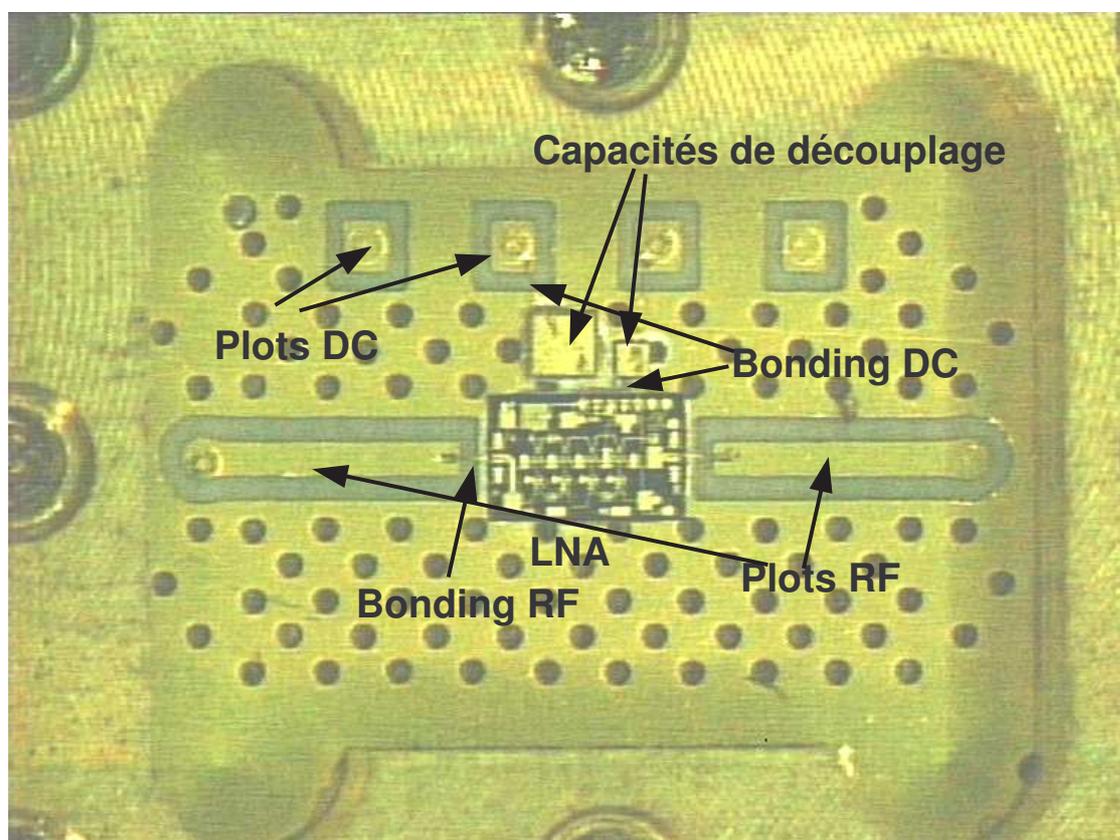


FIG. 4.2.4 – Intérieur de la cavité

Éléments d'interconnexion La puce est connectée aux lignes d'alimentation des signaux RF et DC grâce à la technologie wire-bonding. Des fils d'or de diamètre $25\mu\text{m}$ relient les accès RF et DC de la plate-forme aux accès RF et DC de la puce. En ce qui concerne les accès DC, comme énoncé dans le paragraphe précédent, les capacités de découplage introduites entre les accès DC de la plate-forme et de la puce, sont aussi reliées par des fils d'or.

Une photographie du module simple LNA est présentée sur les figures 4.2.4 et une du double LNA sur la figure 4.2.5. Les alvéoles dans le cadre sont dues à la réalisation mécanique du cadre, la cavité étant usinée par fraisage.

4.2.2 Configuration des mesures

La fréquence d'entrée varie de 2 à 20 GHz. La puissance d'entrée est de -20 dBm ce qui garantit le fonctionnement en petit signal. Le dispositif de mesure est détaillé dans l'annexe C.1. Des montures de test sont réalisées pour effectuer les mesures des deux structures différentes dont une plus ample description est donnée dans l'annexe

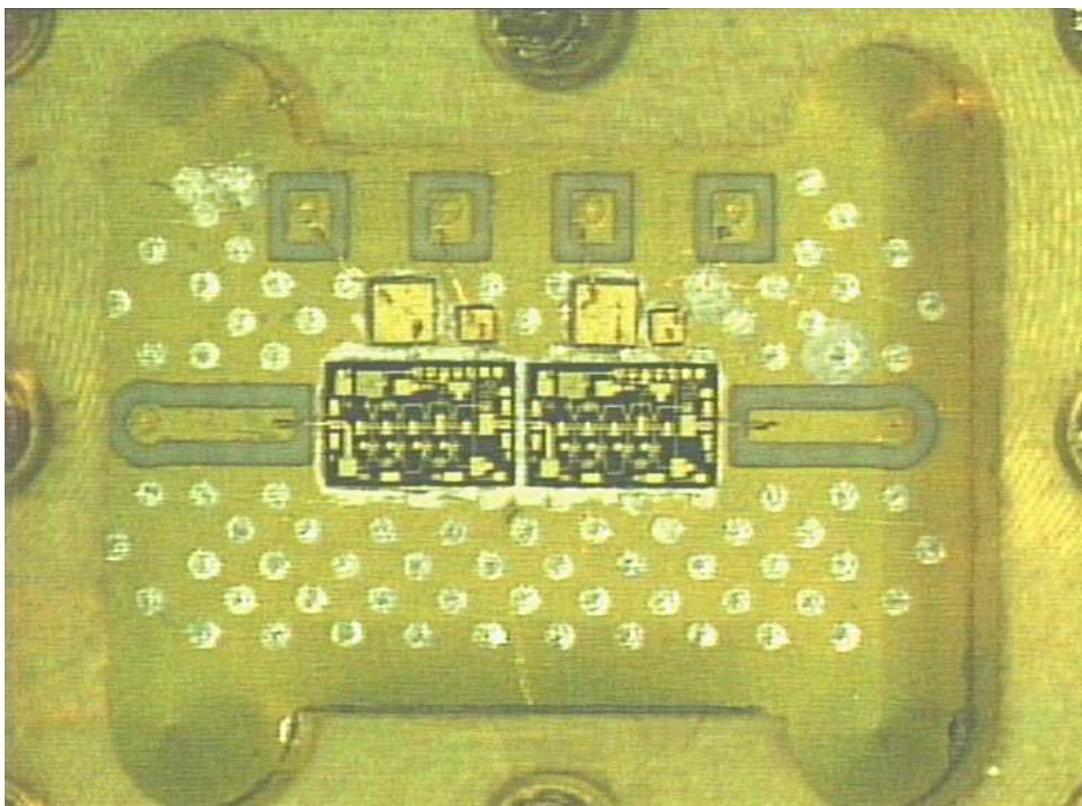


FIG. 4.2.5 – Intérieur de la cavité du module double LNA

C.1.1. Ces montures contiennent des connecteurs coaxiaux permettant la connexion avec le VNA⁽¹⁾ (analyseur de réseau vectoriel).

4.2.3 Configuration de la simulation à l'aide de la méthodologie de compression

La méthodologie de compression présentée au chapitre 3 est appliquée à ces différentes structures. Il convient de délimiter la partie passive distribuée ainsi que de choisir le modèle de l'élément localisé.

La partie passive distribuée est la structure entière sans le ou les éléments localisés. Dans les exemples étudiés, les éléments localisés sont le ou les amplificateurs faible bruit. Les résultats sont obtenus par la simulation circuit finale de la matrice de compression, associée aux matrices de correction issues du calibrage numérique, connectées au(x) modèle(s) de(s) élément(s) localisé(s).

⁽¹⁾L'analyseur de réseau utilisé est un HP8510 d'Agilent

4.2.3.1 La partie passive distribuée

La partie passive distribuée est le boîtier total, dans lequel le ou les amplificateurs faible bruit sont remplacés par un bloc de substrat équivalent. La technologie MMIC de ces LNAs utilise un substrat d'arséniure de gallium (AsGa). Le bloc de substrat équivalent est le substrat d'AsGa de mêmes dimensions que l'amplificateur MMIC.

Les pastilles RF, qui accueillent les bondings, sont la seule métallisation de la puce conservée sur le bloc de substrat équivalent. Les ports internes sont placés au niveau des pastilles auxquelles sont connectés les bondings comme indiqué sur les figures 4.2.6 et 4.2.7.

La mise en place de la méthodologie de compression est identique pour les structures contenant deux LNAs. La matrice de compression comporte deux ports supplémentaires correspondant aux deux ports internes du second LNA (figure 4.2.7).

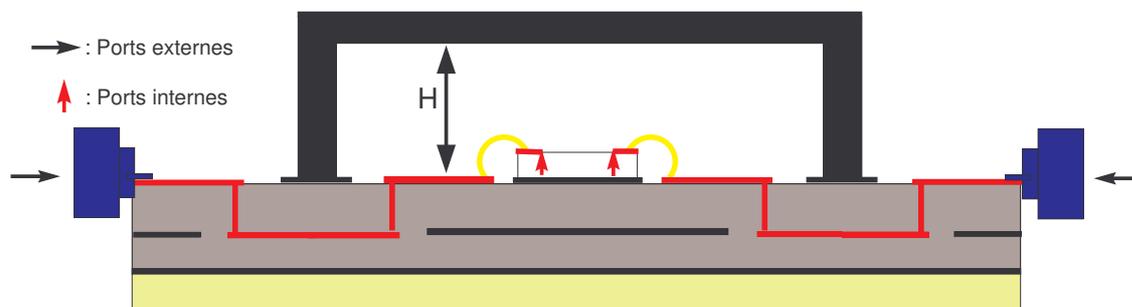


FIG. 4.2.6 – Configuration de la compression pour l'analyse du boîtier simple LNA

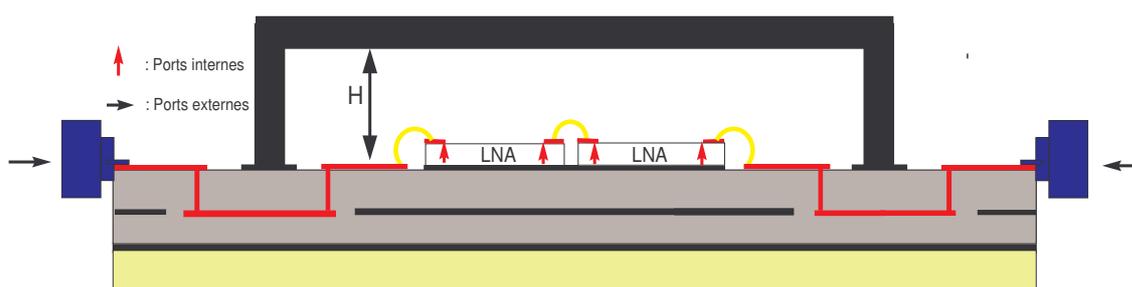


FIG. 4.2.7 – Configuration de la compression pour l'analyse du boîtier double LNA

Des simplifications de l'intérieur du boîtier sont possibles, comme démontré dans l'annexe A et [96]. Les plots DC sont réellement représentés dans la simulation EM de la partie passive distribuée. Les capacités de découplage y sont remplacées par des blocs métalliques de dimensions équivalentes. Les plots RF de la plate-forme et de la puce et les bondings RF sont également représentés dans la simulation car ils

propagent le signal RF. Les plots RF de la puce sont également requis pour supporter les ports internes. Les autres détails de l'environnement de la puce (bondings DC et accès DC de la puce) sont omis, ce qui permet un gain de temps considérable lors de la simulation EM de cette partie. Ces simplifications sont illustrées sur le figure 4.2.8.

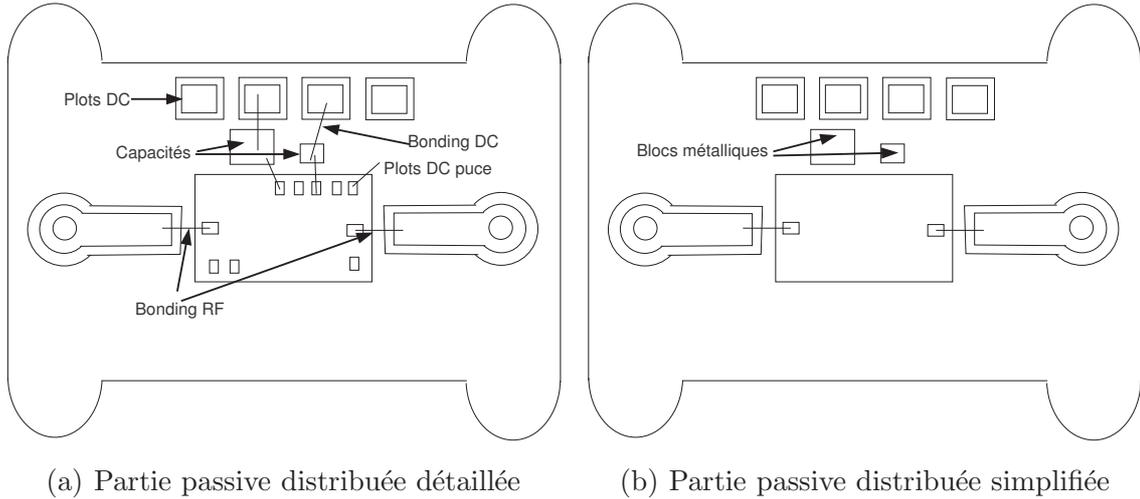


FIG. 4.2.8 – Simplification de la simulation EM de la partie passive distribuée

4.2.3.2 Les éléments localisés

Les éléments localisés sont le(s) amplificateur(s) faible bruit. Ceux-ci sont représentés dans la simulation à l'aide de la compression par leurs mesures sous pointes respectives. Les plans de référence des mesures sous pointes, effectuées avec un calibrage de type SOLT (SHORT - OPEN - LOAD -THRU), sont situés au niveau des pastilles RF. Cette position correspond à l'emplacement des ports internes dans la simulation EM de la partie distribuée. Ceci permet l'introduction aisée de ces mesures sous pointes comme modèle de l'élément localisé dans la méthodologie de compression.

4.2.4 Configuration de la simulation à l'aide de la méthode de segmentation

Dans le but de prouver l'intérêt de la méthodologie de compression dans la simulation des boîtiers, les résultats de la compression sont comparés à ceux de la méthode de segmentation. Il est rappelé que la méthode de segmentation est la méthode traditionnelle pour l'analyse de ce type de structure.

Selon cette méthodologie, les boîtiers ne sont plus simulés d'un bloc comme pour la compression. Les transitions hyperfréquences en entrée et sortie du boîtier (des connecteurs à la puce) sont simulées indépendamment de façon EM, puis cascadées avec le modèle choisi pour la puce MMIC.

Cependant, l'approche de segmentation utilisée ici est améliorée par rapport à une segmentation classique dans le but d'effectuer une comparaison impartiale avec la compression. En effet, certains avantages de la méthodologie de compression proposée sont ajoutés à la méthodologie de segmentation. De plus, le même logiciel électromagnétique est utilisé pour l'approche de compression (HFSS) ainsi que pour la simulation EM des segments. Les figures 4.2.9 et 4.2.10 présentent la mise en place de la méthodologie de segmentation.

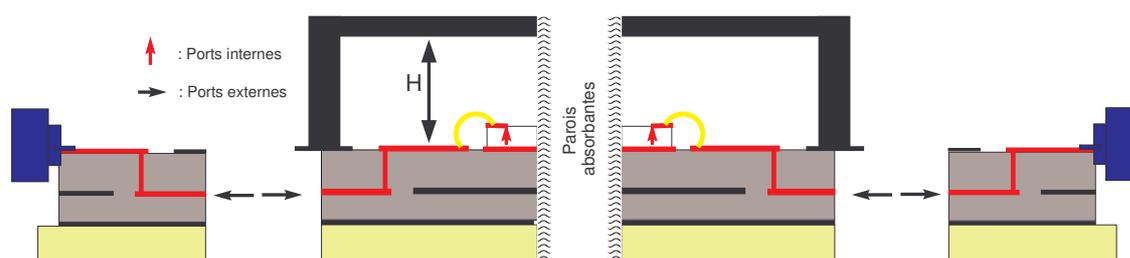


FIG. 4.2.9 – Configuration de la segmentation pour l'analyse du boîtier simple LNA

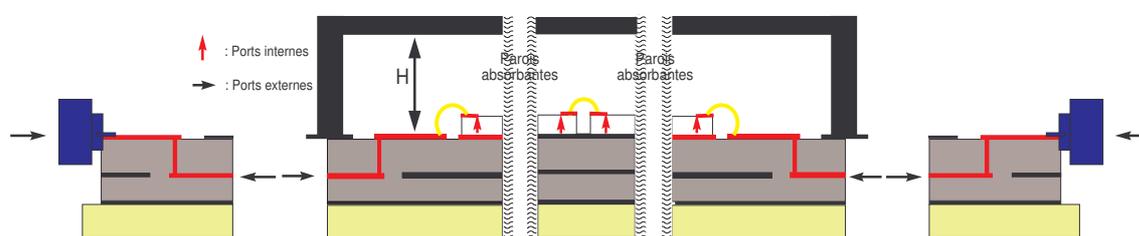


FIG. 4.2.10 – Configuration de la segmentation pour l'analyse du boîtier double LNA

Les avantages apportés à la méthode de segmentation sont les suivants :

- Les éléments d'interconnexion que sont les bondings sont simulés de façon EM dans les segments en entrée et sortie du boîtier.
- Des ports internes sont aussi utilisés dans la méthodologie de segmentation. Ceux-ci sont placés au même endroit que pour la compression et calibrés de la même façon grâce à la méthode de calibrage numérique.

Les transitions des entrée et sortie de la plate-forme jusqu'aux accès de la puce sont simulées identiquement dans les deux méthodes. Les éléments localisés sont également représentés par les mêmes mesures sous-pointes des amplificateurs faible bruit. La seule différence est en fait la décomposition de la matrice de compression en plusieurs segments.

4.3 Validation de la méthodologie de compression

Dans cette partie, les résultats de simulation des boîtiers à l'aide de la méthodologie de compression sont comparés aux résultats de mesures. Ensuite les résultats de mesure et de simulation par la compression sont comparés aux résultats de la simulation par la segmentation.

4.3.1 Validation de la méthodologie de compression dans un environnement standard

Pour cette validation, le module simple LNA est utilisé. L'environnement standard signifie que le boîtier possède une hauteur standard H_{max} . Cette dimension correspond à la hauteur habituellement choisie pour l'encapsulation de MMICs dans des boîtiers à cavité quelle que soit la technologie utilisée (flip-chip, plastique, céramique, ...).

4.3.1.1 Validation par rapport aux mesures

La figure 4.3.1 montre les résultats de simulation à l'aide de la méthode de compression et de mesure du boîtier simple LNA. D'une façon générale, l'accord entre mesure et compression est relativement bon pour tous les paramètres S.

En ce qui concerne les paramètres S en réflexion, la corrélation entre les résultats de la compression et des mesures est assez bonne. Cependant, les ondulations qui apparaissent en mesure semblent difficiles à prédire par la simulation. Ces ondulations sont dues aux recombinaisons de TOS (taux d'ondes stationnaires) induites par les réflexions successives sur les discontinuités entre les différentes transitions. Ces ondulations sont très sensibles à la connectique de mesure. C'est pour cette raison qu'elles apparaissent de façon moins marquée en simulation. En revanche, le niveau des paramètres est bien prédit.

En ce qui concerne le gain (S_{21}), la méthode de compression donne une très bonne prédiction de la mesure. Un écart maximal de 1 dB est observé à la fréquence de 2 GHz. Pour des fréquences supérieures à 4 GHz, l'écart entre simulation et mesure n'excède pas 0,5 dB.

L'isolation (S_{12}) est aussi très bien prédite par la méthode de compression. En effet un écart maximal de 4 dB est observé sur la bande de fréquence. Cet écart est enregistré là où le paramètre S_{12} est le plus faible (65 dB à 2 GHz). La mesure de ces faibles niveaux présente une forte sensibilité, comme évoqué dans l'annexe C.1.2. L'écart observé entre simulation et mesure peut alors être considéré comme négligeable.

Les résultats de simulation à l'aide de la méthodologie de compression sont en bonne corrélation avec les mesures. Ceci prouve la validité de cette méthodologie pour la simulation en petit signal de boîtiers intégrant des amplificateurs MMIC dans un environnement d'encapsulation standard.

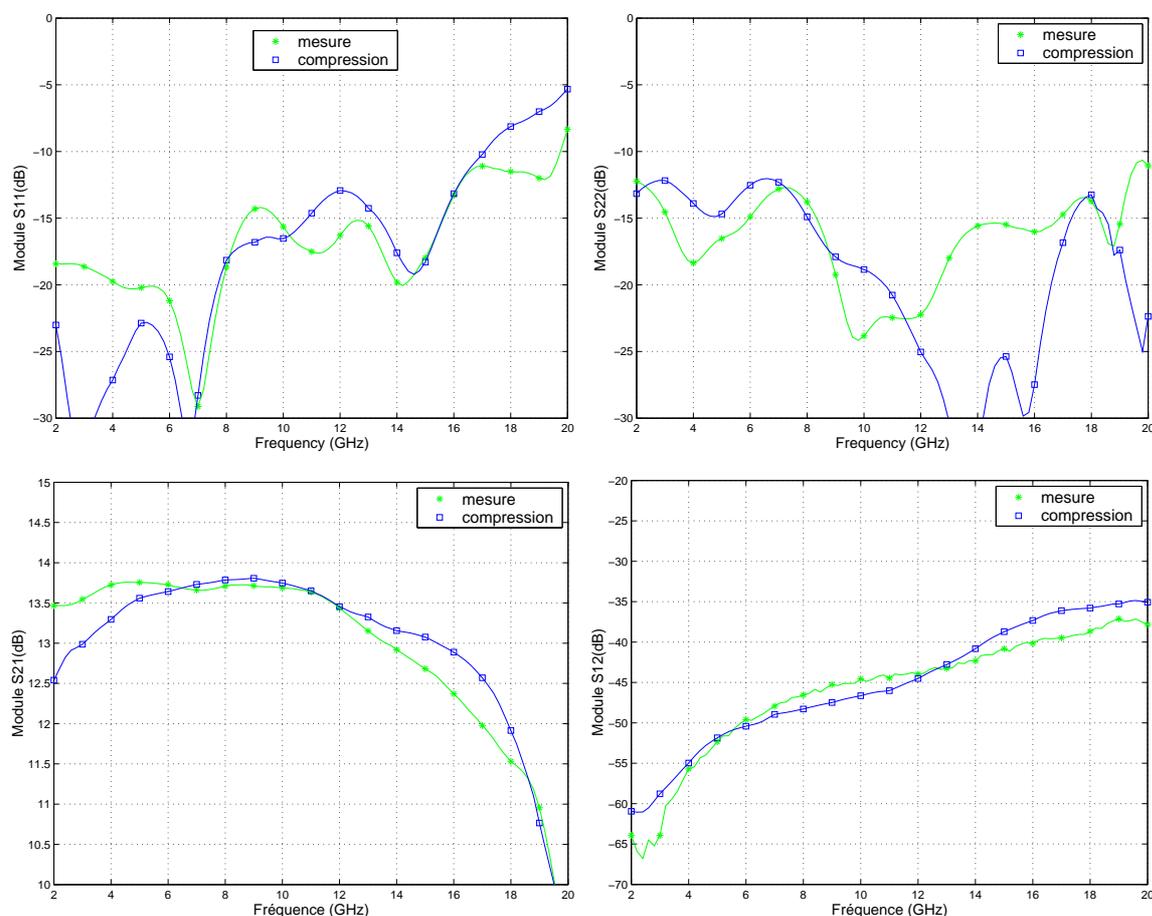


FIG. 4.3.1 – Paramètres S du module simple LNA pour la hauteur de capot standard - Résultats de mesures et de simulation à l'aide de la compression

4.3.1.2 Comparaison par rapport à la segmentation pour le module simple LNA

Les résultats de mesures et compression du module simple LNA avec un environnement standard sont comparés aux résultats de la segmentation sur la figure 4.3.2.

Les résultats générés par la méthode de segmentation sont très peu différents de ceux obtenus avec la compression. Une légère différence est uniquement observée sur les paramètres en réflexion. Cette différence est due au fait que certaines recombinaisons de TOS qui provoquent les ondulations des paramètres en réflexion ne sont pas prises en compte dans la segmentation du fait des coupures des plans de segmentation. La différence est d'autant plus faible que les transitions sont optimales, c'est-à-dire qu'elles présentent des pertes en réflexion faibles. A l'exception d'une meilleure adéquation avec la mesure des paramètres en réflexion, notre approche de compression ne présente pas d'avantages sur notre approche de segmentation améliorée.

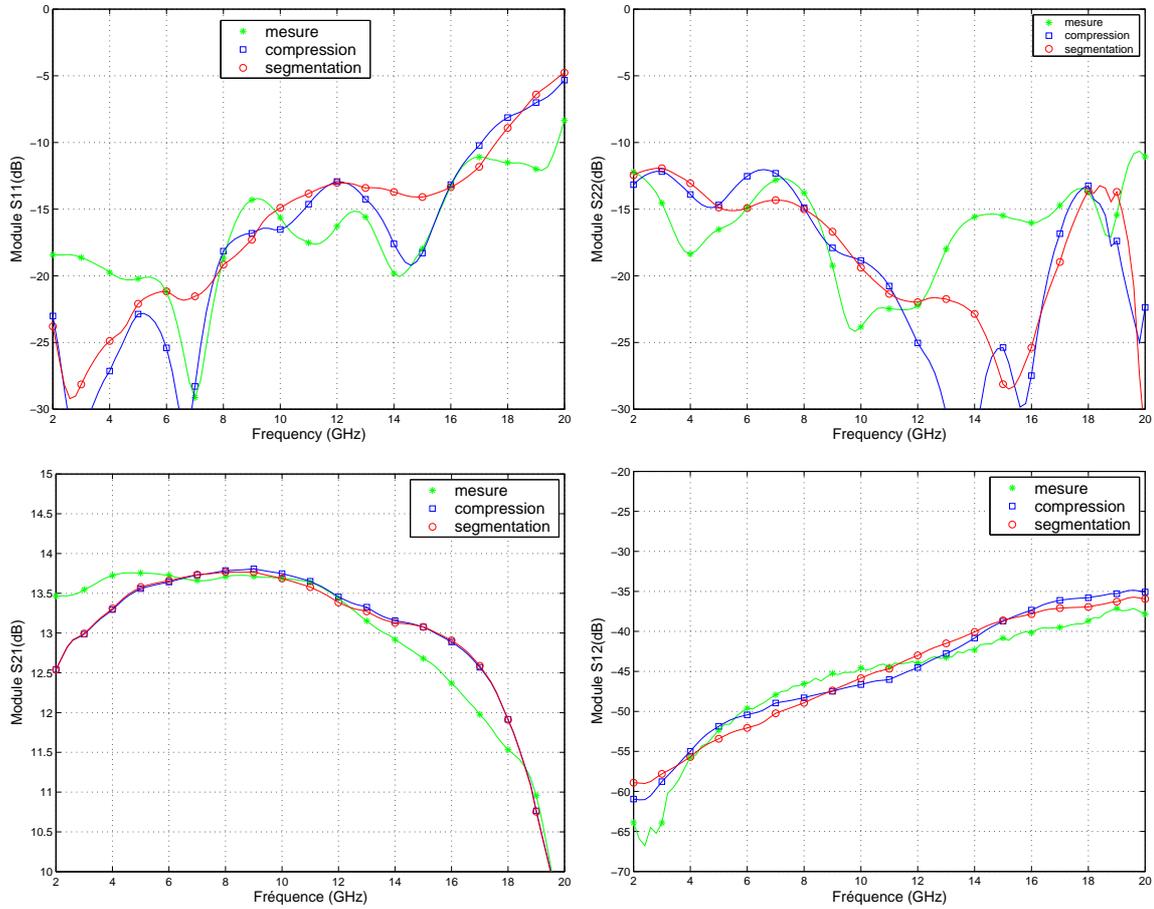


FIG. 4.3.2 – Paramètres S du module simple LNA pour la hauteur de capot standard - Résultats de mesures et de simulation à l'aide de la compression et de la segmentation

4.3.1.3 Distinction des effets de mise en boîtier

Dans le but de décomposer les effets de la mise en boîtier, de nouvelles comparaisons sont effectuées. Deux effets principaux peuvent être distingués :

- les effets dus à l'influence des transitions hyperfréquences et éléments d'interconnexion,
- les effets dus au couplage EM susceptible de se créer à l'intérieur du boîtier.

Les figures 4.3.3 et 4.3.4 permettent de distinguer ces deux effets sur les paramètres S du module.

Influence des transitions et éléments d'interconnexion seuls La figure 4.3.3 présente la comparaison entre mesure et simulation par la compression de la puce montée dans le boîtier sans capot avec la mesure sous pointes de la puce MMIC nue. Cette comparaison nous renseigne sur l'influence des transitions et interconnexions

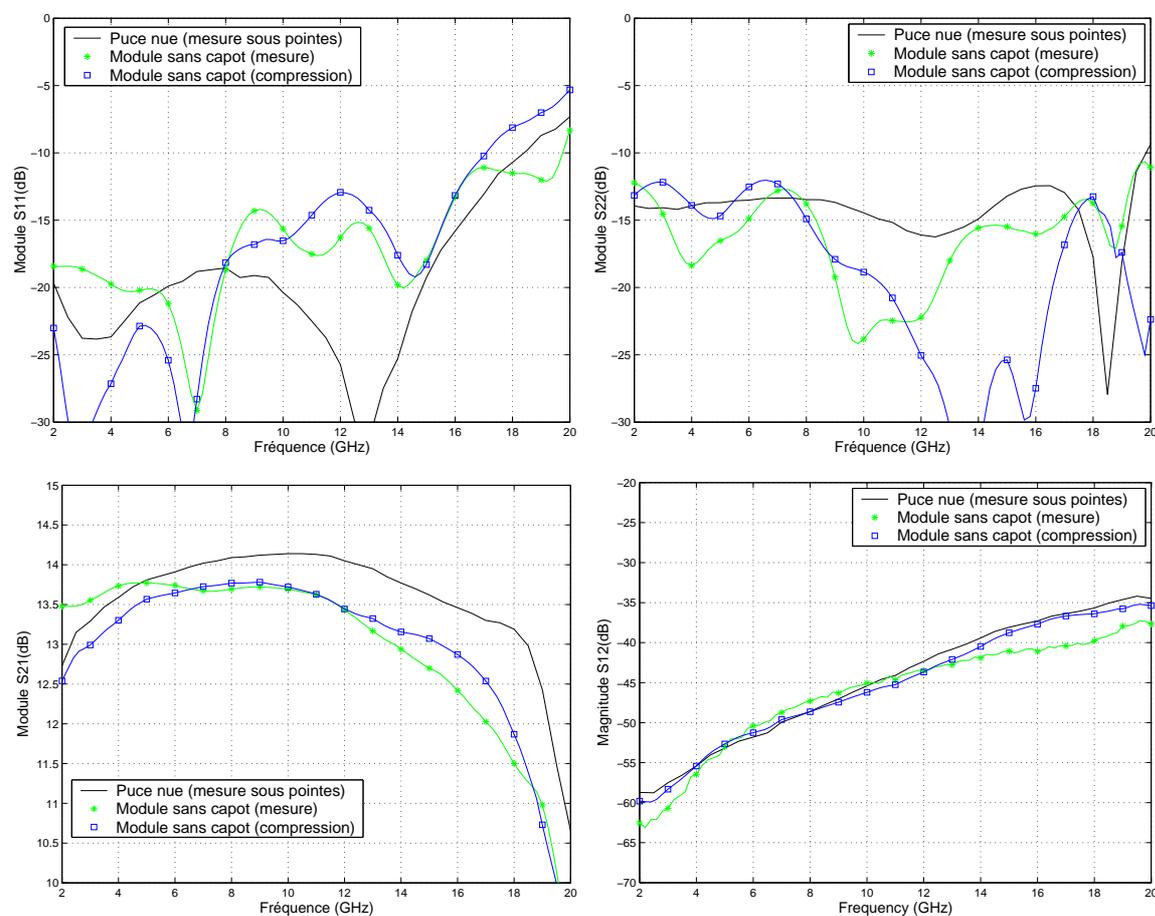


FIG. 4.3.3 – Paramètres S de la puce nue (mesure sous pointes) du boîtier sans capot (Résultats de mesure et de simulation à l'aide de la compression)

seuls. En effet, la cavité formée par le cadre n'étant pas fermée par le capot, aucun couplage EM ne peut se créer à l'intérieur de celle-ci.

Les transitions et interconnexions sont très influentes sur les résultats des paramètres S en réflexion ainsi que sur le gain du module. En ce qui concerne les paramètres en réflexion, une nette différence est observée entre la mesure de la puce sous pointes et la mesure de la puce en boîtier sans capot. Les ondulations qui apparaissent lors de la mesure du boîtier sont dues aux recombinaisons de TOS comme expliqué au paragraphe 4.3.1.1. Celles-ci ne sont que partiellement anticipées par la simulation à l'aide de l'approche de compression du fait de la sensibilité de la connectique, comme énoncé dans le paragraphe 4.3.1.1.

En ce qui concerne le gain, une dégradation de $0,5\text{ dB}$ est observée à 12 GHz entre la mesure de la puce nue et la mesure ou simulation de la puce en boîtier, ce qui équivaut à des pertes de $0,25\text{ dB}$ par segment (transition et interconnexion). La bonne correspondance entre mesure et simulation pour le module sans capot démontre que l'effet des transitions et interconnexions est correctement prévu par la méthodologie

de compression. L'effet est d'ailleurs également bien pris en compte par la segmentation puisque la figure 4.3.2 a montré une équivalence entre la compression et la segmentation.

Enfin, l'isolation de la puce en boîtier sans capot est quasiment identique à celle de la puce seule. L'effet des transitions et interconnexions sur l'isolation est négligeable.

L'effet des transitions et interconnexions est remarquable pour les paramètres en réflexion ainsi que pour le gain. De plus, les deux méthodologies de simulation interprètent correctement ces effets. Ceux-ci sont par contre négligeables pour l'isolation. Un très bon accord entre compression, segmentation et mesures est observé lorsque seuls les effets des transitions et interconnexions sont mis en jeu.

Influence du couplage EM à l'intérieur du boîtier La figure 4.3.4 présente les résultats de simulation à l'aide de la compression et les mesures du boîtier avec et sans capot. Il est constaté que, pour les paramètres S en réflexion et le gain, les courbes représentant les résultats avec et sans capot sont quasiment superposées, et ce, aussi bien pour la simulation à l'aide de la compression que pour les mesures. Aucune modification due à la présence ou l'absence du capot n'est observée ni en simulation ni en mesures pour les paramètres en réflexion et le gain.

De plus, une très faible différence entre le cas avec et sans capot est observée pour l'isolation, différence qui plus est équivalente entre mesures et simulations.

Ces comparaisons montrent une bonne corrélation entre les résultats des différentes simulations et des mesures. Ceci confirme la validité des outils de simulation proposés (tant la segmentation que la compression) dans cet exemple.

Ensuite, les modules avec et sans capot présentent des performances équivalentes. Seule une très faible différence est observée sur l'isolation, paramètre qui paraît intuitivement le plus sensible aux effets de couplage EM. Ce couplage qui est susceptible de se créer à l'intérieur du boîtier n'a donc pas d'influence sur le fonctionnement du boîtier. Or, c'est justement ce couplage, que la méthodologie de compression doit mieux apprécier que la segmentation. Celui-ci n'étant pas influent, il apparaît alors évident qu'il n'y ait pas de différences entre segmentation améliorée et compression.

4.3.1.4 Conclusion

Les méthodologies de simulation sont validées quand l'environnement EM du LNA n'est pas contraignant. Etant donné que le couplage EM à l'intérieur du boîtier est négligeable, la méthodologie de compression ne présente alors pas d'avantages sur celle de segmentation.

4.3.2 Validation de la méthodologie de compression dans un environnement EM contraignant

L'avantage de la compression n'a pas pu être démontré pour le module simple LNA, car le niveau de couplage à l'intérieur du boîtier à hauteur standard n'est pas assez intense pour engendrer des effets remarquables. Les résultats de la segmentation

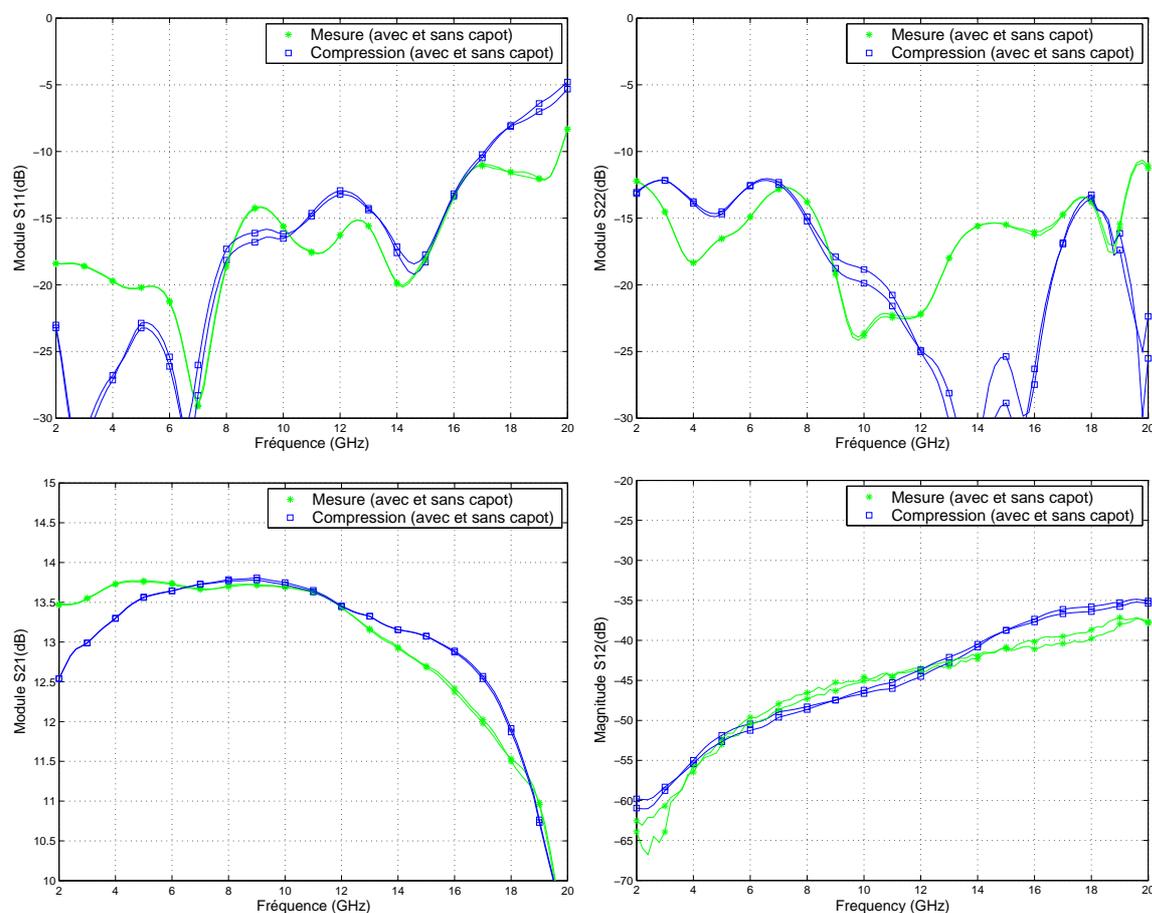


FIG. 4.3.4 – Paramètres S du module simple LNA avec ou sans capot à hauteur standard - Résultats de mesure et de simulation à l'aide de la compression

et de la compression sont ici comparés aux mesures dans deux configurations où l'environnement EM de la puce devient contraignant.

4.3.2.1 Validation par rapport à la segmentation pour le module double LNA

L'influence des effets de la mise en boîtier se quantifie par rapport aux performances de la puce seule, comme démontré sur la figure 4.3.3. Les effets des transitions et interconnexions y sont observables grâce à la comparaison des performances du LNA seul et du LNA mis en boîtier sans capot. Il en est de même pour les effets de couplage EM à l'intérieur du boîtier.

Un seul LNA présente des performances telles que l'environnement standard ne modifie que peu les performances (gain et isolation) du module. En plaçant deux LNAs en série, on améliore le gain du module et par la même occasion son isolation. L'influence de l'environnement standard peut alors devenir plus visible. Les résultats

de mesures et de simulation par la compression du module double LNA sont comparés aux résultats de simulation par la segmentation sur la figure 4.3.5.

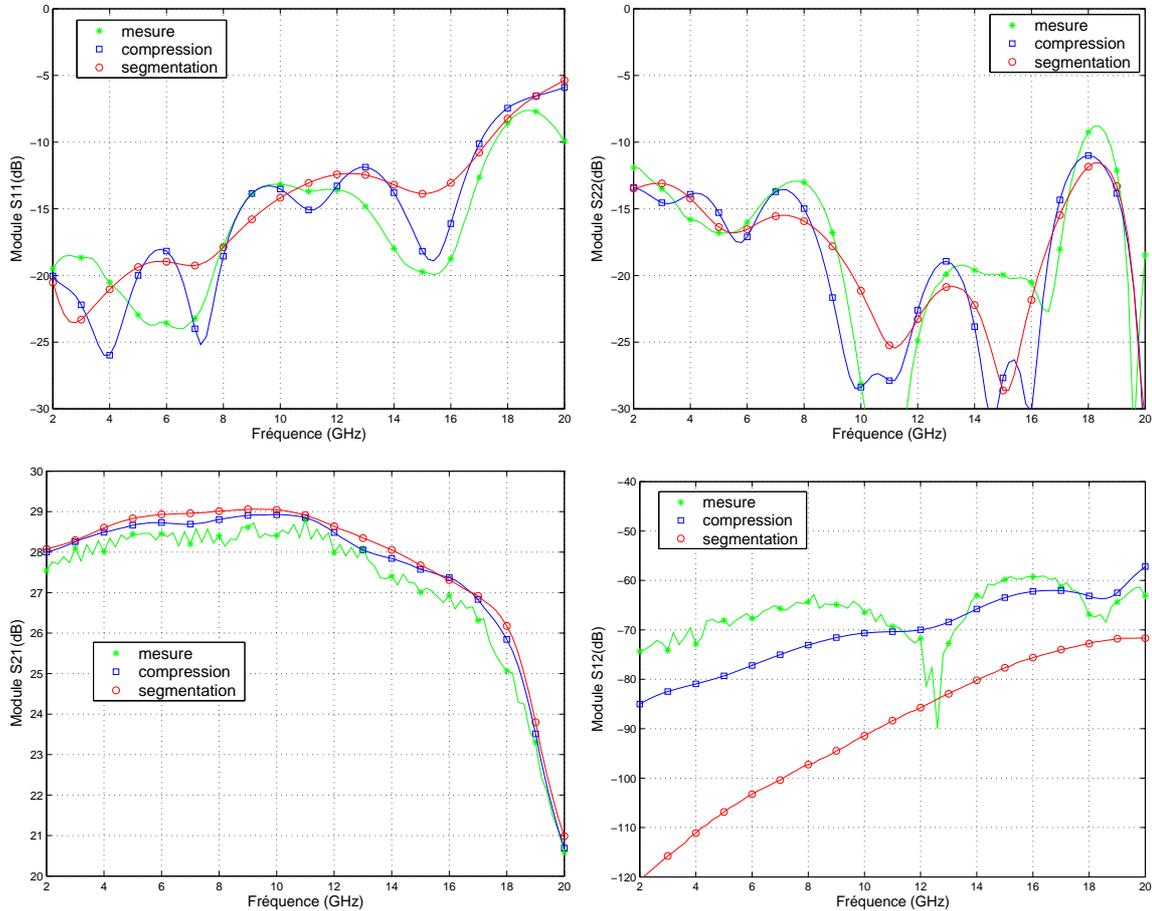


FIG. 4.3.5 – Paramètres S du module double LNA pour la hauteur de capot standard - Compression, mesures et segmentation

En ce qui concerne les paramètres en réflexion, l'accord entre simulations et mesures est aussi bon pour le double LNA que pour le simple LNA. Les méthodologies de segmentation et compression ne diffèrent que très faiblement pour ces paramètres, avec une bonne prédiction des niveaux des paramètres en réflexion et une meilleure prédiction des ondulations par l'approche de compression.

Le gain simulé grâce à la méthode de compression est très proche de celui mesuré. Le gain simulé surévalue légèrement le gain mesuré d'environ quelques dixièmes de dB sur toute la bande de fréquence. Les estimations du gain par les méthodes de compression et de segmentation sont proches. Cependant, une légère différence apparaît. Celle-ci est de l'ordre de $0,3 \text{ dB}$ à 7 GHz . Les résultats issus de la méthode de compression pour le gain sont en meilleure corrélation avec les mesures que ceux issus de la méthode de segmentation.

Les résultats de simulations pour l'isolation diffèrent de façon remarquable. Alors que l'isolation prévue par l'approche de compression est en bon accord avec la mesure à l'exception du gap constaté en mesure à $12,5\text{GHz}$, les résultats fournis par la méthode de segmentation sont erronés. Pourtant l'encapsulation est identique à celle du module simple LNA. L'isolation intrinsèque des deux LNAs est supérieure à celle d'un seul, le couplage EM créé à l'intérieur du boîtier à hauteur standard, auparavant négligeable pour le module simple LNA, ne l'est plus dans ce cas. La méthode de compression montre ici son avantage en prenant réellement en compte l'environnement EM des puces ainsi encapsulées.

En conclusion, la prédiction des paramètres en réflexion est équivalente entre les approches de compression et segmentation. Cependant, en ce qui concerne le gain et surtout l'isolation, contrairement au cas du module simple LNA, la méthode de compression montre un réel avantage sur la méthode de segmentation en prenant en compte les effets de couplage EM.

4.3.2.2 Validation par rapport à la segmentation pour le module simple LNA avec réduction de la hauteur du boîtier

Dans la partie précédente, l'environnement standard d'encapsulation des puces a été rendu indirectement contraignant par l'amélioration des performances de l'élément localisé mis en boîtier. L'avantage de la compression sur la segmentation dans ce cas a été prouvé. Dans cette partie, l'environnement EM d'une puce MMIC est modifié directement grâce à la diminution de la hauteur du boîtier. Pour ceci, le module simple LNA est utilisé. On s'attend à ce que la compression se montre également avantageuse par rapport à la segmentation dans ce cas. Cette expérience doit aussi permettre de juger de la capacité de la méthodologie de compression à prédire précisément ces effets.

Les paramètres en réflexion La figure 4.3.6 présente la comparaison des paramètres en réflexion mesurés avec d'une part les résultats de l'approche de compression et d'autre part ceux de la méthode de segmentation. Cette comparaison est effectuée pour le module simple LNA en faisant varier la hauteur du boîtier entre le minimum technologique H_{min} et la hauteur standard H_{max} . Pour des raisons de clarté, seules quelques hauteurs de boîtier sont présentées dans les comparaisons suivantes. Celles-ci sont indiquées dans le tableau 4.2.

TAB. 4.2 – Hauteurs de boîtier présentés dans les comparaisons suivantes

H	H_{min} (mm)					H_{max} (mm)
<i>capot/plan de masse</i>	0,6	0,8	1,1	1,5	1,9	2,5
<i>capot/puce</i>	0,45	0,65	0,95	1,35	1,75	2,35

La dispersion des paramètres en réflexion en fonction de la hauteur du boîtier est équivalente entre les résultats de simulation par la compression et les mesures. Les

résultats de simulation par la segmentation sont sensiblement équivalents à ceux de la simulation par la compression.

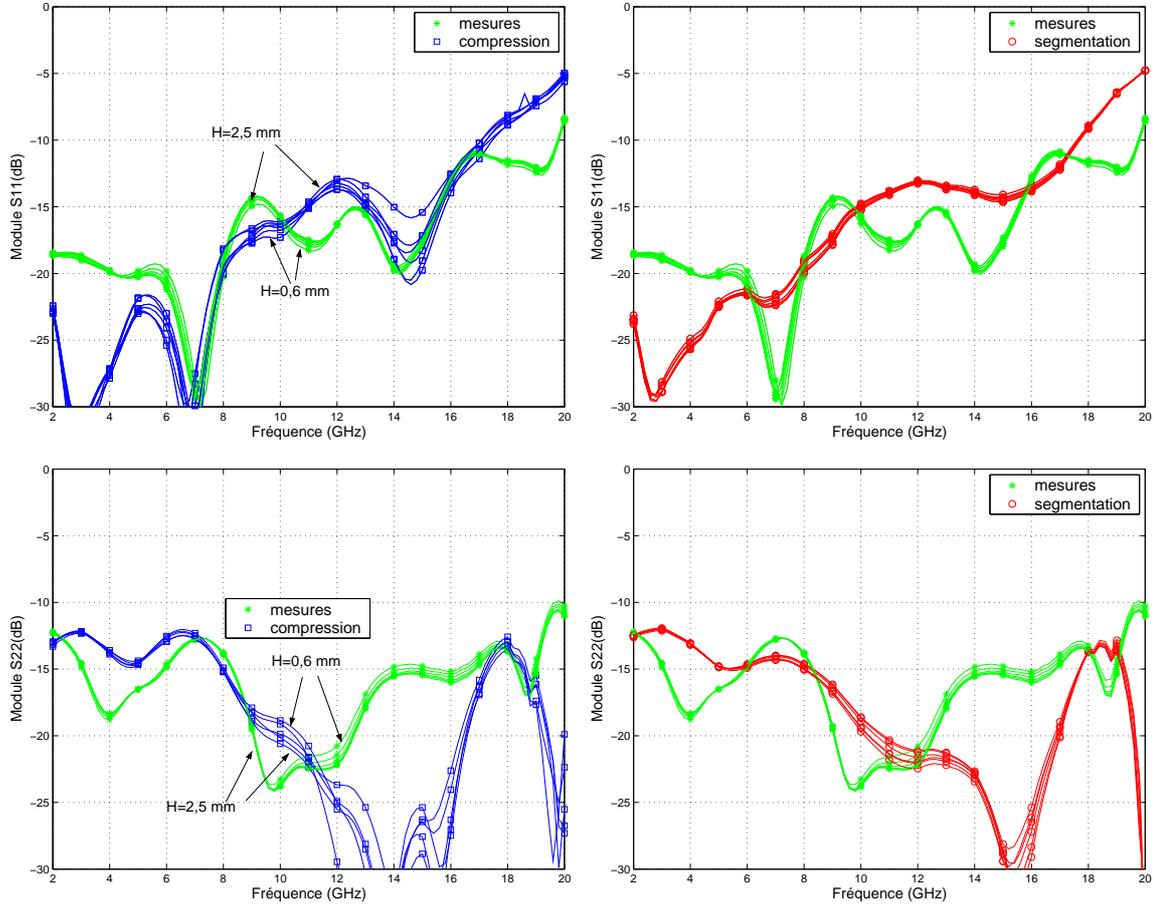


FIG. 4.3.6 – Paramètres S en réflexion du module simple LNA pour plusieurs hauteurs de capot - Résultats de mesures et de simulation par la compression et la segmentation

Dans le but d'évaluer la précision des résultats de simulations, le paramètre δS_{ij} est défini. Celui-ci représente la modification du paramètre S_{ij} en fonction de la hauteur du boîtier par rapport à la hauteur standard H_{max} pour une fréquence particulière f_n de la bande d'analyse. Ce paramètre est déterminé par l'équation 4.3.1.

$$\delta S_{ij}(f_n, H)_{dB} = S_{ij}(f_n, H_{max})_{dB} - S_{ij}(f_n, H)_{dB} \quad (4.3.1)$$

Par souci de clarté, il est choisi de représenter la valeur moyenne de ce paramètre δS_{ij} sur toute la bande de fréquence plutôt que pour quelques fréquences. L'équation 4.3.2 définit ce paramètre moyen ΔS_{ij} .

$$\Delta S_{ij}(H)_{dB} = \frac{1}{N} \sum_{n=1}^{n=N} |\delta S_{ij}(f_n)|_{dB} \quad (4.3.2)$$

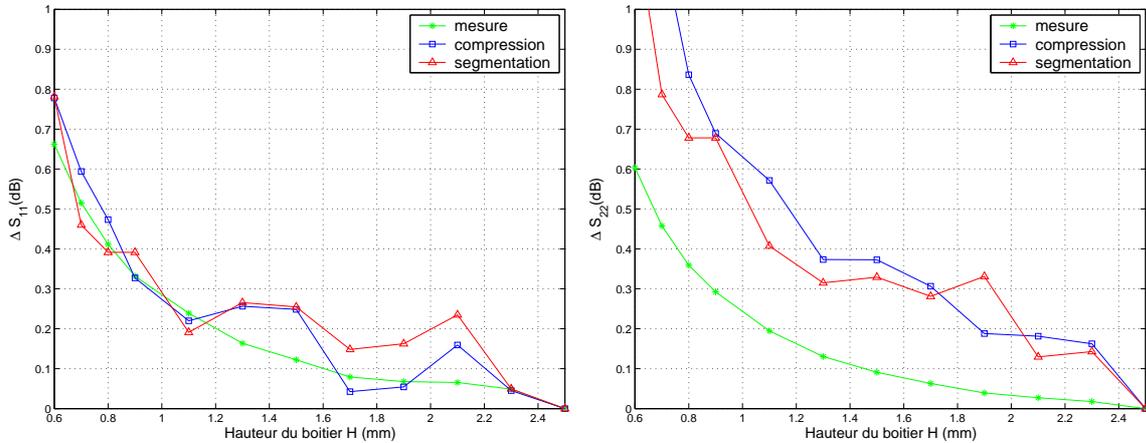


FIG. 4.3.7 – Modification moyenne des paramètres S en réflexion en fonction de la hauteur du boîtier

avec N le nombre de points de fréquence, f_1 , la fréquence minimale de la bande (2 GHz) et f_N la fréquence maximale (20 GHz).

La figure 4.3.7 présente le paramètre ΔS_{ij} pour les paramètres en réflexion calculé d'après les résultats de mesure, et de simulation grâce à la compression et segmentation.

La modification moyenne des paramètres en réflexion en fonction de la hauteur du boîtier prédite par la compression est en bonne corrélation avec celle constatée en mesure. Les résultats de simulation sont proches des mesures.

De plus, ce paramètre est équivalent entre la segmentation et la compression. La compression ne montre pas de réels avantages sur la segmentation pour évaluer l'effet du couplage EM pour ces paramètres.

La segmentation permet d'évaluer séparément le couplage entre l'entrée RF et le capot dans le segment en entrée, d'une part, et entre la sortie RF et le capot dans le segment en sortie, d'autre part. Ces couplages sont a priori les plus influents sur les paramètres en réflexion. L'approche de segmentation est donc suffisante pour évaluer les effets de couplage dus au boîtier sur les paramètres en réflexion.

Etant donné que l'interprétation des effets des transitions et éléments d'interconnexions est équivalente entre segmentation et compression, l'approche de segmentation améliorée permet, de la même façon que la compression, d'évaluer tous les effets de la mise en boîtier sur les paramètres en réflexion.

Le gain La figure 4.3.8 présente la comparaison entre les résultats de la simulation par la compression et des mesures d'une part et ceux de la simulation par la segmentation et des mesures d'autre part pour le gain du module simple LNA. La dispersion du gain en fonction de la hauteur du boîtier est équivalente entre les résultats de compression et de mesures. La segmentation, quand à elle prévoit une dispersion plus faible que la compression.

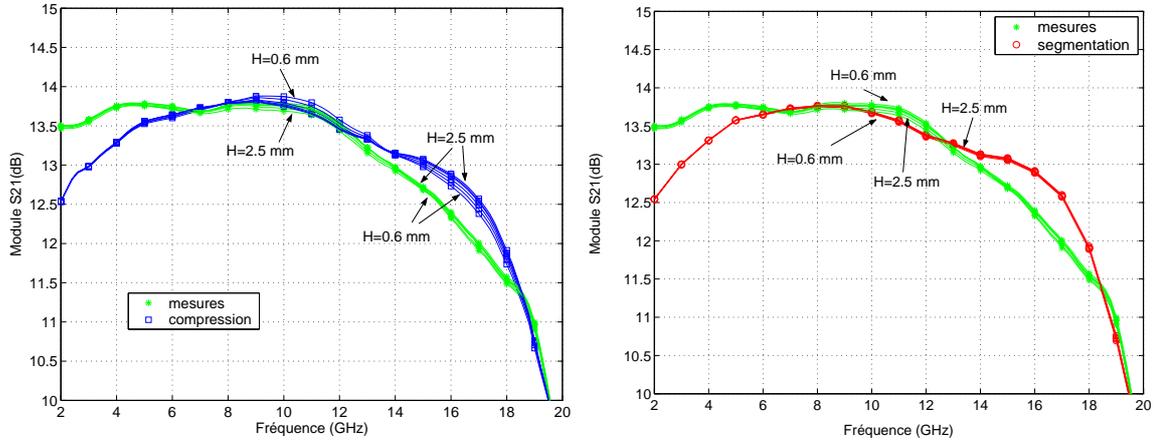


FIG. 4.3.8 – Gain du module simple LNA pour plusieurs hauteurs de capot - Résultats de mesures et de simulation par la compression et la segmentation

Ainsi, bien que la segmentation prévoit une dispersion en fonction de la hauteur du capot, les effets sont différents de ceux observés à travers la mesure et la simulation par la compression.

La diminution de la hauteur du boîtier provoque une dégradation ou amélioration du gain selon la fréquence. Cet effet n'est pas prédit par la simulation par la segmentation comme le prouve la figure 4.3.9. Sur cette figure, le paramètre δS_{21} pour la fréquence de 10 GHz représentant la modification du gain en fonction de la hauteur pour cette fréquence est représenté. A 10 GHz , la segmentation prévoit une diminution du gain quand la hauteur du boîtier diminue ($\delta S_{21} \geq 0$) alors que les résultats de compression et de mesure montre une amélioration ($\delta S_{21} \leq 0$).

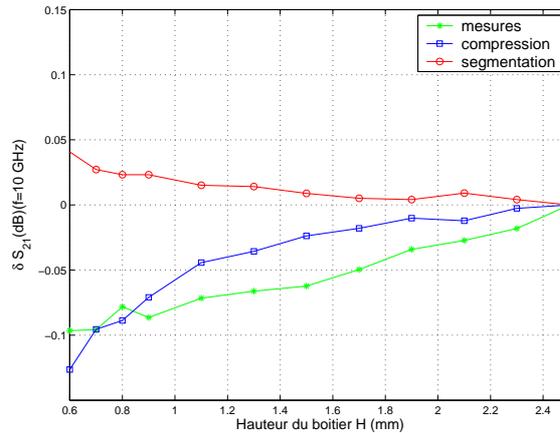


FIG. 4.3.9 – Modification du gain en fonction de la hauteur du capot pour une fréquence de 10 GHz

En ce qui concerne l'évaluation des effets de couplage EM dus au boîtier sur le gain, la méthode de segmentation ne se révèle pas efficace, contrairement celle de la compression. Il a été montré pour les paramètres en réflexion dans la partie précédente que la méthode de segmentation pouvait prendre en compte le couplage dans un segment. Mais elle ne peut pas prendre en compte le couplage EM entre l'entrée et la sortie RF. Or celui-ci semble parfaitement pris en compte par la méthode de compression.

Ce couplage est susceptible de générer une boucle de contre-réaction. Celle-ci peut ramener une composante en phase ou en opposition de phase selon la fréquence et la hauteur du capot. La diminution de celle-ci peut donc générer une légère dégradation ou amélioration du gain comme observé dans les résultats de mesure et de simulation par la compression (mais par la segmentation). La compression semble en mesure de prédire assez précisément ces effets sur le gain.

Cependant, l'influence de la hauteur du boîtier est faible sur le gain. Les résultats de mesure sont donc très sensibles. Le gain est beaucoup plus influencé par les pertes en transmission dues aux transitions et interconnexions que par le couplage EM créé à l'intérieur du boîtier. La méthode de compression prévoit correctement les effets dus aux couplages EM, et est donc capable de prédire tous les effets dus à la mise en boîtier sur le gain.

Isolation La figure 4.3.10 présente la comparaison entre les résultats de simulation par la compression et des mesures d'une part, et ceux de la simulation par la segmentation et des mesures d'autre part, pour l'isolation du module simple LNA. La simulation par la compression montre, comme pour les autres paramètres, une dispersion en fonction de la hauteur du boîtier équivalente à celle observée en mesure. Comme pour le gain, la diminution de la hauteur du capot génère des ondulations sur les résultats de mesure et de simulation par la compression. L'isolation est dégradée ou améliorée selon la fréquence quand la hauteur du boîtier diminue. Cet effet est bien prédit par l'approche de compression.

La simulation par la segmentation quand à elle ne prévoit aucune dispersion en fonction de la hauteur du capot. La compression montre ici son avantage principal en prenant en compte tous les effets de couplage EM à l'intérieur du boîtier contrairement à la segmentation [97].

L'intérêt de la compression est démontré et est particulièrement remarquable pour le paramètre de l'isolation. De plus, la compression est capable de prédire précisément les effets de couplage à l'intérieur du boîtier caractérisés ici par l'influence de la hauteur du boîtier comme le montre la figure 4.3.11. Alors que la méthode de segmentation ne montre pas de variation de l'isolation, la modification moyenne prévue par l'approche de compression est en très bon accord avec la mesure. La méthodologie de compression est capable de prédire précisément ces effets liés au couplage EM créé à l'intérieur du boîtier.

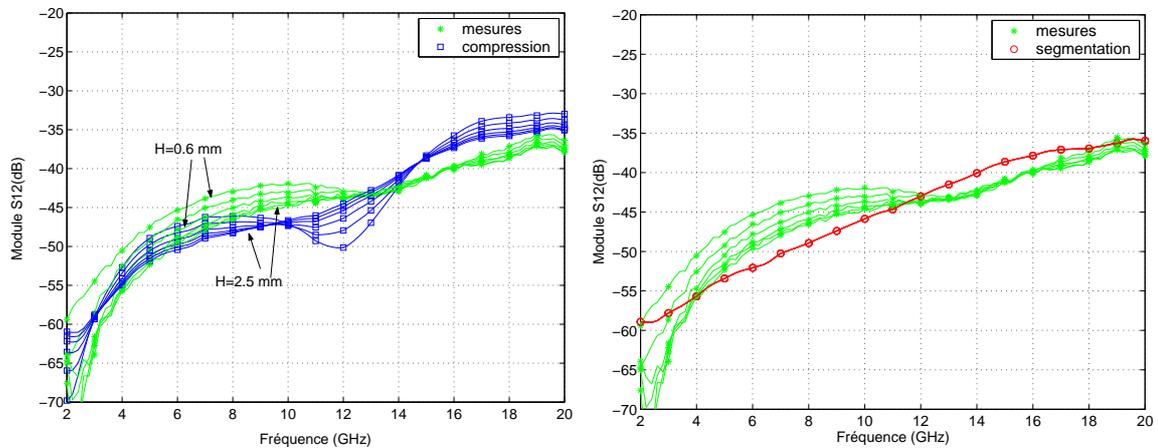


FIG. 4.3.10 – Isolation du module simple LNA pour plusieurs hauteurs de capot - Résultats de mesures et de simulation par la compression et la segmentation

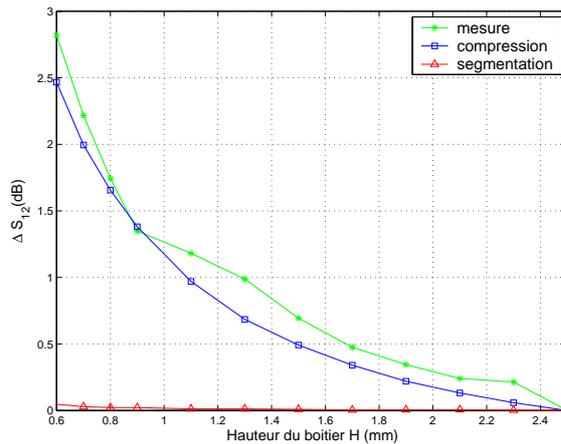


FIG. 4.3.11 – Variation moyenne de l'isolation du module simple LNA en fonction de la hauteur du boîtier

4.3.3 Conclusion

La méthode de compression a été validée premièrement dans un environnement standard. Quand l'environnement EM des puces MMIC n'est pas contraignant, la segmentation améliorée présente des résultats équivalents à ceux de la compression. Les deux méthodes de simulations interprètent correctement l'influence des transitions et éléments d'interconnexions sur le fonctionnement des amplificateurs MMIC. Quand l'environnement EM des puces devient contraignant, la compression montre alors son avantage en prenant en compte le couplage EM créé à l'intérieur du boîtier. La segmentation améliorée permet de prendre en compte cet effet uniquement pour les paramètres en réflexion. Celle-ci ne prédit pas du tout les effets du couplage EM

apporté par le boîtier sur le gain et l'isolation contrairement à la compression. De plus, l'approche de compression permet de prédire précisément ces effets mis en valeur par la diminution de la hauteur du boîtier.

Cinquième partie

Exploitation des outils de
simulation et de l'approche de
compression pour l'aide à la
conception de boîtiers

Chapitre 5

Exploitation des outils de simulation et de l'approche de compression pour l'aide à la conception de boîtiers

5.1 Introduction

Après avoir validé la méthodologie de compression, nous montrons dans ce chapitre comment celle-ci peut-être exploitée pour la conception de boîtiers hyperfréquences.

La première étape du processus de conception est le choix de la technologie de report et d'interconnexion. Ces choix technologiques constituent des contraintes sur le choix des topologies et dimensions des transitions et des interconnexions. Nous montrons dans un premier temps comment les transitions et interconnexions peuvent être conçues grâce aux seules simulations EM des segments. Ensuite, nous montrons comment la méthodologie de compression permet d'évaluer les influences des différents paramètres géométriques des transitions et interconnexions sur le fonctionnement global des puces mises en boîtier. De plus, cette méthodologie de simulation permet finalement d'étudier l'influence de divers paramètres géométriques, liés au couplage EM. Ainsi, la méthodologie de compression s'affiche comme l'étape finale d'aide à la conception du boîtier hyperfréquence.

5.2 Influence des transitions et éléments d'interconnexion

Un exemple de boîtier MMIC montés en surface conçu au sein de Thales Systèmes Aéroportés est étudié dans cette partie. Un schéma de ce boîtier est présenté sur la figure 5.2.1. Cet exemple permet d'illustrer l'exploitation des outils de simulation EM et EM global, en ce qui concerne l'influence des transitions et interconnexions. L'intérêt

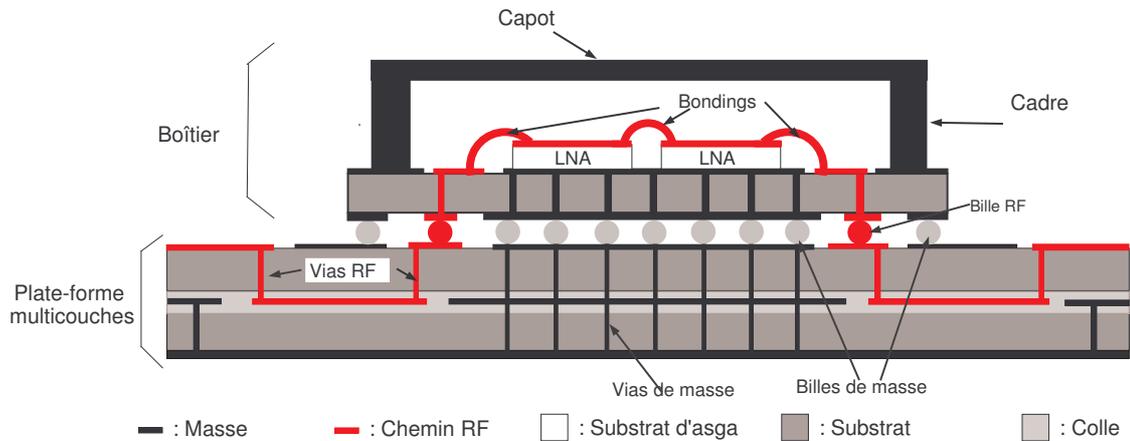


FIG. 5.2.1 – Schéma du boîtier BGA double LNA

de cette structure de test vient du fait que ce boîtier représente l'état de l'art actuel des boîtiers hyperfréquences CMS utilisant cette technologie (paragraphe 1.4.5.2, [98]). De plus, il est constitué d'une transition complète et non pas simplifiée, comme le module simple LNA utilisé précédemment pour la validation de la méthodologie.

Ce boîtier est un boîtier monté en surface utilisant la technologie BGA. Le module est composé d'un boîtier (plate-forme en substrat organique supportant le cadre et le capot organiques métallisés) monté grâce à un réseau de billes métalliques sur la plate-forme (la carte mère). Ce module contient deux puces MMIC faible bruit identiques à celles utilisés dans les deux autres modules. Celles-ci sont aussi connectées par bondings.

5.2.1 Etude de la transition

La transition étudiée (identique en entrée et sortie du boîtier) est décrite sur la figure 5.2.2. Il est rappelé que celle-ci se compose d'une transition de la ligne en technologie pseudo-coplanaire vers une ligne en technologie triplaque dans la carte mère. Puis, les signaux RF reviennent en surface sur un tronçon de ligne pseudo-coplanaire sur lequel est disposée la bille RF. Le boîtier vient se positionner au-dessus de ces billes avec une pastille en vis-à-vis de la bille. Un via permet de faire transiter les signaux jusqu'en surface du boîtier grâce à une pastille, puis les signaux RF se propagent par une ligne en technologie pseudo-coplanaire.

Les méthodes traditionnelles de représentation des transitions hyperfréquences sont basées sur des modèles analytiques simplistes. Depuis, ces modèles, intégrés directement dans les simulations circuits, se sont enrichis en incluant des données de mesures [40] et de simulations EM [19, 17, 34]. Toutefois, la complexité et la variété des transitions rend la conception à partir de tels modèles hasardeuse. Dorénavant, la

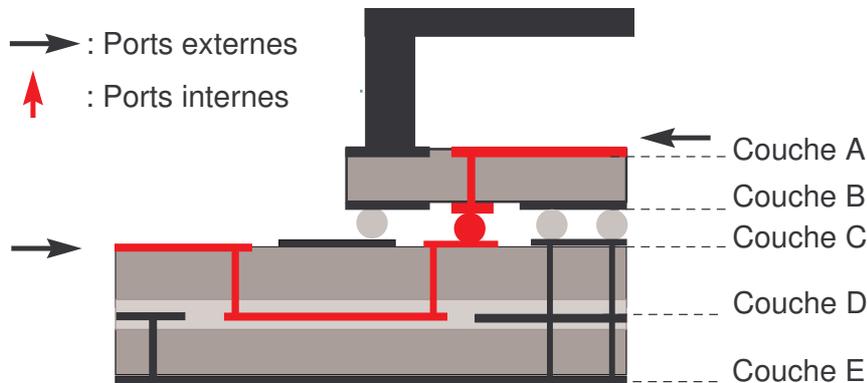


FIG. 5.2.2 – Transition en entrée ou sortie du boîtier BGA double LNA

diminution des temps de simulation EM autorise la conception et l'optimisation des transitions par des simulations de ce type [6, 7, 14].

Dans notre cas, les simulations EM peuvent permettre d'identifier les dimensions critiques de la transition et de les optimiser. Ces dimensions sont indiquées sur le schéma des différentes couches de métallisation de cette transition sur la figure 5.2.3. Comme expliqué dans l'annexe B, l'objectif lors de la conception est de minimiser les effets des discontinuités et de conserver une impédance caractéristique homogène tout au long de la transition.

A titre d'exemple, une optimisation d'une dimension d'un élément de la transition, en l'occurrence les pastilles RF, est effectuée. Une transition BGA (bille entre deux pastilles) peut s'identifier à une interconnexion par flip-chip. Or, d'après [28, 27], ce type de transition est essentiellement capacitif. Ceci est confirmé par le plan d'expérience sur les dimensions d'une interconnexion par flip-chip dans [29]. Ces différentes études pointent la dimension des pastilles (et plus particulièrement le débordement de la pastille par rapport à la bille) comme le paramètre prépondérant dans une interconnexion par flip-chip.

Plusieurs simulations EM de la transition BGA sont menées en faisant varier la dimension des pastilles RF. Le diamètre ϕ_p varie de la valeur de $500 \mu m$ à $800 \mu m$. La figure 5.2.4 présente les résultats de ces simulations pour un paramètre en réflexion et en transmission.

Les résultats confirment qu'une diminution du diamètre de la pastille réduit l'effet capacitif améliorant ainsi la qualité de la transition. Le diamètre de ϕ_p égal à $500 \mu m$ est celui pour lequel les performances sont optimales. Cette valeur étant le minimum imposé par la technologie pour des vias de diamètre $300 \mu m$, elle est retenue pour la conception du boîtier.

Il a été montré à travers cet exemple que les simulations EM des transitions sont un bon moyen d'aide à la conception des boîtiers. De plus, toutes les dimensions peuvent être soumises à des tolérances mécaniques et technologiques de réalisation. Des études

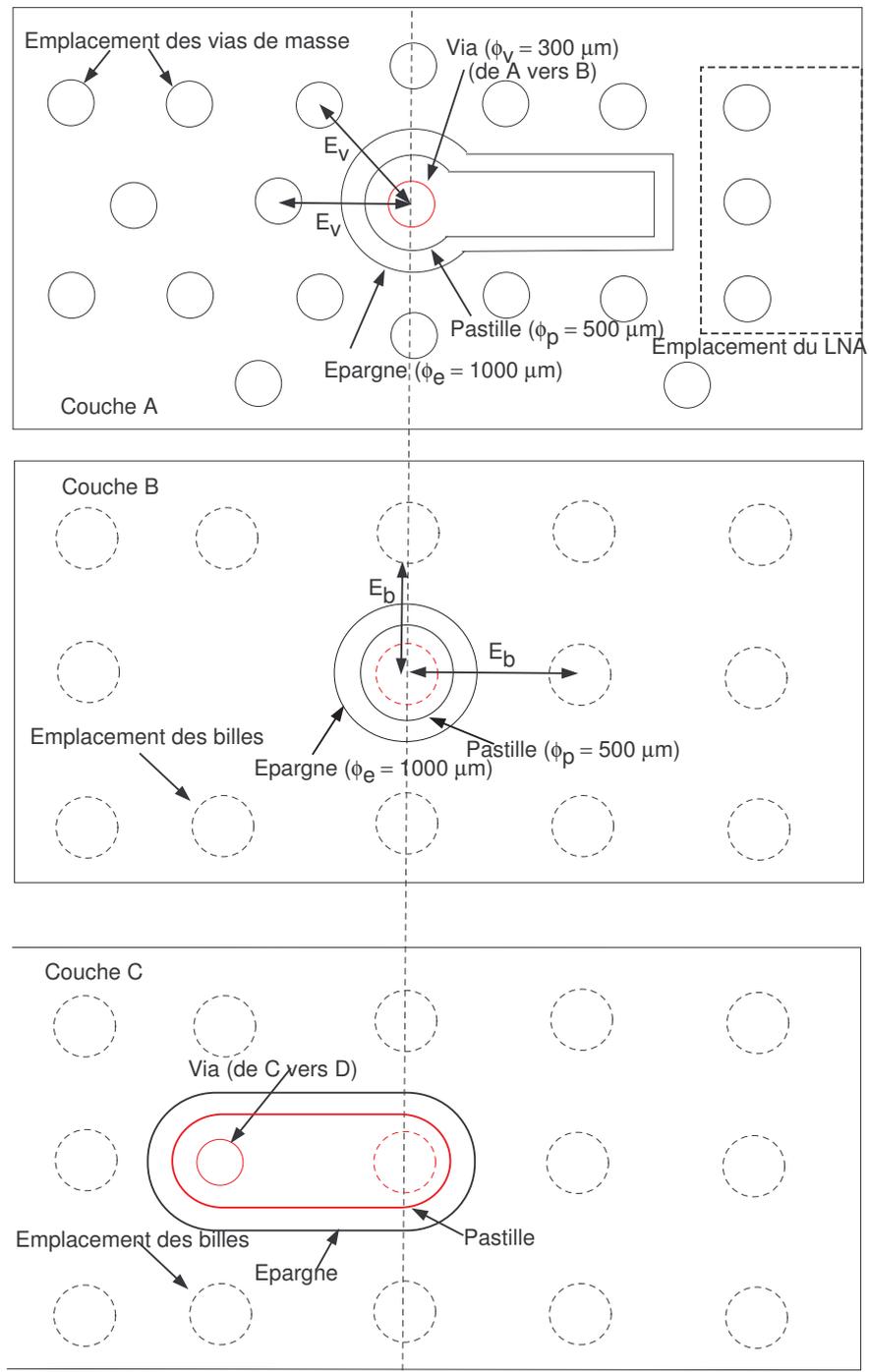


FIG. 5.2.3 – Détail de la transition en entrée ou sortie du boîtier BGA double LNA - Trois premières couches de métallisation

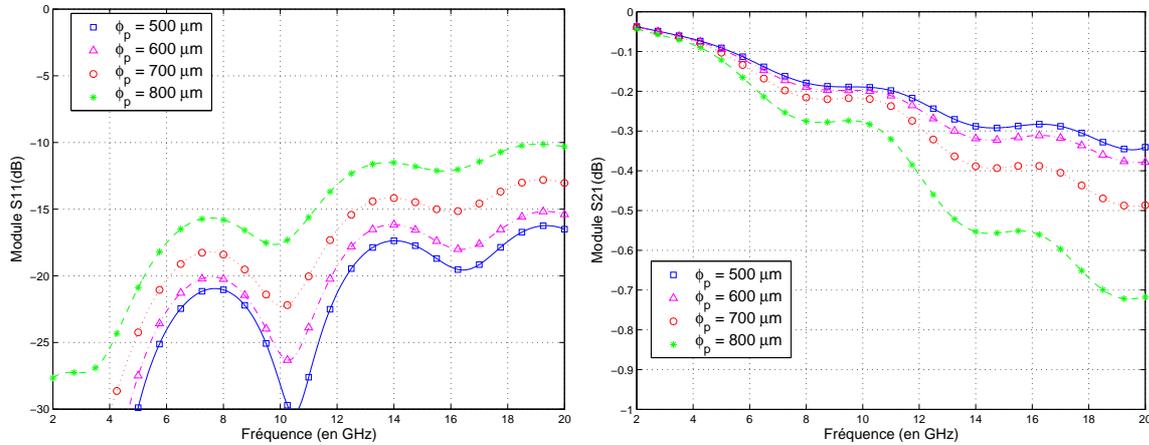


FIG. 5.2.4 – Influence du diamètre des pastilles RF - Paramètres en réflexion et en transmission

de sensibilité portant sur ces paramètres requièrent également des simulations EM voire des simulations EM globales.

Le tableau 5.1 répertorie les dimensions critiques de la transition BGA. Ces dimensions sont imposées d'abord par les contraintes technologiques et les méthodes de fabrication interdépendantes. Les valeurs sont ensuite optimisées et validées à l'issue de divers simulations EM du même type que l'optimisation illustrée précédemment.

TAB. 5.1 – Dimensions critiques de la transition

<i>Paramètre critique</i>	<i>Symbole</i>	<i>Valeur (μm)</i>
<i>Diamètre des billes</i>	ϕ_b	400
<i>Diamètre des vias</i>	ϕ_v	300
<i>Diamètre des pastilles</i>	ϕ_p	500
<i>Diamètre des épargnes</i>	ϕ_e	1000
<i>Ecart entre billes</i>	E_b	800
<i>Ecart entre vias</i>	E_v	800

5.2.2 Influence de la connectique et des éléments d'interconnexion

Grâce aux simulations EM des segments, il est également possible d'apprécier les effets de la connectique et des éléments d'interconnexion. Pour ce faire, différentes simulations EM sont effectuées correspondant à des niveaux d'approximation plus ou moins importants (figure 5.2.5) :

- transition seule,
- transition avec connecteurs,

- transition avec connecteurs et fil de bonding (cas complet).

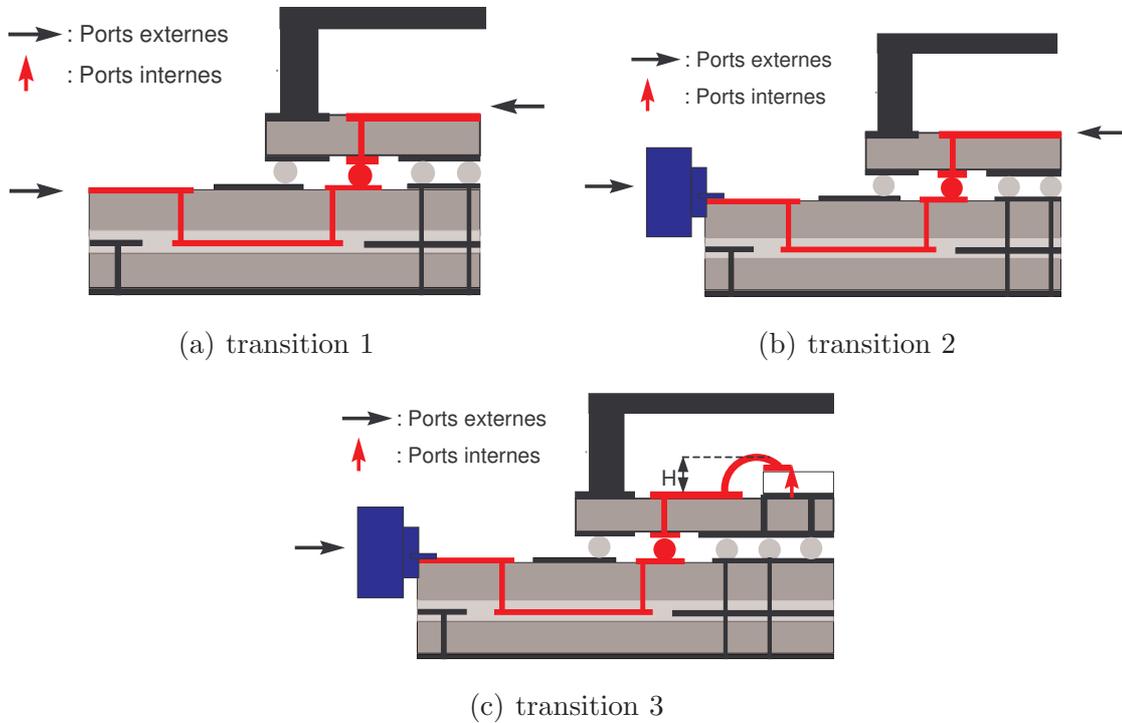


FIG. 5.2.5 – Schéma de la transition simple (transition 1), avec connecteurs (transition 2) et avec bondings (transition 3)

Les connecteurs sont des connecteurs montés en surface de type SMP *edge-card* ⁽¹⁾ C.1.1. La prise en compte de ces connecteurs dans les simulations a pour but d'homogénéiser la comparaison des futurs résultats de simulation et de mesure.

La technologie wire-bonding est utilisée pour les interconnexions. Les éléments d'interconnexion sont constitués d'un fil d'or de diamètre $25 \mu m$ comme expliqué au paragraphe 1.4.7.1 et dont la conception est expliquée dans l'annexe B.2. La configuration du bonding est la suivante : la hauteur du bonding par rapport au plan de masse est $H = 250 \mu m$ et la longueur du fil est $l = 550 \mu m$. Ces valeurs sont parfaitement reproductibles grâce au câblage automatique des bondings. La seule incertitude repose sur le point d'ancrage du fil métallique sur la piste. Sa position peut varier à cause de l'incertitude de gravure des métallisations des pistes. Une valeur moyenne de $25 \mu m$ par rapport au bord de la métallisation (figure 5.2.6) est retenue pour nos simulations, conformément à [99].

Les résultats des simulations sont présentés sur la figure 5.2.7. La prise en compte des connecteurs dans la simulation des transitions montre une légère dégradation des performances pour une fréquence de $17 GHz$.

⁽¹⁾selon la terminologie du fabricant Rosenberger

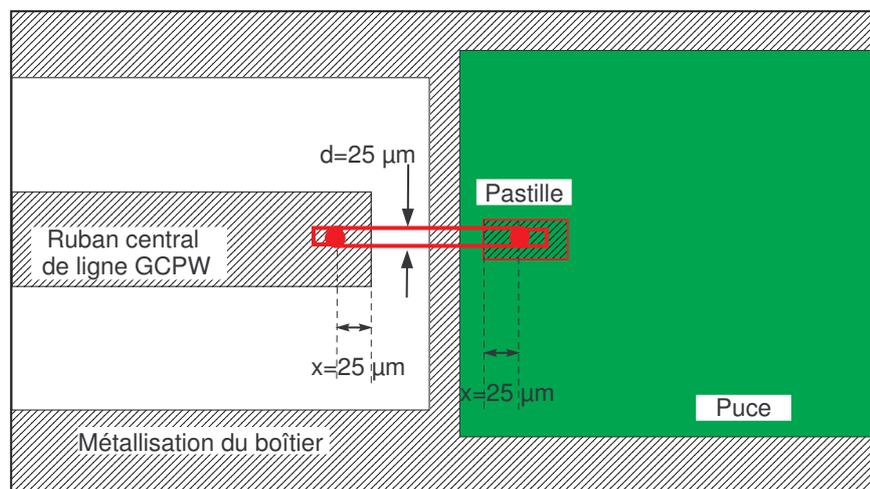


FIG. 5.2.6 – Détail de la transition en entrée ou sortie du boîtier double LNA BGA - Vue de dessus de l'interconnexion par bonding

D'après [24], les fils de bonding ne sont pas sensés altérer les performances des modules pour des fréquences allant jusqu'à 30 GHz . De plus, cette technologie est avantageuse de par son faible coût, sa fiabilité et sa maturité [22]. C'est pour ces raisons que cette technologie est largement utilisée dans cette gamme de fréquence.

Cependant, la figure 5.2.7 montre quand même une dégradation des performances due aux bondings. Les éléments d'interconnexion peuvent donc être préjudiciables lors de la mise en boîtier et il est fondamental de les optimiser.

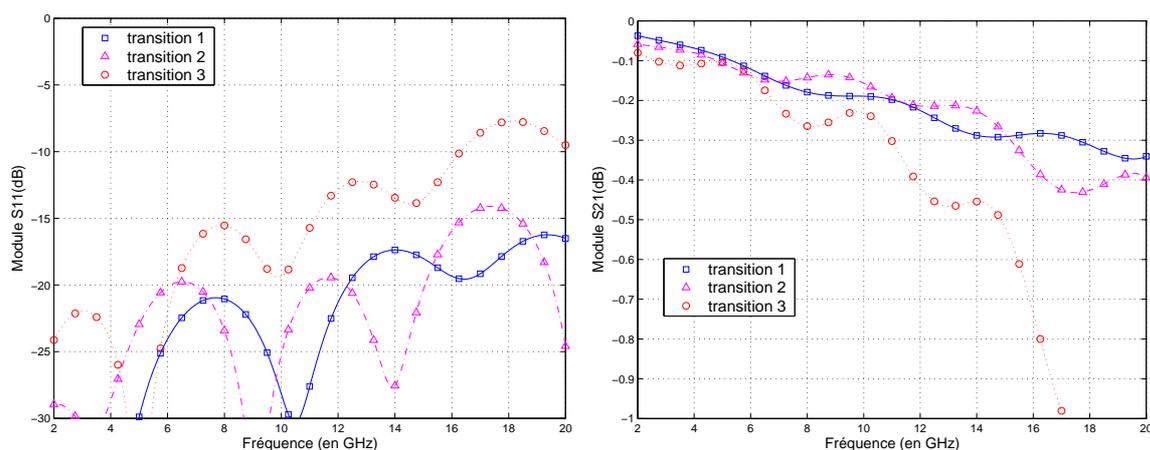


FIG. 5.2.7 – Influence des connecteurs et éléments d'interconnexion sur une transition - Paramètres en réflexion et en transmission

5.2.3 Illustration d'une optimisation des éléments d'interconnexion

Grâce aux simulations EM des transitions, les pertes apportées par les éléments d'interconnexion ont été constatées. Les simulations EM des transitions permettent également l'optimisation comme le démontre l'étude non exhaustive suivante.

Les éléments d'interconnexion sont de plus en plus souvent pris en considération lors de la conception circuit. De nombreux modèles analytiques ont été développés mais ceux-ci deviennent très rapidement complexes lorsque l'on souhaite parfaitement prendre en compte les caractéristiques géométriques précises des interconnexions. Dans le cas des bondings, les modèles se résumaient à une inductance série représentant l'effet principal. Mais les modèles de bondings basés sur des simulations EM, qui prennent en compte la majorité des effets, sont de plus en plus répandus. Etant donné que les caractéristiques géométriques sont bien maîtrisées, et que le temps de calcul de la simulation EM n'est plus prohibitif, la conception des interconnexions grâce aux simulations EM est envisageable et donne un résultat plus réaliste.

D'après des travaux antérieurs [23, 24, 25], deux configurations devant permettre l'amélioration des performances de cette interconnexion sont proposées. Les simulations EM de ces configurations permettent d'évaluer quantitativement ces éventuelles améliorations.

La configuration standard est celle décrite dans le paragraphe précédent (une longueur $l = 550 \mu m$ et une hauteur H du bonding par rapport au plan de masse de $250 \mu m$). Les deux évolutions de la configuration standard sont :

- Une configuration avec un fil de longueur plus courte ($H = 175 \mu m$ et $l = 400 \mu m$). Cette configuration atteint la longueur minimale, imposée par les contraintes mécaniques pour éviter l'arrachement du fil.
- Une configuration avec 2 fils en parallèle de longueur plus courte ($H = 175 \mu m$ et $l = 400 \mu m$) écartés d'une distance $D = 120 \mu m$.

La diminution de la hauteur H permet de réduire légèrement l'impédance présentée par le bonding comme démontré de façon analytique dans l'annexe B. Par suite, l'inductance série présentée par le fil diminue également. Les paramètres S du segment, issus des simulations EM sont représentés sur la figure 5.2.8. Ces paramètres s'améliorent légèrement. Les pertes en réflexion et transmission sont diminuées grâce à cette modification.

Comme la diminution de la longueur et de la hauteur par rapport au plan de masse, l'ajout de fils en parallèle, comme énoncé dans [25] et dans l'annexe B, permet de réduire fortement leur inductance série. Les résultats de simulation EM des configurations d'interconnexion, sur la figure 5.2.8, montrent une nette amélioration lors de l'ajout d'un fil en parallèle. Les pertes en réflexion et transmission sont fortement diminuées. Le niveau des paramètres S grâce à cette amélioration atteint presque le niveau de ceux de la transition sans la prise en compte des bondings. Des améliorations sont encore possibles en augmentant le nombre de fils en parallèle, en les remplaçant par un ruban [22] ou un ruban courbé vers le plan de masse mais les procédés technologiques de réalisation sont plus complexes.

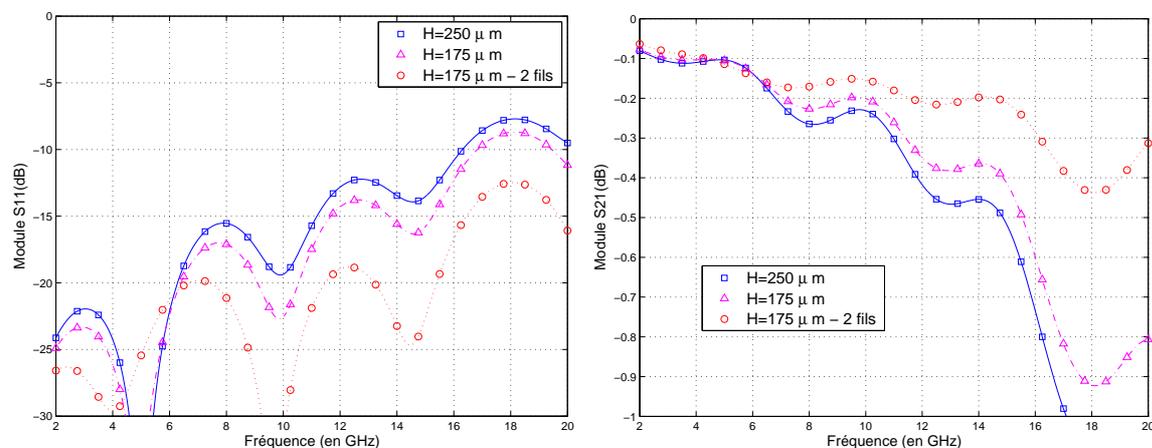


FIG. 5.2.8 – Simulation EM des trois configurations de bondings - Paramètres en réflexion et en transmission

Les simulations EM de ces quelques configurations d'interconnexion par bonding permettent de choisir la configuration optimale compatible avec les moyens technologiques disponibles.

5.2.4 Conclusion

Les simulations EM seules des segments permettent d'optimiser les différents paramètres géométriques critiques des transitions et interconnexions. Ces simulations EM s'avèrent un outil performant d'aide à la conception des transitions et interconnexions.

5.3 Influence globale des transitions et éléments d'interconnexion

La paragraphe précédent a montré comment la simulation EM permettait de caractériser individuellement chaque segment. On s'attache maintenant à démontrer le plus apporté par la simulation globale. Celle-ci permet de quantifier l'effet cumulé des différents segments sur les performances globales : désadaptation de l'amplificateur et perte de gain.

Dans cette partie, l'utilisation de la méthodologie de compression pour la conception des transitions et interconnexions est présentée. La méthodologie de segmentation peut tout aussi bien être utilisée pour évaluer l'influence des transitions et interconnexions tant qu'aucun couplage EM n'est mis en jeu. La structure du boîtier BGA double LNA étudiée ici est présentée sur la figure 5.2.1.

5.3.1 Etude de l'influence globale des transitions et éléments d'interconnexion

La figure 5.3.1 présente la comparaison des paramètres S obtenus par la simple mise en cascade des mesures sous pointes des deux LNAs avec ceux du boîtier BGA double LNA contenant ces deux LNAs, obtenus grâce à la simulation à l'aide de la compression. Ces résultats de simulation sont obtenus pour le cas sans boîtier, c'est-à-dire que le cadre et le capot organiques métallisés ne sont pas pris en compte dans la simulation. D'un côté, la mise en cascade des mesures sous pointes ne présente aucun effet dû à la mise en boîtier (ni transition, ni interconnexion). De l'autre, les résultats de la compression présentent uniquement les effets des transitions et interconnexions sur le fonctionnement global du module. Cette comparaison permet d'évaluer la dégradation apportée par les transitions et interconnexions. Celle-ci, indiquée auparavant par les pertes en transmission des segments en entrée ou sortie, peut, grâce à la simulation globale, être évaluée précisément sur le fonctionnement global du boîtier.

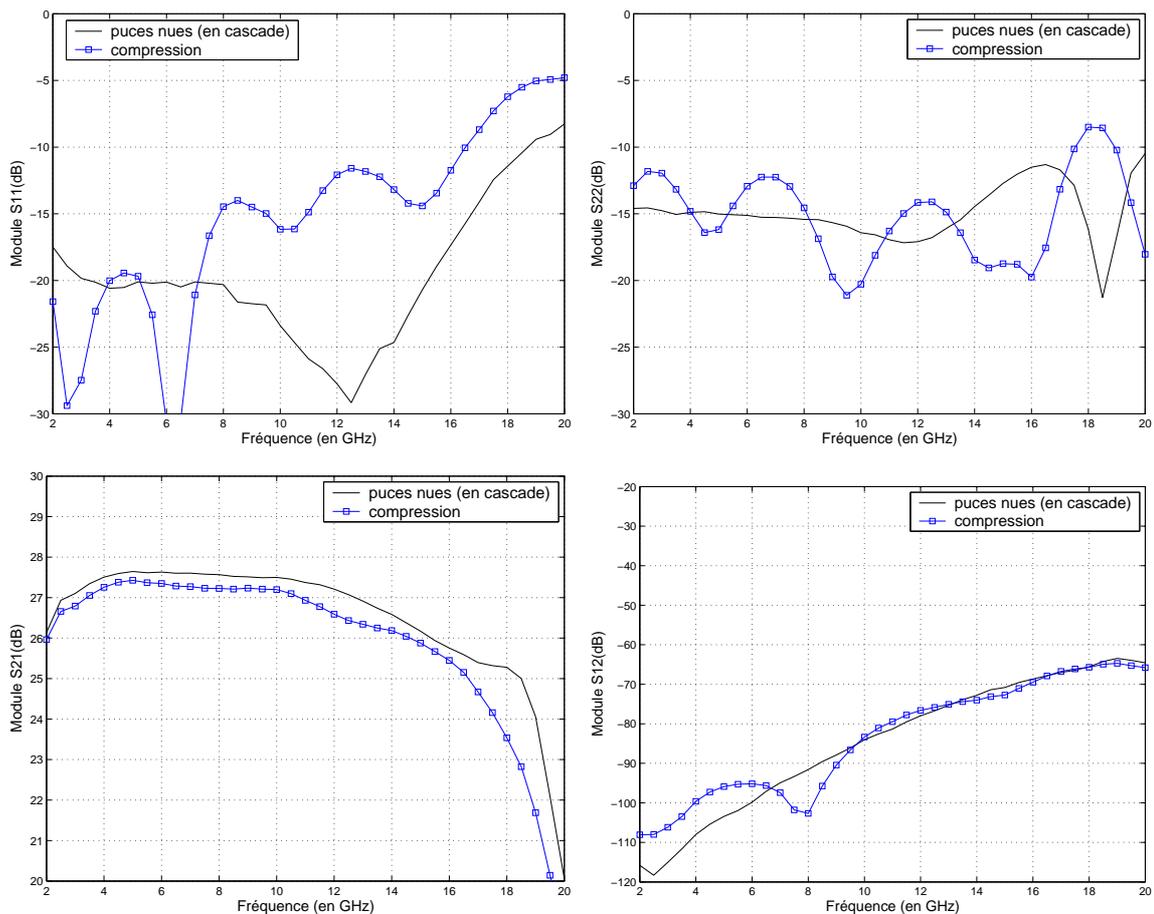


FIG. 5.3.1 – Influence des transitions sur les résultats de simulation du module sans boîtier à l'aide de la compression

En ce qui concerne les paramètres en réflexion, l'influence des transitions est répercutée dans la simulation. On observe l'apparition de pics de résonance, dus aux réflexions successives le long des segments en entrée ou sortie (transitions, interconnexions et puce). Les paramètres en réflexion du boîtier BGA double LNA sont donc améliorés ou dégradés selon la fréquence par rapport aux LNAs seuls, mis en cascade.

Pour un bon fonctionnement et une bonne insertion du module dans un système, le module doit présenter des pertes en réflexion s'insérant dans un gabarit défini par l'application. L'objectif lors de la conception des transitions et interconnexions est que celles-ci ne doivent pas dégrader les performances du MMIC seul. Celui-ci présente typiquement des paramètres en réflexion inférieurs à -10 dB jusqu'à 20 GHz . Donc les paramètres en réflexion d'un module ne doivent pas être supérieurs à -10 dB jusqu'à 20 GHz .

Dans cet exemple, les paramètres en réflexion des LNAs seuls sont inférieurs à -10 dB sur $2 - 19\text{ GHz}$. La simulation à l'aide de la compression permet de prédire que les paramètres en réflexion s'inscrivent toujours dans ce gabarit sur quasiment toute la bande de fréquence. Ils deviennent supérieurs à -10 dB à partir de $16,5\text{ GHz}$ pour le paramètre S_{11} et entre 17 et 19 GHz pour le paramètre S_{22} . La simulation a permis de vérifier que les paramètres en réflexion propres à la puce ne sont que peu dégradés par les transitions et interconnexions.

Pour le gain, la dégradation moyenne apportée par les transitions et interconnexions sur toute la bande de fréquence est de $0,6\text{ dB}$ et la dégradation particulière à la fréquence de 12 GHz est de $0,5\text{ dB}$.

Enfin, concernant l'isolation du module, il y a peu de différences entre la mise en cascade des mesures sous pointes et les puces en boîtier. Etant donné que le boîtier n'encapsule pas les puces, l'isolation n'est pas modifiée. De plus, ceci confirme que les transitions et interconnexions ne sont pas influentes sur le paramètre de l'isolation.

5.3.2 Illustration de l'influence globale des éléments d'interconnexion

Le test de différentes configurations des éléments d'interconnexion, effectué dans le paragraphe 5.2.3 est repris à l'aide de la méthode de compression. Une fois encore, la méthode de compression permet d'apporter une vision globale (directement au niveau des performances finales) là où l'analyse segmentaire n'apportait qu'une vue partielle (sur des résultats intermédiaires).

La figure 5.3.2 montre que les différentes configurations d'interconnexion ne modifient pas du tout l'isolation du boîtier. De même l'influence sur le gain est négligeable.

L'effet principal s'observe pour les paramètres en réflexion. La diminution de l'inductance série présentée par les bondings améliore donc l'adaptation du boîtier. Pour le cas optimal, le paramètre S_{22} est inférieur à -10 dB sur toute la bande de fréquence alors que pour le cas standard, celui-ci est supérieur à cette valeur entre 17 et 19 GHz . En ce qui concerne le paramètre S_{11} , celui-ci devient supérieur à -10 dB pour une

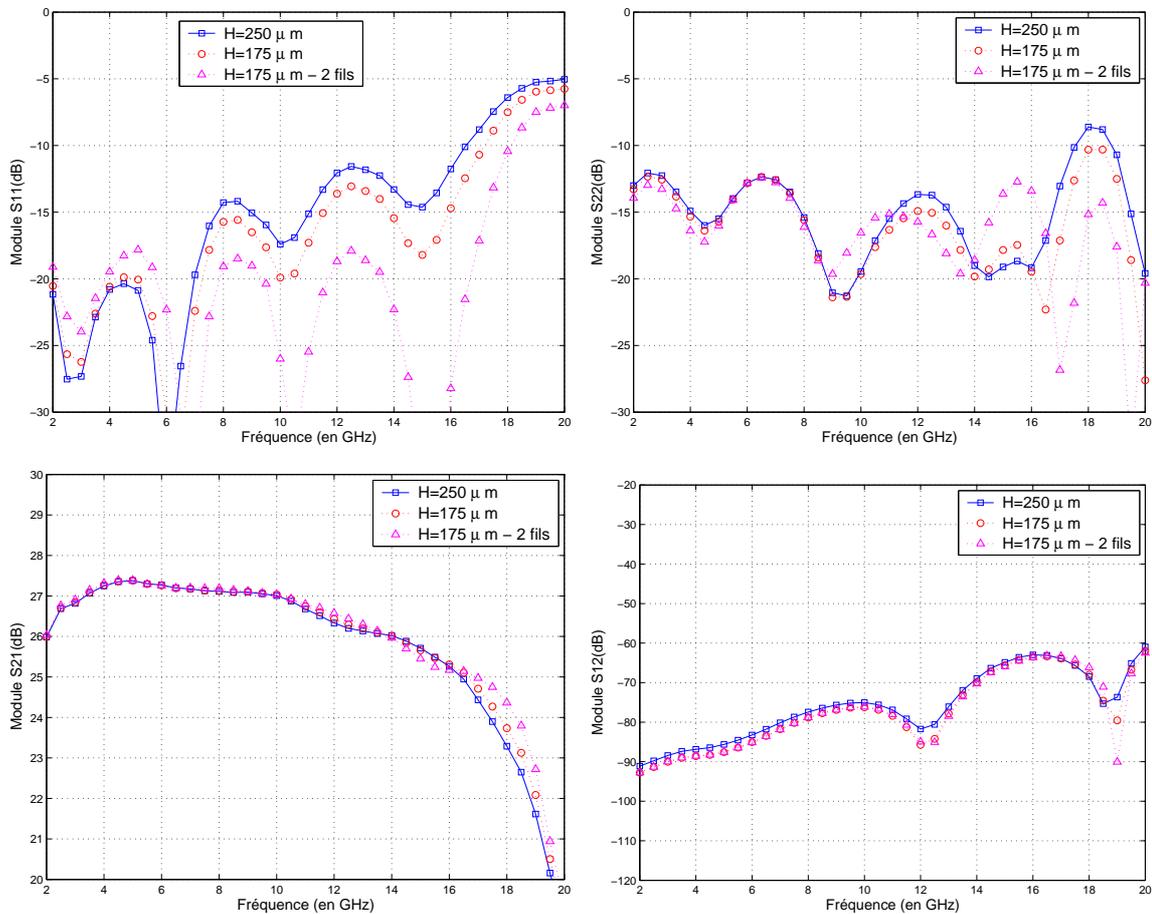


FIG. 5.3.2 – Influence des bondings sur les résultats de simulation du module à l'aide de la compression

fréquence de 18 GHz au lieu de $16,5\text{ GHz}$ dans le cas standard. L'optimisation sur les bondings génère donc une relative amélioration des paramètres en réflexion.

La méthode de compression a permis d'évaluer l'optimisation des bondings sur les résultats globaux des LNAs mis en boîtier. Ces optimisations génèrent essentiellement une amélioration des paramètres en réflexion. Ces améliorations ne sont toutefois pas assez significatives pour valoir la peine d'être réalisées.

La simulation globale permet de montrer que les effets observés sur les interconnexions seules sont ensuite noyées au niveau des performances globales du module.

5.3.3 Vérification de la bonne conception du boîtier BGA double LNA

A titre de vérification et pour compléter cette étude, les résultats de simulation du boîtier BGA double LNA à l'aide de la compression sont comparés aux mesures sur

la figure 5.3.3. Cet exemple de boîtier correspond à une technologie plus élaborée que le boîtier simple LNA qui a servi à la validation de la méthodologie de compression. C'est pour cette raison que l'effet des transitions et des interconnexions a été étudié précisément au préalable.

L'accord entre la simulation à l'aide de la compression et la mesure est relativement bon. Le niveau moyen des paramètres en réflexion est bien prédit. Cependant, la forme exacte de ces paramètres (arches créées par les différentes recombinaisons de TOS), semble difficile à prédire et est très sensible à la connectique de mesure modélisée partiellement. En ce qui concerne l'isolation, un bon accord entre simulation et mesure est observé. Il subsiste un écart négligeable étant donné le faible niveau de ce paramètre et la difficulté de mesure inhérente (annexe C). La gain est comme les autres paramètres bien prédit par la simulation à l'aide de la compression. Un écart moyen inférieur à $0,5\text{ dB}$ est constaté.

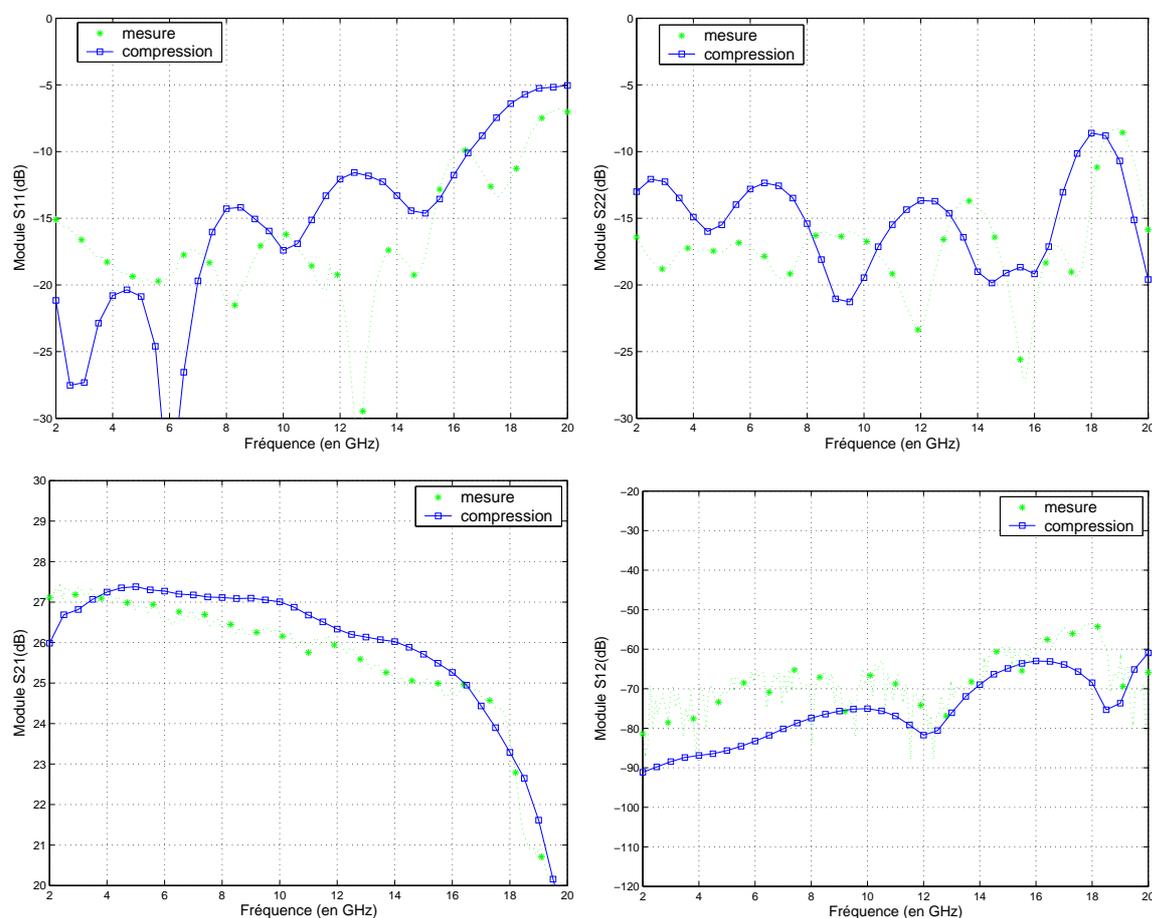


FIG. 5.3.3 – Comparaison de la mesure et de la simulation du module BGA double LNA (avec cadre et capot)

La simulation grâce à la méthode de compression permet de constater la bonne conception de ce module.

5.3.4 Conclusion

En conclusion, étant donné la bonne corrélation entre résultats de simulation et de mesure, l'approche de compression permet de prévoir précisément les caractéristiques globales d'un boîtier MMIC. Il a été démontré dans cette partie que la méthode de compression permet d'évaluer précisément l'influence des transitions et interconnexions sur le fonctionnement global du module.

5.4 Influence globale des effets de couplage EM dus à la mise en boîtier

Dans cette partie, les effets de couplage EM qui peuvent se créer à l'intérieur du boîtier sont étudiés grâce à la méthodologie de compression. Le boîtier double LNA est étudié ici car il a été conçu pour se prêter à des tests sur l'influence de la géométrie du boîtier, géométrie susceptible d'engendrer des effets de couplage EM.

Premièrement, la conception de ce boîtier double LNA (et plus précisément le dimensionnement du cadre) est vérifiée grâce à cette méthodologie de simulation. Puis, toujours grâce à la méthodologie de compression, l'influence de la hauteur du boîtier est étudiée. Des règles de conception sont élaborées grâce à l'analyse de résultats de simulation.

5.4.1 Conception du boîtier

Lors de la conception d'un boîtier (métallique ou à faces métallisées), il est impératif de s'affranchir des phénomènes de résonance de cavité en dimensionnant correctement le cadre. De plus, quand le composant actif en boîtier génère du gain, les phénomènes de résonance peuvent être amplifiés [38].

En effet, une résonance de cavité en stockant l'énergie EM dans l'air, entraîne un fort couplage EM à l'intérieur du boîtier à la résonance. Celui-ci peut provoquer l'instabilité des amplificateurs en boîtier et le dysfonctionnement du module.

En ce qui concerne le boîtier double LNA étudié, les dimensions du cadre sont donc calculées de façon à rejeter la première résonance de la cavité hors de la bande d'utilisation de la puce MMIC.

La première résonance susceptible d'apparaître est le mode TE_{Z110} dont la fréquence f_r est donnée par l'équation 5.4.1.

$$f_r = c \frac{\sqrt{(B^2 + D^2)}}{2BD} \quad (5.4.1)$$

La longueur B de la cavité est fixée par les dimensions internes (lignes de transmission, puces). Ceci conditionne une largeur D maximale. Ici, les dimensions des puces et capacités dans le boîtier nous permettent de choisir une largeur D inférieure. Dans le cas étudié, les dimensions choisies sont $B = 10 \text{ mm}$ et $D = 6,5 \text{ mm}$. Ces

dimensions permettent d'estimer la première fréquence de résonance de cavité dans le vide à $27,5\text{ GHz}$. Un schéma du cadre est présenté sur la figure 5.4.1.

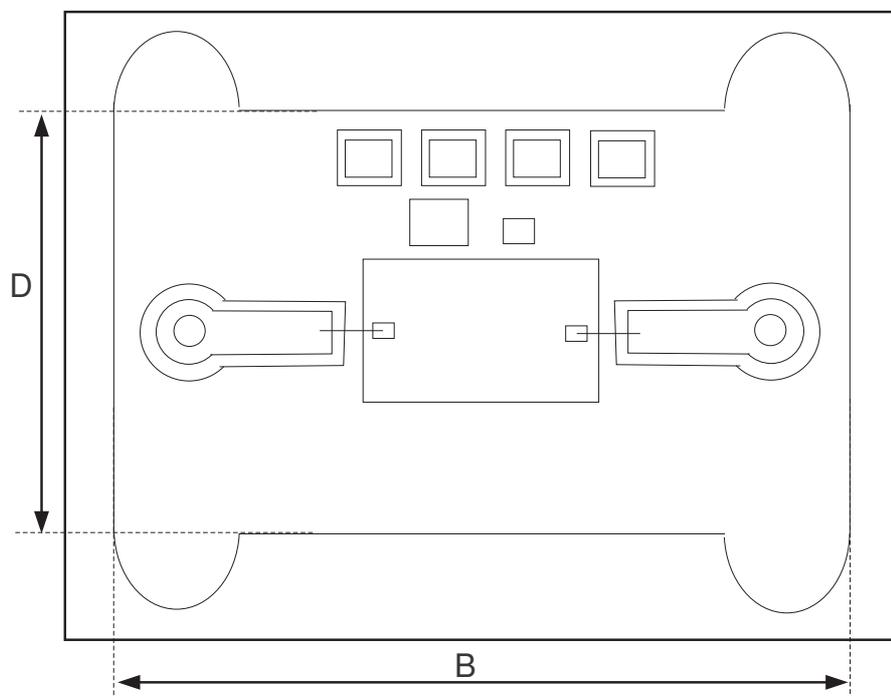


FIG. 5.4.1 – Schéma du cadre métallique

Pour tenir compte de cette résonance dans la simulation circuit d'un MMIC en boîtier, des modèles circuit équivalents [100] sont élaborés. Cependant, comme démontré dans la partie 3.7 lors de l'étude du transistor MESFET en boîtier, la méthode de compression permet beaucoup plus simplement et précisément d'apprécier ce phénomène. Comme indiquée sur la figure 5.4.2, cette résonance apparaît sur le gain du module double LNA pour une fréquence de 27 GHz .

La méthode de compression permet de vérifier que cette fréquence de résonance est bien située en dehors de la bande utile du LNA. Cependant, une étude de stabilité serait nécessaire pour vérifier en toute rigueur si ce phénomène de résonance, amplifié par le gain du montage à cet fréquence, ne perturbe pas la stabilité dans la bande de fréquence utile. La méthodologie de la compression autorise d'ailleurs ce type d'étude.

De plus, la méthodologie de simulation permettrait de déterminer une configuration géométrique qui décalerait cette résonance hors de la bande de fréquence des MMICs ou d'améliorer si nécessaire la stabilité circuit.

Remarque 1 : La fréquence de résonance observée sur le gain du module est décalée de $0,5\text{ GHz}$ par rapport à la fréquence de la cavité vide. Comme indiqué dans [101], la fréquence de résonance de cavité du boîtier varie en fonction du "chargement" de cette

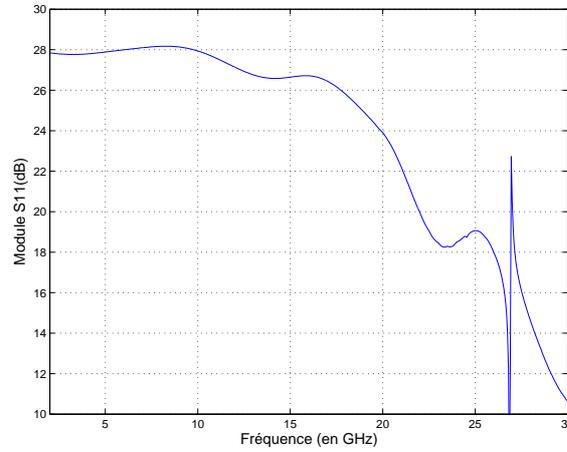


FIG. 5.4.2 – Gain simulé du module double LNA jusqu'à 30 GHz

cavité, c'est-à-dire à cause de la présence du MMIC et des capacités de découplages dans la cavité.

Remarque 2 : Les résultats du gain du module double LNA présentés sur la figure 5.4.2 sont obtenus grâce à une simulation à l'aide de la compression utilisant le modèle circuit du LNA. En effet, les mesures sous pointes ont été effectuées seulement jusqu'à la fréquence de 20 GHz.

5.4.2 Influence de la hauteur du boîtier

Quand les boîtiers sont intégrés dans un module d'émission-réception en trois dimensions, la hauteur du boîtier devient un axe de diminution de l'encombrement des boîtiers. La hauteur des boîtiers peut être un facteur limitant à la réduction de la taille des modules. La hauteur standard des boîtiers est fixée de manière empirique à une valeur $H_{max} = 2,5 \text{ mm}$.

Le module double LNA, dont un schéma est donné sur la figure 4.2.2, est simulé pour plusieurs hauteurs de boîtier différentes. Cette hauteur varie de la hauteur standard $H_{max} = 2,5 \text{ mm}$ à la hauteur minimale permise par l'expérience $H_{inf} = 0,3 \text{ mm}$, qui est inférieure au minimum technologique standard. Ces valeurs sont reportées dans le tableau 5.2.

TAB. 5.2 – Hauteurs de boîtier présentés dans les comparaisons suivantes

H	$H_{min} \text{ (mm)}$						$H_{max} \text{ (mm)}$
<i>plan de masse</i>	0,3	0,5	0,8	1,1	1,5	1,9	2,5
<i>puce</i>	0,15	0,35	0,55	0,95	1,35	1,75	2,35

Les paramètres S issus des simulations à l'aide de la compression pour ces différentes hauteurs sont maintenant présentés.

5.4.2.1 Les paramètres en réflexion

Les résultats de ces différentes simulations pour les paramètres en réflexion sont présentés sur la figure 5.4.3.

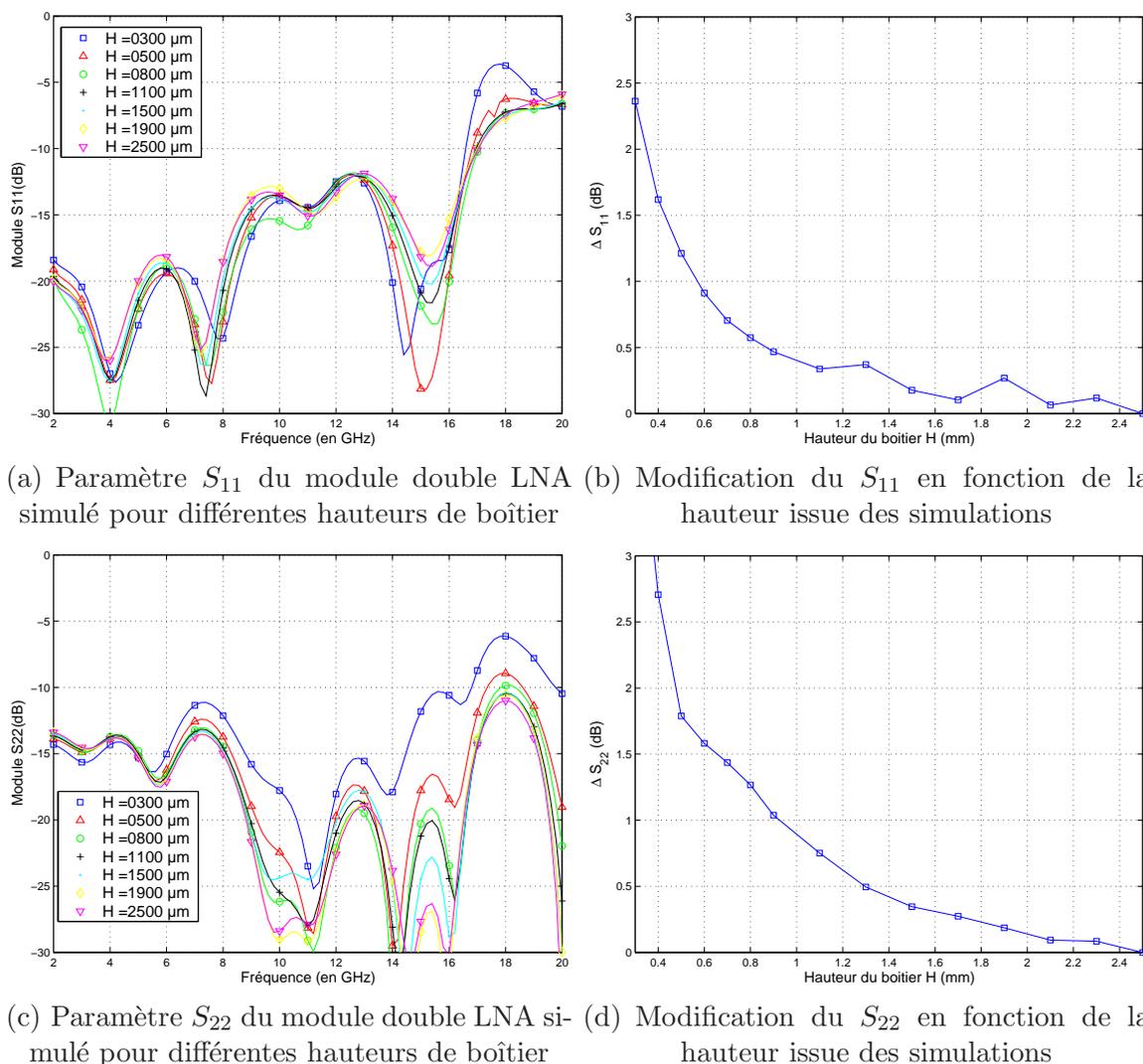


FIG. 5.4.3 – Paramètres S en réflexion du module double LNA simulé pour différentes hauteurs de boîtier et modification en fonction de la hauteur issue des simulations

D'une part, les effets dus à la hauteur du capot sur les paramètres en réflexion sont faibles. Ils deviennent significatifs pour des hauteurs inférieures à $800\mu m$. D'autre part, on peut remarquer que les paramètres en réflexion peuvent être améliorés ou dégradés selon la fréquence quand la hauteur du boîtier diminue.

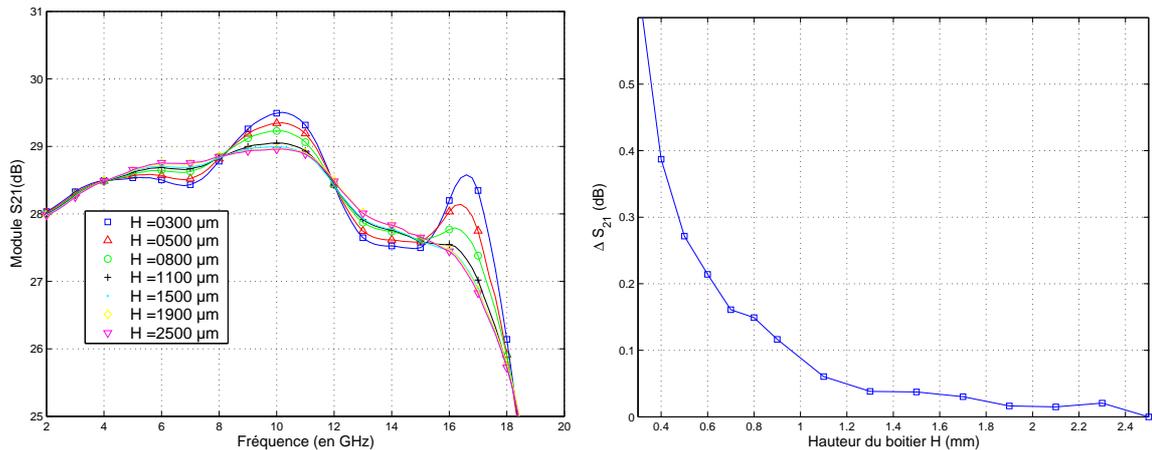
Rappelons que la valeur que ne doivent pas excéder les paramètres en réflexion est de -10dB , valeur maximale des paramètres en réflexion de la puce seule. Le paramètre S_{11} pour la hauteur standard, devient supérieur à -10dB pour une fréquence de 17GHz . La diminution de la hauteur du boîtier ne rend pas le paramètre S_{11} supérieur à -10dB pour des fréquences inférieures. Le paramètre S_{22} est inférieur au gabarit de -10dB sur toute la bande pour la hauteur standard. Il devient supérieur à -10dB pour des fréquences supérieures à 18GHz quand la hauteur devient inférieure à $500\mu\text{m}$. En ce qui concerne ces paramètres, la diminution de la hauteur du boîtier peut donc s'envisager jusqu'à $500\mu\text{m}$.

Les figures 5.4.3(b) et 5.4.3(d) présentent la modification moyenne des paramètres S_{11} et S_{22} sur la bande de fréquence, comme défini par l'équation 4.3.1. Aussi bien pour le paramètre en réflexion en entrée qu'en sortie, cette modification moyenne est inférieure à $3,5\text{dB}$ quelle que soit la hauteur du boîtier. Un abaissement de la hauteur du boîtier jusqu'à la valeur minimale technologique standard ($600\mu\text{m}$) génère une modification moyenne de seulement 1dB pour le paramètre S_{11} et $1,5\text{dB}$ pour le paramètre S_{22} .

Finalement, en ce qui concerne les paramètres en réflexion, la hauteur du boîtier peut être diminuée jusqu'au minimum technologique standard ($H_{\min} = 600\mu\text{m}$) sans réelle dégradation des performances.

5.4.2.2 Le gain

La figure 5.4.4(a) présente les résultats de simulation de l'influence de la hauteur du boîtier sur le gain du module double LNA.



(a) Gain du module double LNA simulé pour différentes hauteurs de boîtier (b) Modification moyenne du gain issue des simulations en fonction de la hauteur

FIG. 5.4.4 – Gain du module double LNA simulé pour différentes hauteurs de boîtier et modification moyenne en fonction de la hauteur issue des simulations

La diminution de la hauteur du boîtier génère une amélioration ou une diminution du gain selon la fréquence. Il se crée une boucle de contre-réaction à l'intérieur du boîtier. Celle-ci peut ramener une composante en phase ou en opposition de phase de la sortie sur l'entrée, ce qui entraîne l'apparition de ces ondulations. Ces ondulations peuvent être préjudiciables dans certaines applications qui requièrent un gain plat sur une large bande de fréquence. Cependant, l'amplitude des ondulations n'est significative que pour des hauteurs de boîtier faibles.

La figure 5.4.4(b) présente la modification moyenne sur la bande de fréquence du gain en fonction de la hauteur du boîtier. Les effets de la diminution de la hauteur du boîtier sur le gain sont faibles. La modification moyenne est inférieure à $0,6 \text{ dB}$, qui est la déviation moyenne pour la hauteur minimale ($H = 0,3 \text{ mm}$). Un abaissement de la hauteur du boîtier jusqu'à la hauteur technologique minimale $H_{min} = 600 \mu\text{m}$, génère une modification moyenne inférieure à $0,215 \text{ dB}$.

A partir d'une spécification sur la dégradation moyenne maximale acceptable sur le gain, la méthodologie de compression permet de donner une valeur de hauteur de boîtier minimale. Par exemple, si la spécification moyenne est de $0,1 \text{ dB}$ sur le gain, la hauteur du boîtier peut-être abaissée jusqu'à $0,8 \text{ mm}$.

Un traitement identique peut être effectué pour la dégradation particulière pour chaque fréquence ($\delta S_{21}(f_n)$). Dans ce cas, les écarts maximum entre le gain pour le boîtier à hauteur standard et pour différentes hauteurs peuvent être plus importants pour certaines fréquences. Pour la hauteur $H_{inf} = 300 \mu\text{m}$, cet écart est de 2 dB pour une fréquence de 17 GHz .

De la même façon que pour la dégradation moyenne, il est possible d'appliquer une spécification sur la dégradation maximale acceptable sur le gain quelle que soit la fréquence. Si la modification pour chaque fréquence doit être inférieure à $0,1 \text{ dB}$, c'est-à-dire $|\delta S_{21}| \leq 0,1 \text{ dB}$, alors la hauteur du boîtier peut être abaissée jusqu'à $1,3 \text{ mm}$ seulement.

5.4.2.3 L'isolation

La figure 5.4.5(a) présente les résultats de simulation de l'influence de la hauteur du boîtier sur l'isolation du module double LNA.

La diminution de la hauteur du boîtier génère une dégradation remarquable de ce paramètre. Pour une fréquence de 12 GHz , une dégradation maximale de 20 dB est observée entre le module avec la hauteur de boîtier standard et à hauteur minimale. Le paramètre S_{12} passe d'un niveau de -70 dB pour la hauteur standard à un niveau de -50 dB pour la hauteur minimale. Le paramètre d'isolation est le paramètre le plus sensible aux effets de couplage EM à l'intérieur du boîtier.

S'il est spécifié que l'isolation doit être supérieure à 50 dB sur la bande de fréquence, alors la hauteur du boîtier peut être abaissée jusqu'à $800 \mu\text{m}$.

La figure 5.4.5(b) présente la modification moyenne sur la bande de fréquence de l'isolation en fonction de la hauteur du boîtier. Cette dégradation est maximale pour la hauteur minimale et de l'ordre de 20 dB .

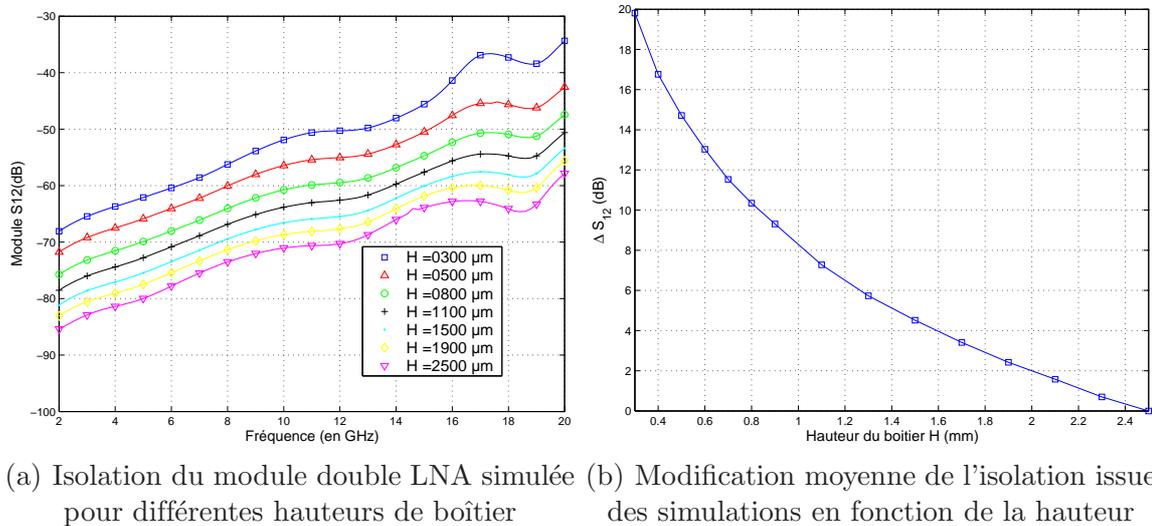


FIG. 5.4.5 – Isolation du module double LNA pour différentes hauteurs de boîtier et modification en fonction de la hauteur

De la même façon que pour le gain, à partir d'une spécification sur la dégradation moyenne maximale acceptable, il est possible de déterminer la hauteur correspondante. Si par exemple, celle-ci est fixée à 8 dB , la hauteur du boîtier peut être abaissée jusqu'à 1 mm .

Il est possible d'appliquer cette spécification sur la dégradation quelle que soit la fréquence. Dans ce cas, une dégradation maximale de 8 dB sur l'isolation entraîne un choix d'une hauteur minimale de $1,1\text{ mm}$.

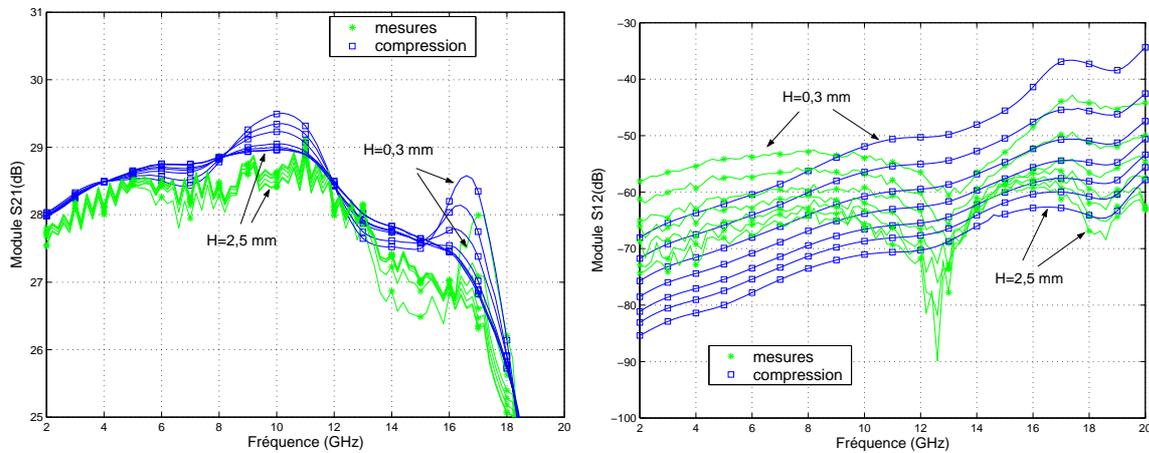
5.4.2.4 Vérification des résultats de simulation

Cette étude sur l'influence de la hauteur du boîtier, effectuée en simulation, a aussi été réalisée expérimentalement. La figure 5.4.6(a) montre la comparaison de l'influence de la hauteur, en mesure et en simulation, sur le gain. Il est constaté que mise à part la légère surévaluation du gain en simulation, la dispersion du gain en fonction de la hauteur du boîtier est équivalente en simulation par la compression et en mesures.

La figure 5.4.6(b) montre la comparaison de l'influence de la hauteur constatée en mesure et en simulation sur le paramètre de l'isolation (paramètre le plus sensible à la variation de la hauteur).

Mis à part l'écart observé en mesure à $12,5\text{ GHz}$, l'accord entre mesures et simulations est bon. La dégradation de l'isolation en fonction de la hauteur du boîtier observée en mesure est en bonne corrélation avec celle prévue en simulation.

La figure 5.4.7 présente la comparaison de la dégradation moyenne sur la bande de fréquence des paramètres S, en mesure et en simulation. L'accord est bon pour tous les paramètres S, ce qui confirme la validité de la méthodologie de compression et la validité des règles de conception énoncées.



(a) Gain simulé et mesuré pour les différentes hauteurs de boîtier énoncées dans le tableau 5.2 (b) Isolation mesurée et simulée pour les différentes hauteurs de boîtier énoncées dans le tableau 5.2

FIG. 5.4.6 – Isolation mesurée du module double LNA pour différentes hauteurs de boîtier

5.4.2.5 Conclusion

La méthodologie de compression a permis d'étudier l'influence de la hauteur du boîtier sur le module double LNA. Les effets les plus remarquables sont observés sur le paramètre de l'isolation [97]. La diminution de la hauteur du boîtier, en augmentant le niveau de couplage à l'intérieur du boîtier, dégrade de façon remarquable l'isolation du module.

Les effets sur les paramètres en réflexion sont de faible amplitude. La diminution de la hauteur du boîtier ne perturbe que très peu ces paramètres.

Les effets sur le gain sont assez faibles. La hauteur doit être fortement diminuée pour observer des effets significatifs. Cependant, pour ces hauteurs apparaissent des ondulations qui peuvent être préjudiciables.

Finalement, d'après des spécifications sur chaque paramètre (dégradation moyenne, dégradation selon la fréquence ou gabarit), il est possible de déterminer les dimensions à respecter grâce à la simulation à l'aide de la méthodologie de compression. A partir de ces spécifications, on a pu déterminer des règles de conception sur le choix de la hauteur des boîtiers intégrant des LNAs. La spécification la plus drastique autorise un choix d'une hauteur réduite de $1,3\text{ mm}$.

Ces règles de conception sur la hauteur des boîtiers déduites des résultats de simulation ont été confirmées par les mesures, comme le prouvent les résultats des figures 5.4.6 et 5.4.7.

Quand on souhaite intégrer ces boîtiers dans un module, une réduction de la taille des modules et donc des boîtiers peut être requise. D'un point de vue EM, pour un boîtier contenant des LNAs, une diminution de $1,2\text{ mm}$ par rapport à la hauteur

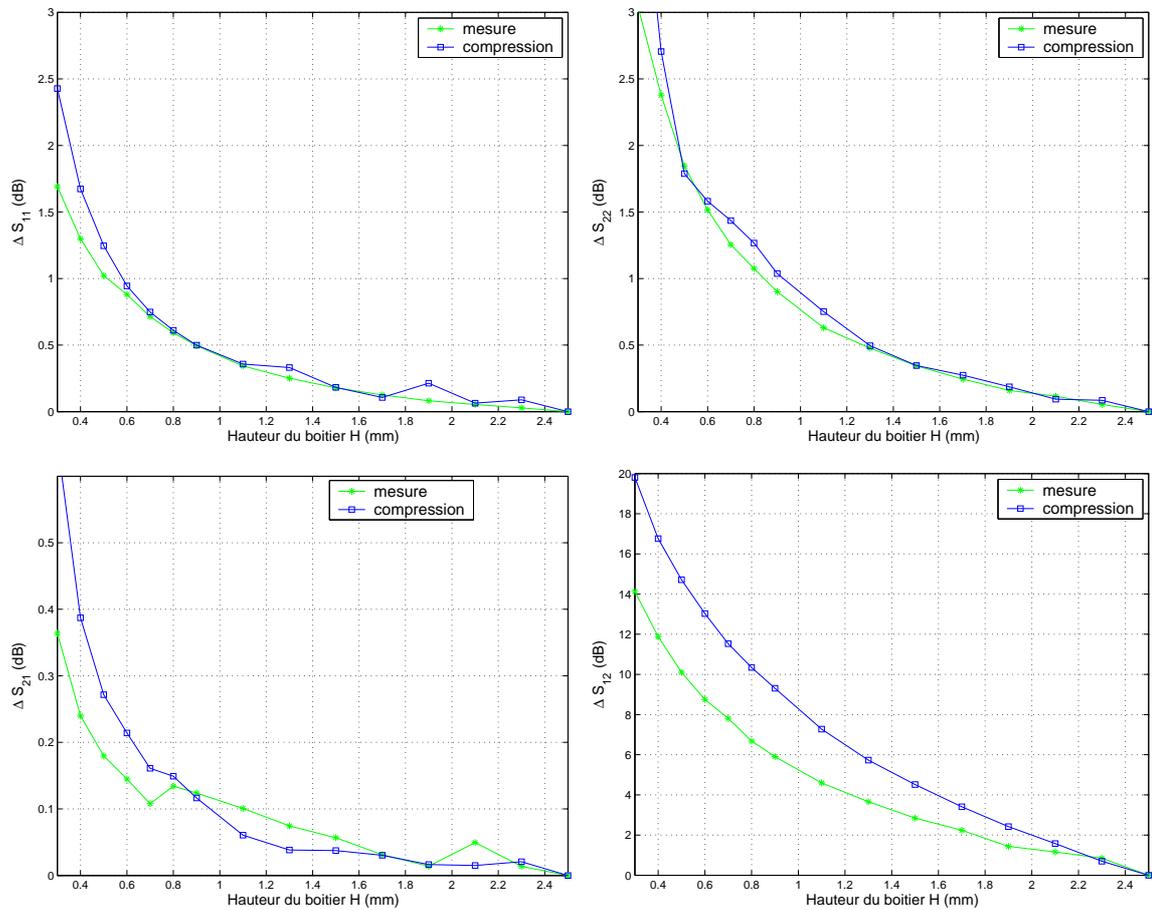


FIG. 5.4.7 – Modification moyenne des paramètres en fonction de la hauteur du boîtier - Résultats de mesures et de simulation par la compression

standard peut être envisagée sans dégradation des performances, comme le montre la figure 5.4.8. Cette possibilité de réduction de hauteur offre donc des perspectives intéressantes pour une plus forte intégration des modules.

5.4.3 Influence du positionnement des amplificateurs MMIC dans le boîtier

Dans la partie précédente, l'influence de la hauteur des boîtiers a été mise en évidence et prédite par l'approche de compression, puis confirmée par des mesures. Cette influence est due au couplage EM qui se crée à l'intérieur du boîtier. Les effets de couplage EM sont sensibles à la géométrie du boîtier et sans doute à la configuration géométrique à l'intérieur de celui-ci. Dans cette section, l'influence du positionnement des LNAs dans le boîtier est étudiée [102].

La configuration du module double LNA permet de modifier la position des LNAs dans le boîtier. En effet, il est possible de polariser les LNAs par des plots situés

5.4 INFLUENCE GLOBALE DES EFFETS DE COUPLAGE EM DUS À LA MISE EN BOÎTIER 139

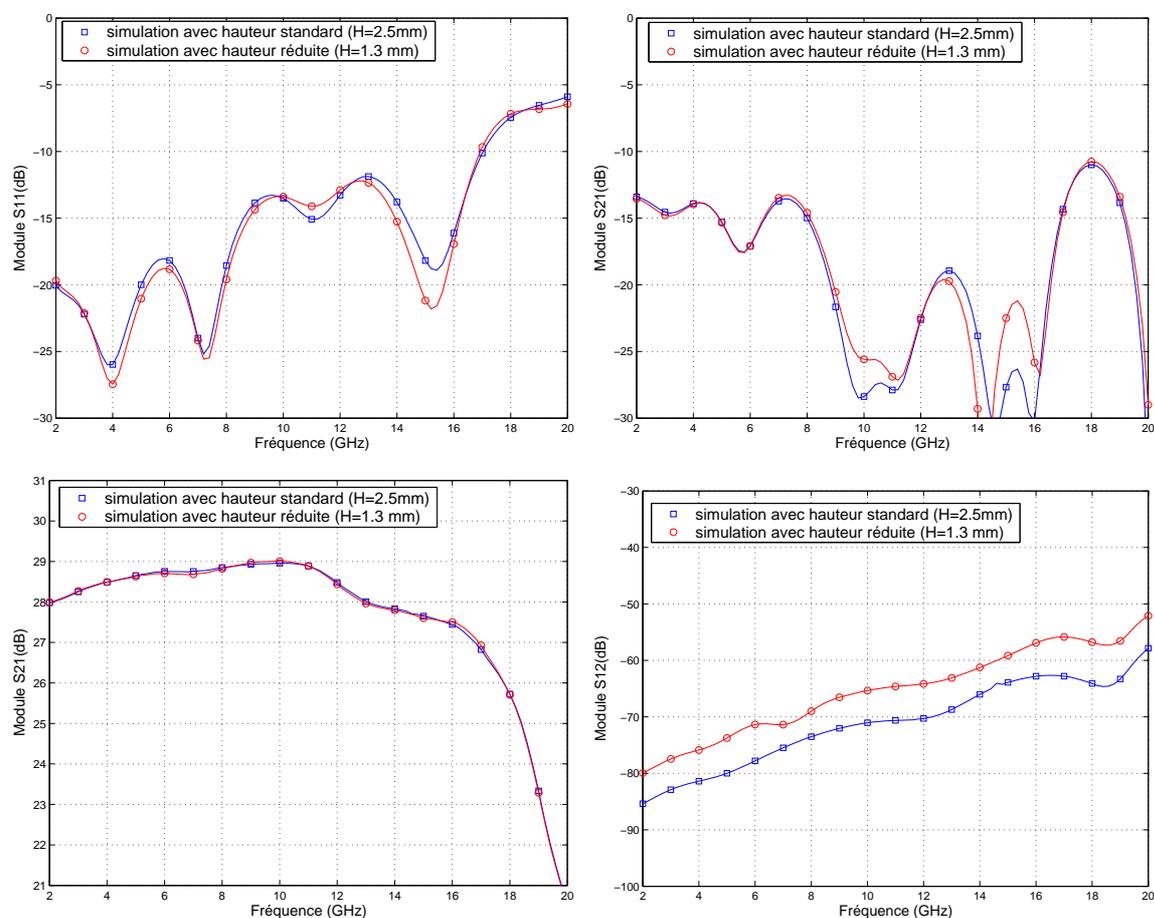


FIG. 5.4.8 – Comparaison des simulations pour un boîtier à hauteur standard et à hauteur réduite

du même côté du LNA. Ainsi, le cadre peut être décalé de façon à ce que les puces n'occupent plus une position centrale dans le boîtier. Elles sont alors positionnées près d'un côté du cadre comme le montre la figure 5.4.9 qui représente une photographie de ce montage.

5.4.3.1 Observation de la distribution des champs à l'intérieur du boîtier

Lors de la conception du boîtier, les dimensions du cadre ont été choisies pour rejeter la première fréquence de résonance de cavité hors de la bande de fonctionnement du LNA. Le mode de cette résonance est TEz_{110} et la fréquence est de 27 GHz . La figure 5.4.10 montre la répartition du champ électrique à la fréquence de résonance. Il est remarqué que le champ électrique est très intense au centre de la cavité, à l'emplacement traditionnel des puces MMIC. Cette résonance peut générer un dysfonctionnement du module comme démontré dans le paragraphe 5.4.1.

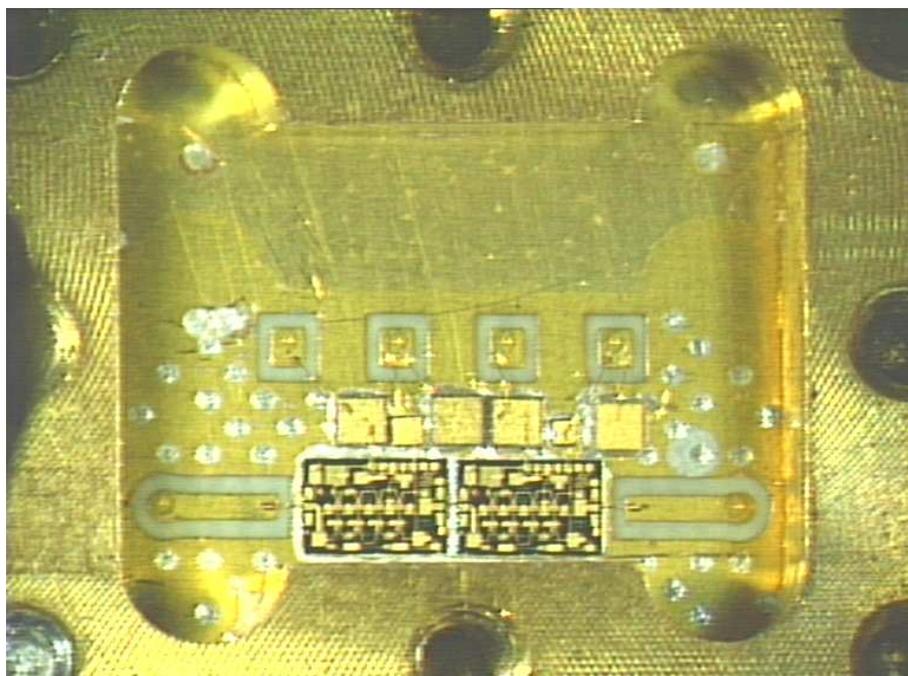


FIG. 5.4.9 – Photographie du module double LNA avec puces décentrées

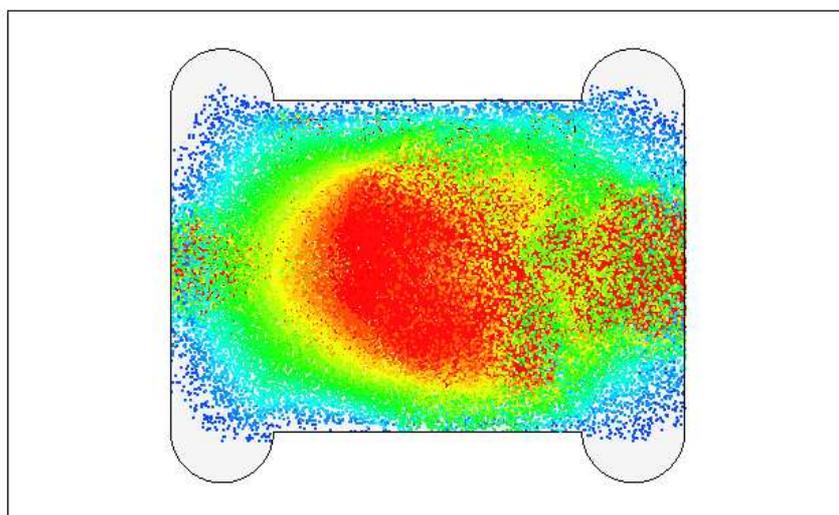


FIG. 5.4.10 – Distribution du champ électrique à l'intérieur du boîtier pour la fréquence de résonance (27 GHz)

Il est possible que ce phénomène de résonance soit aussi influent pour des fréquences inférieures. La figure 5.4.11 montre la répartition des champs à la fréquence

de 18 GHz dans le cas du boîtier avec les LNAs centrés et décentrés. Cette fréquence est la fréquence maximale de la bande de fonctionnement du LNA, et donc la plus proche de la fréquence de résonance dans la bande.

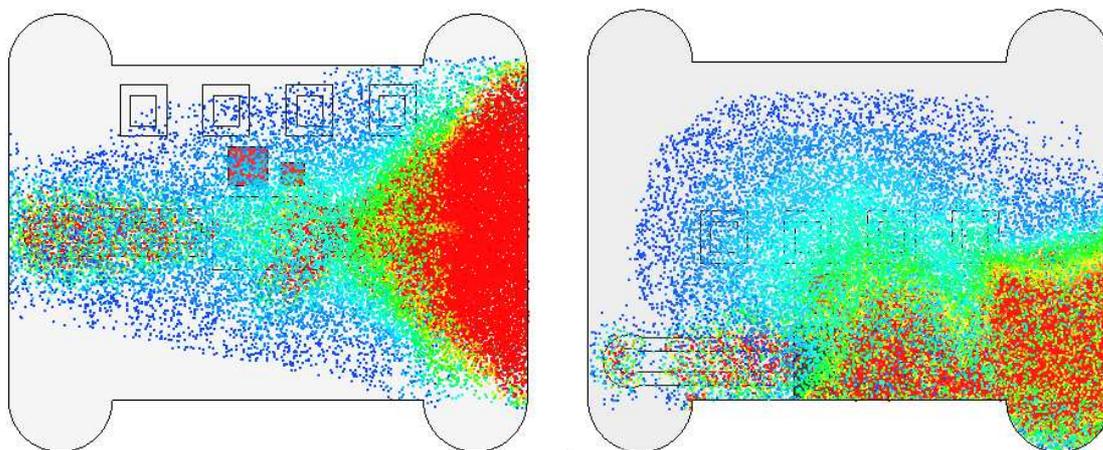


FIG. 5.4.11 – Distribution du champ électrique à l’intérieur de la cavité avec les LNAs centrés ou décentrés pour une fréquence de 18 GHz

Il est constaté que la distribution du champ électrique dans le boîtier commence à s’intensifier au centre de la cavité pour cette fréquence. Ceci est particulièrement remarquable quand les puces ne sont plus placées au centre de la cavité. Dans cette configuration, il semble que la puce MMIC soit moins exposée à ce champ électrique responsable du couplage à l’intérieur de la cavité. Une partie de ce champ électrique est piégé au centre de la cavité. On s’attend donc à ce que les effets dus au couplage EM à l’intérieur du boîtier soient moins importants dans une configuration où les 2 LNAs sont décentrés que dans la configuration où ils sont centrés.

Remarque : Procédé d’obtention des distributions de champs L’obtention des distributions de champ est effectuée de la même manière que pour obtenir les champs lointains pour des structures rayonnantes intégrant des composants actifs. Ceci a été réalisé dans [103] pour une antenne dipôle chargée par une diode, dans [104] pour le calcul du rayonnement d’une grille d’amplification distribuée spatialement, ou encore une antenne avec oscillateur [105].

La partie passive a été simulée une première fois grâce au simulateur EM pour toutes les fréquences (fondamental et n premiers harmoniques). Ensuite, la simulation circuit finale de la compression est effectuée à l’aide de l’outil d’équilibrage harmonique en utilisant le modèle circuit non linéaire de l’amplificateur. Cette simulation nous permet d’obtenir les puissances sur chaque port de la matrice de compression pour toutes les fréquences, les n harmoniques et surtout la fréquence fondamentale qui est la fréquence d’observation.

La distribution de champs, calculée auparavant pour la fréquence centrale de la bande, est recalculée pour la fréquence d’observation. Dans ce calcul, les puissances

issues de la simulation circuit sont injectées sur les ports (internes et externes) grâce au post-traitement du simulateur EM. Les ports internes présentent dans ce calcul une impédance de 50Ω , car le circuit est considéré sans désadaptations entre le MMIC et les plots qui supportent les ports internes.

5.4.3.2 Etude de l'influence du positionnement grâce aux simulations à l'aide de la compression

Pour évaluer l'influence des effets de couplage EM quand les amplificateurs MMIC ne sont plus positionnés au centre de la cavité, la méthodologie de compression est utilisée. Les boîtiers avec les LNAs décentrés sont simulés pour différentes hauteurs de boîtier. Les résultats sont comparés avec les résultats des simulations des boîtiers avec les LNAs centrés pour les mêmes hauteurs de boîtier.

La figure 5.4.12 présente la comparaison des paramètres de gain et d'isolation pour la hauteur standard $H_{max} = 2,5\text{ mm}$.

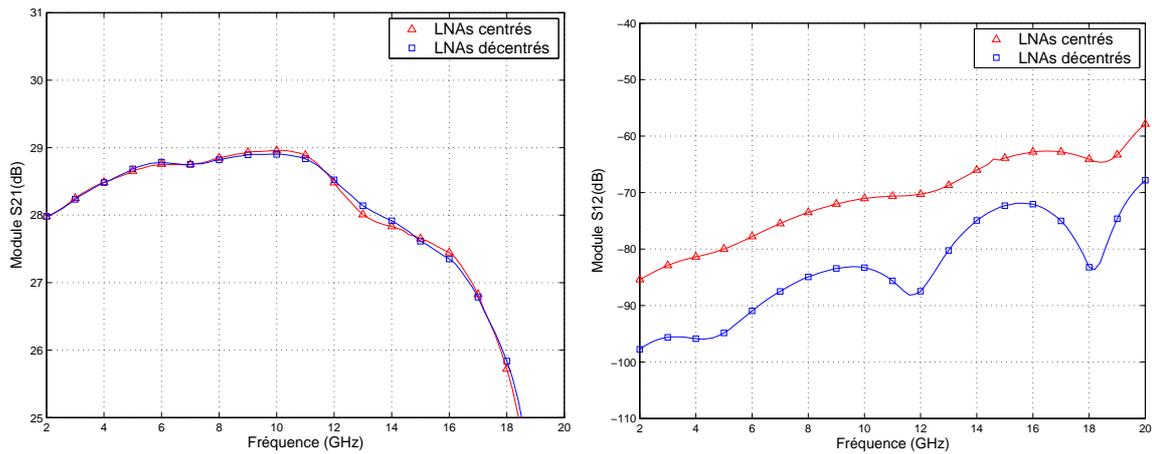


FIG. 5.4.12 – Gain et isolation simulés à l'aide de la compression du boîtier double LNA avec hauteur standard avec les LNAs centrés et décentrés

Le positionnement des LNAs dans le boîtier n'a pas d'influence sur le gain du module double LNA à hauteur standard. Par contre, les résultats sur l'isolation montrent une nette amélioration de ce paramètre. Une amélioration moyenne d'environ 15 dB est constatée grâce au décentrage. Les simulations nous montrent que les effets de couplage EM sur le module double LNA sont moins importants quand le positionnement des puces est décentré.

La hauteur du boîtier est diminuée jusqu'au minimum technologique ($H_{min} = 0,6\text{ mm}$) pour évaluer l'influence du positionnement quand le couplage EM s'intensifie à l'intérieur du boîtier. Les résultats de la comparaison du gain et de l'isolation pour cette hauteur sont présentés sur la figure 5.4.13.

Les résultats de simulation montrent qu'il y a moins d'ondulations sur le gain quand les puces sont décentrées. De plus, comme pour le cas à hauteur standard,

5.4 INFLUENCE GLOBALE DES EFFETS DE COUPLAGE EM DUS À LA MISE EN BOÎTIER143

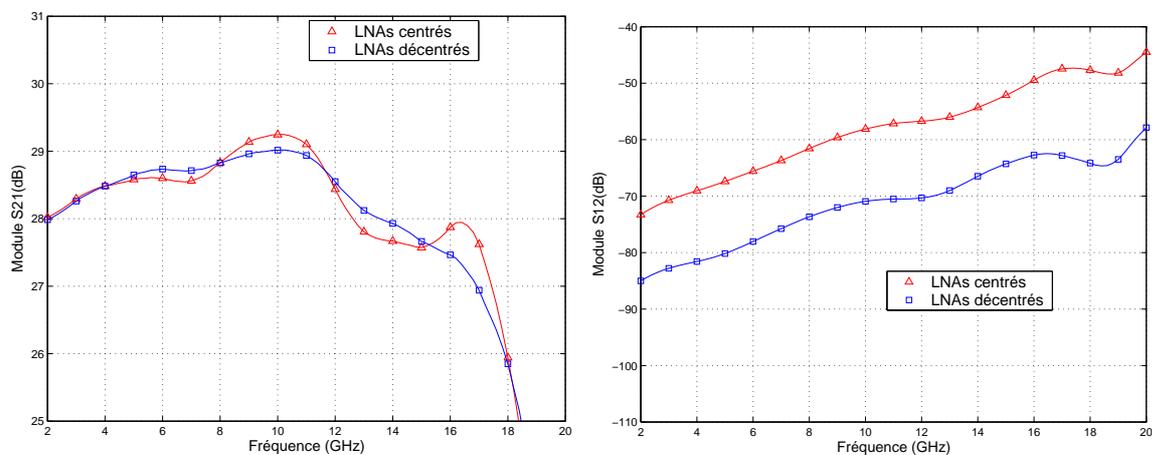


FIG. 5.4.13 – Gain et isolation simulés à l’aide de la compression du boîtier double LNA avec hauteur minimale avec les LNAs centrés et décentrés

une meilleure isolation est observée quand les puces sont décentrées. On observe une amélioration du niveau de l’isolation d’environ 15 dB . Les résultats de la simulation à l’aide de la compression montrent que les effets de couplage EM à l’intérieur du boîtier sont moins importants lorsque les LNAs ne sont plus positionnés au centre du boîtier.

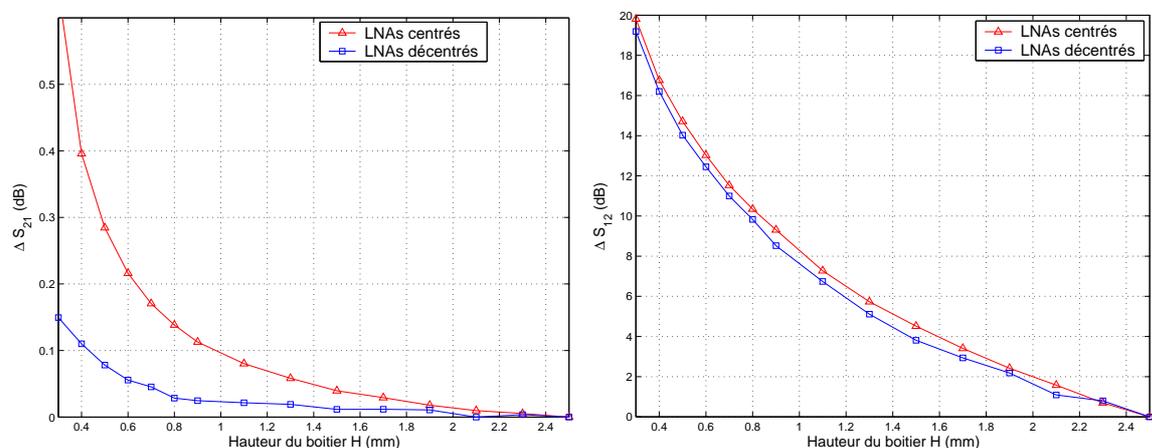


FIG. 5.4.14 – Modification moyenne sur la bande de fréquence du gain et de l’isolation pour le boîtier double LNA avec les puces centrées et décentrées

La dégradation moyenne du gain et de l’isolation en fonction de la hauteur du boîtier quand les puces sont centrées ou décentrées est tracée sur la figure 5.4.14. La dégradation de l’isolation apportée par la diminution de la hauteur du boîtier est peu influencée par le positionnement des LNAs. Celui-ci améliore surtout le niveau de l’isolation d’une valeur non négligeable de 15 dB . Cependant la variation moyenne

du gain en fonction de la hauteur est beaucoup plus faible quand les puces sont décentrées. Pour la hauteur minimale technologique $H_{min} = 0,6 \text{ mm}$, la dégradation moyenne du gain est de $0,05 \text{ dB}$ quand les puces sont décentrées contre $0,215 \text{ dB}$ quand les puces sont centrées. Si la spécification de $0,1 \text{ dB}$ sur la modification moyenne du gain est retenue, le positionnement centré donne une valeur de hauteur de boîtier correspondante de 1 mm . Avec le positionnement décentré, la hauteur qui garantit une modification moyenne inférieure à $0,1 \text{ dB}$ est alors de $0,4 \text{ mm}$.

5.4.3.3 Vérification expérimentale

Le positionnement des LNAs dans le boîtier est relativement influent. Le décentrage des puces améliore les performances en réduisant les effets de couplage EM au dessus des puces. Dans ce cas, l'abaissement de la hauteur du boîtier peut s'envisager jusqu'à des hauteurs très faibles.

Les résultats obtenus par la simulation à l'aide de la compression sont vérifiés par quelques comparaisons avec les mesures. La figure 5.4.15 présente la comparaison des résultats de compression et mesure pour l'isolation et pour le gain en fonction de la hauteur du boîtier, respectivement avec les LNAs centrés et décentrés.

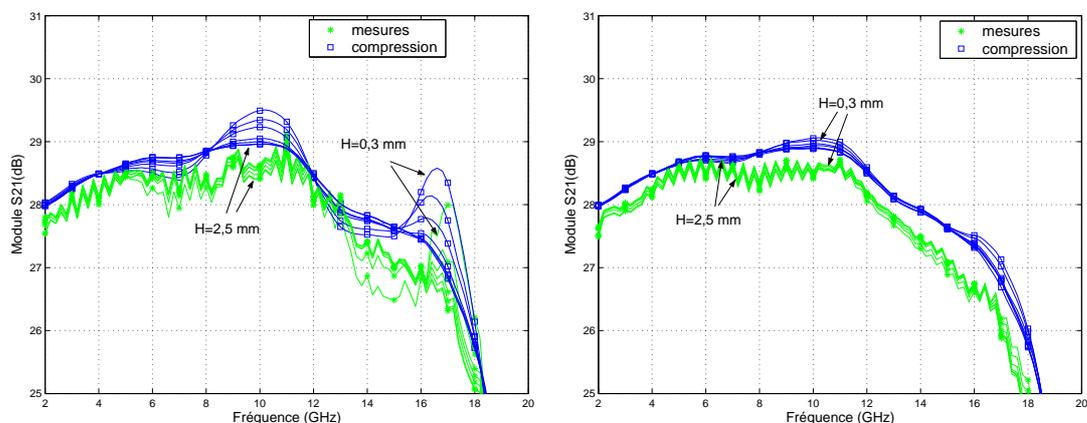
Le niveau d'isolation mesuré quand les puces sont décentrées est plus fort qu'avec le positionnement centré. Cependant l'écart constaté en mesure est inférieur à celui constaté en simulation. Ceci est plus remarquable pour des fréquences inférieures à 10 GHz , où la corrélation entre simulations et mesure est moins bonne. Bien que l'effet dû au décentrage sur l'isolation soit moins remarquable qu'en simulation, il est tout de même constaté de façon non négligeable en mesures.

Les résultats de mesure du gain du boîtier avec les LNAs décentrés montrent une dispersion en fonction de la hauteur du boîtier beaucoup plus faible qu'avec les LNAs centrés. Les ondulations du gain dues à la contre-réaction dans le boîtier quand la hauteur de celui-ci est faible sont beaucoup moins importantes.

La figure 5.4.16 présente la modification moyenne du gain du module double LNA avec les LNAs centrés et décentrés. La variation du gain en fonction de la hauteur constatée en mesure quand les puces sont décentrées est en bonne corrélation avec les résultats de simulation. Ces résultats de mesure confirment que la modification du gain quand la hauteur du boîtier diminue est réduite quand les puces sont décentrées. Le niveau de couplage EM est moins important quand les LNAs sont décentrés.

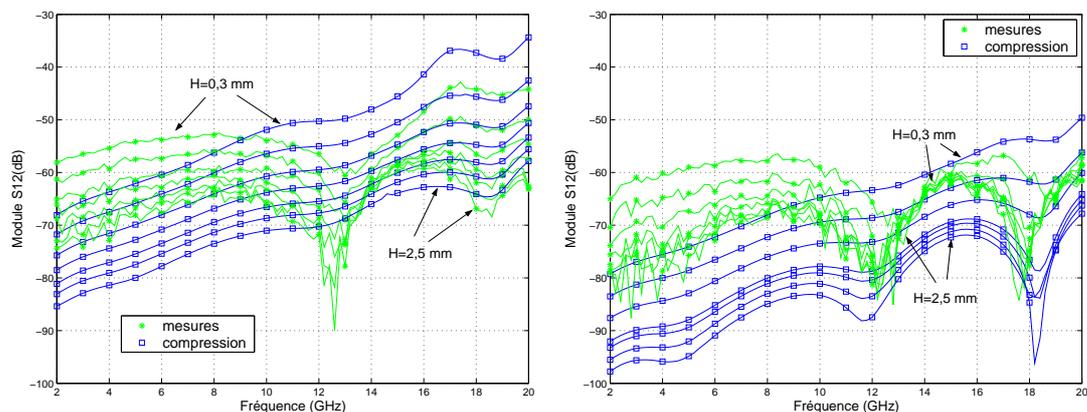
5.4.3.4 Conclusion

Les simulations à l'aide de la compression ainsi que les mesures montrent que les effets de couplage EM à l'intérieur du boîtier sont atténués quand les puces MMIC sont décentrées. Grâce à ce décalage, l'abaissement de la hauteur du boîtier est aisément envisageable jusqu'à des hauteurs très faibles et ceci sans réelles dégradations des performances.



(a) Gain du boîtier double LNA pour différentes hauteurs de boîtier avec les LNAs centrés

(b) Gain du boîtier double LNA pour différentes hauteurs de boîtier avec les LNAs décentrés



(c) Gain du boîtier double LNA pour différentes hauteurs de boîtier avec les LNAs centrés

(d) Isolation du boîtier double LNA pour différentes hauteurs de boîtier avec les LNAs décentrés

FIG. 5.4.15 – Gain et isolation du module double LNA en fonction de la hauteur du boîtier avec les LNAs centrés et décentrés - Résultats de mesure et de compression

5.4.4 Etude de l'influence de la largeur des boîtiers

Dans l'étude précédente, une large partie du boîtier est vide. Ceci est particulièrement remarquable lorsque le positionnement des puces est décentré, comme illustré sur la figure 5.4.9. Il est alors possible de réduire la largeur du boîtier d'une valeur de $6,5 \text{ mm}$ à une valeur de $4,15 \text{ mm}$. Un schéma du boîtier à largeur standard et à largeur réduite est donné sur la figure 5.4.17. Plusieurs simulations ont été effectuées avec différentes hauteurs de boîtier dans cette nouvelle configuration.

La figure 5.4.18 présente la comparaison des paramètres de gain et d'isolation pour la hauteur standard $H_{max} = 2,5 \text{ mm}$. La diminution de la largeur du boîtier a peu d'influence sur le gain du module double LNA à hauteur standard. Par contre, les résultats

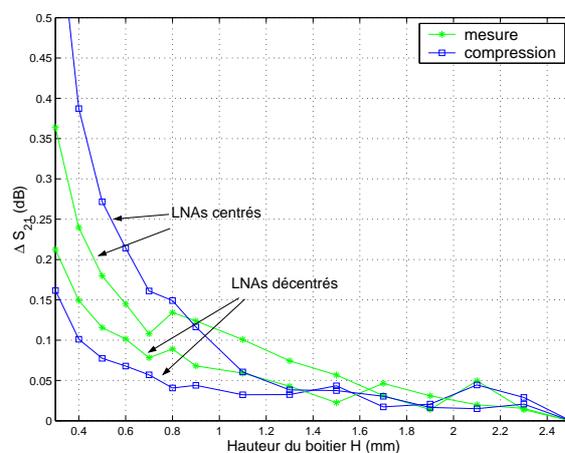


FIG. 5.4.16 – Modification moyenne sur la bande de fréquence mesurée et simulée du gain pour le boîtier double LNA avec les puces décentrées

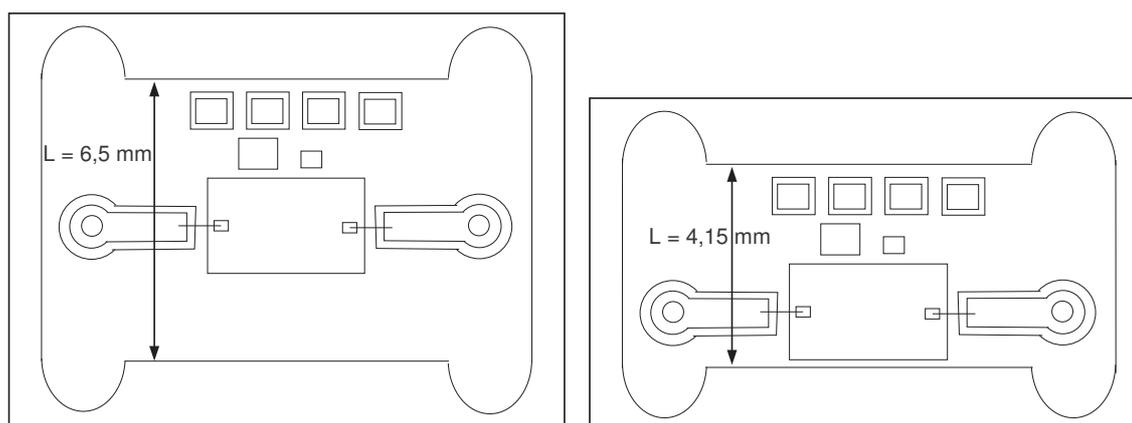


FIG. 5.4.17 – Schéma du boîtier à largeur standard et largeur réduite

sur l'isolation montrent une nette amélioration de ce paramètre. Cette amélioration, d'environ 15 dB est équivalente à l'amélioration constatée grâce au décentrage. Les résultats de simulation montrent que les effets de couplage EM sur le module double LNA sont moins importants quand la largeur est réduite.

La hauteur du boîtier est diminuée jusqu'au minimum technologique ($H_{min} = 0,6\text{ mm}$) pour évaluer l'influence de la largeur quand le couplage EM s'intensifie à l'intérieur du boîtier. Les résultats de la comparaison du gain et de l'isolation pour cette hauteur sont présentés sur la figure 5.4.19.

Les résultats de simulation montrent qu'il y a moins d'ondulations sur le gain quand la largeur est réduite. De plus, comme pour le cas à hauteur standard, une meilleure isolation est observée dans ce cas. On observe une amélioration du niveau de l'isolation d'environ 15 dB . Les résultats de la simulation à l'aide de la compression

5.4 INFLUENCE GLOBALE DES EFFETS DE COUPLAGE EM DUS À LA MISE EN BOÎTIER 147

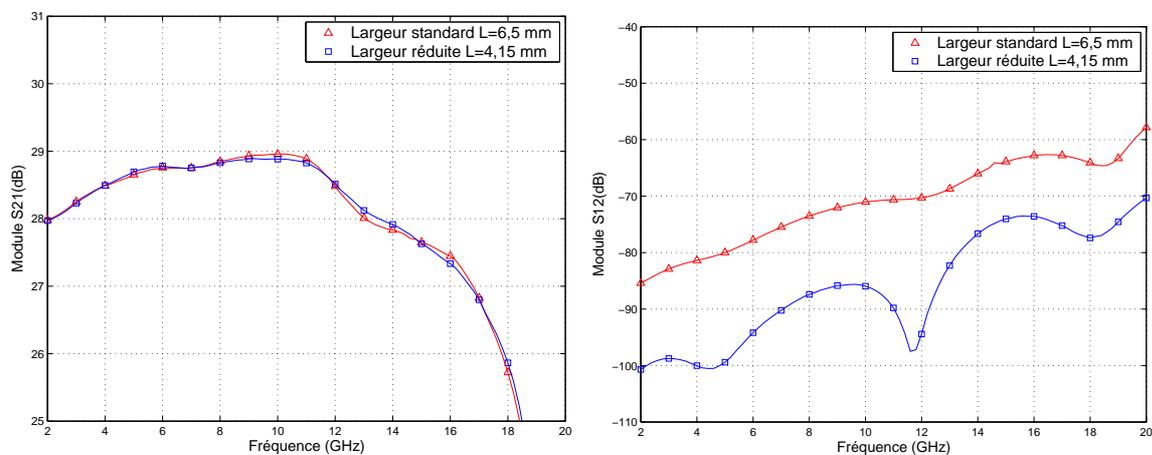


FIG. 5.4.18 – Gain et isolation, simulés à l’aide de la compression, du boîtier double LNA avec largeur standard ou réduite

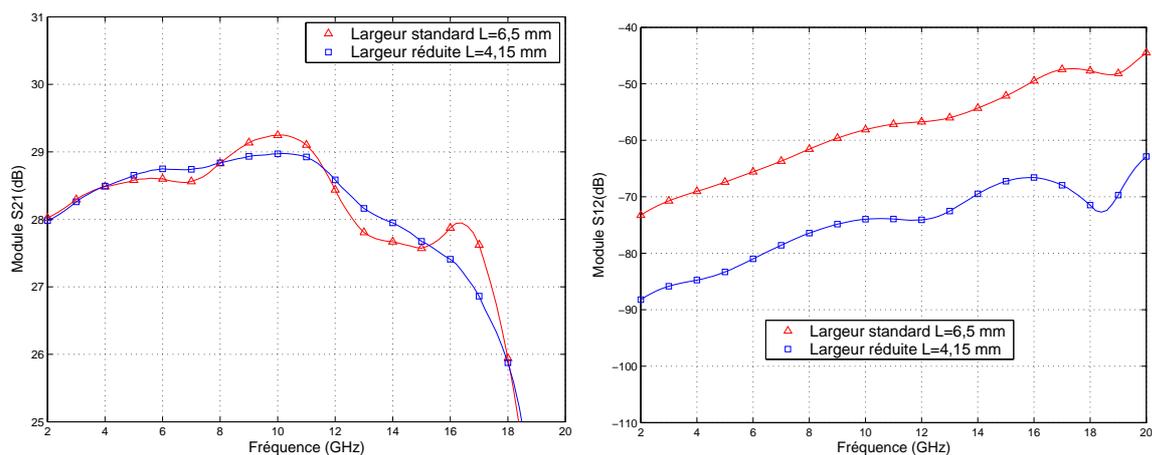
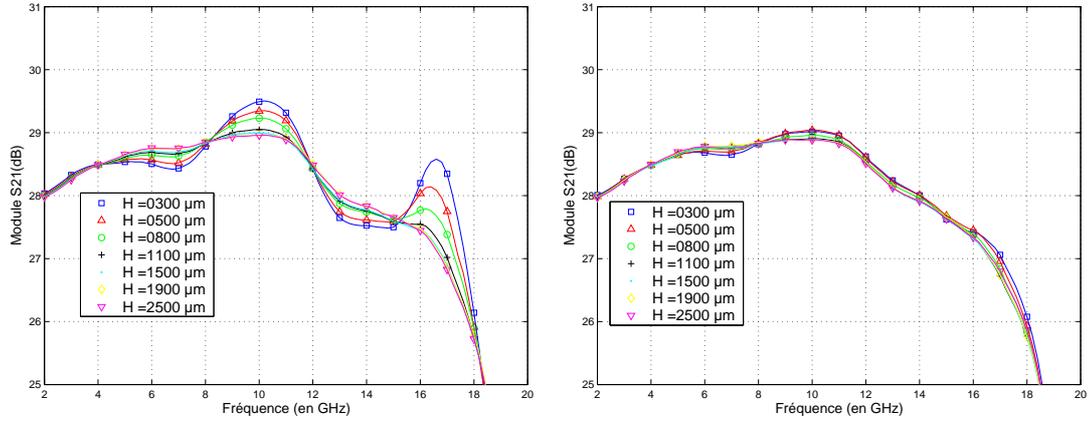


FIG. 5.4.19 – Gain et isolation, simulés à l’aide de la compression, du boîtier double LNA avec hauteur minimale et largeur standard ou réduite

montrent que les effets de couplage EM à l’intérieur du boîtier sont moins importants lorsque la largeur du LNA est réduite. Pour le vérifier, les résultats du gain et de l’isolation du module double LNA pour différentes hauteurs de boîtier sont présentés sur la figure 5.4.20 pour le boîtier à largeur standard et le boîtier à largeur réduite.

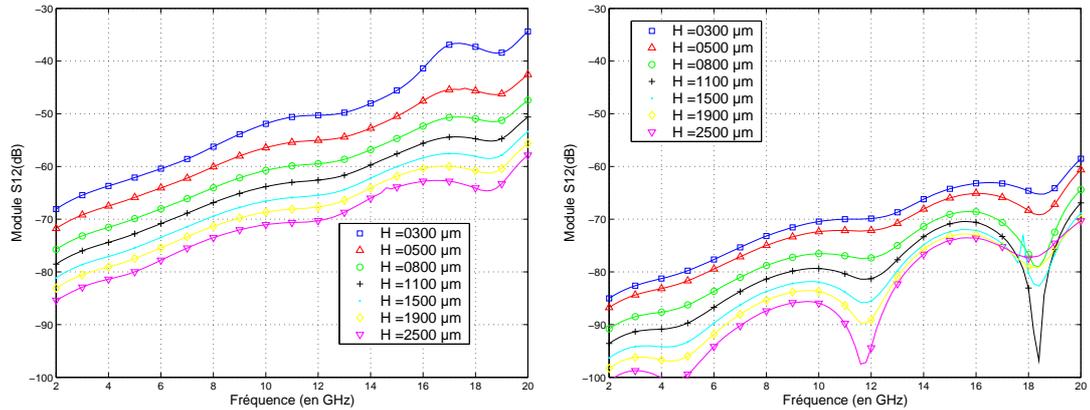
Le niveau d’isolation est meilleur quand la largeur du boîtier est réduite, quelle que soit la hauteur du boîtier. Cependant, la dégradation de l’isolation en fonction de la hauteur du boîtier est équivalente entre le cas avec largeur standard ou réduite, comme le montre la figure 5.4.21.

L’influence de la diminution de la hauteur du boîtier sur le gain est beaucoup moins importante pour une largeur de boîtier réduite, comme illustré sur la figure



(a) Gain du boîtier double LNA pour différentes hauteurs de boîtier avec largeur standard

(b) Gain du boîtier double LNA pour différentes hauteurs de boîtier avec largeur réduite



(c) Isolation du boîtier double LNA pour différentes hauteurs de boîtier avec largeur standard

(d) Isolation du boîtier double LNA pour différentes hauteurs de boîtier avec largeur réduite

FIG. 5.4.20 – Gain et isolation simulés du module double LNA en fonction de la hauteur du boîtier avec largeur standard et réduite

5.4.20. Ceci est confirmé par la figure 5.4.21 qui présente la variation moyenne du gain en fonction de la hauteur du boîtier. Pour la hauteur minimale technologique $H_{min} = 0,6 \text{ mm}$, la dégradation moyenne du gain est de $0,215 \text{ dB}$ pour la largeur standard contre $0,04 \text{ dB}$ pour la largeur réduite. Si la spécification de $0,1 \text{ dB}$ sur la modification moyenne du gain est retenue, une réduction de la hauteur du boîtier à largeur standard était possible jusqu'à 1 mm . En réduisant la largeur, la hauteur qui garantit une modification moyenne inférieure à $0,1 \text{ dB}$ est alors de $0,4 \text{ mm}$.

Les performances obtenues sont aussi bonnes que pour le cas précédent où les LNAs sont décentrés dans le boîtier de largeur $6,5 \text{ mm}$. En réduisant la largeur, les puces sont toujours décalées, mais moins que dans le cas précédent. Donc les LNAs sont un peu plus exposés au couplage EM à cause de ce rapprochement vers la position

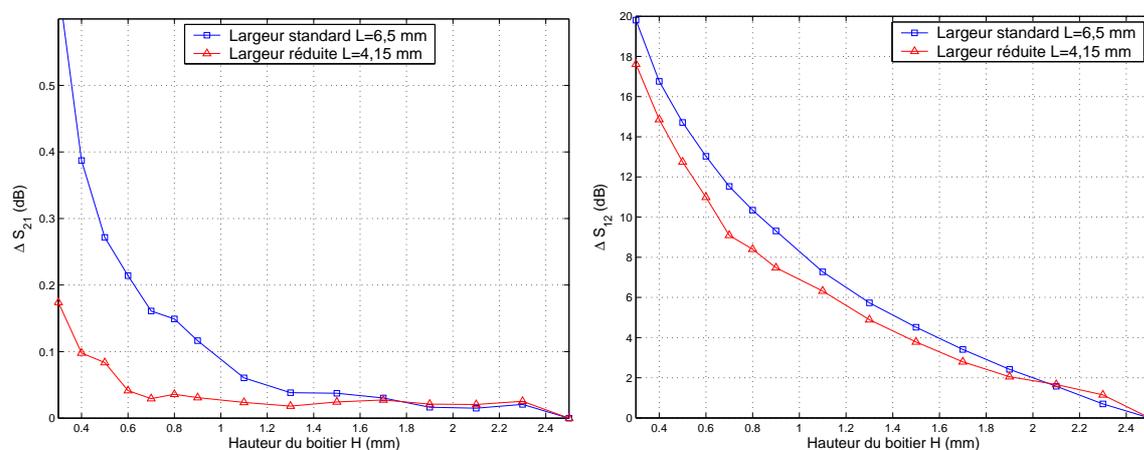


FIG. 5.4.21 – Modification moyenne sur la bande de fréquence du gain et de l'isolation pour le boîtier double LNA avec largeur standard et réduite

centrale. Cependant, la réduction de la largeur du boîtier augmente la fréquence de résonance, donc le couplage à l'intérieur du boîtier est moins intense dans la bande de fréquence de l'étude.

En conclusion, la réduction de la largeur du boîtier diminue les effets de couplage EM à l'intérieur du boîtier. Ces modifications géométriques autorisent une diminution plus importante de la hauteur du boîtier. Plus le boîtier sera compact, plus l'isolation sera forte et moins les effets du couplage EM à l'intérieur du boîtier seront importants.

5.5 Influence du choix du modèle de l'élément localisé

Dans tous les résultats présentés dans ce chapitre, l'élément localisé était représenté par une mesure. Quand les mesures sous pointes des LNAs ne sont pas disponibles, il est possible d'utiliser le modèle circuit du LNA pour jouer le rôle de l'élément localisé. Le modèle circuit est alors modifié en conséquence. Le modèle étant optimisé en présence d'inductances représentant les fils de connexion (bondings), celles-ci sont évidemment retirées du modèle puisqu'elles sont prises en compte dans la simulation EM de la partie distribuée. De plus, les modèles des pastilles sont ôtés du modèle circuit du LNA, car elles aussi sont simulées de façon EM dans la partie passive distribuée où elles supportent les ports internes.

La figure 5.5.1 montre la comparaison entre les résultats issus de la compression utilisant le modèle circuit du LNA et ceux de la compression utilisant les mesures sous pointes et les mesures. Ces résultats sont obtenus pour le boîtier BGA double LNA.

A l'exception du paramètre d'isolation qui est très peu influencé par le choix du modèle, les résultats de l'approche de compression sont très sensibles au choix du modèle de l'élément localisé que constitue le LNA.

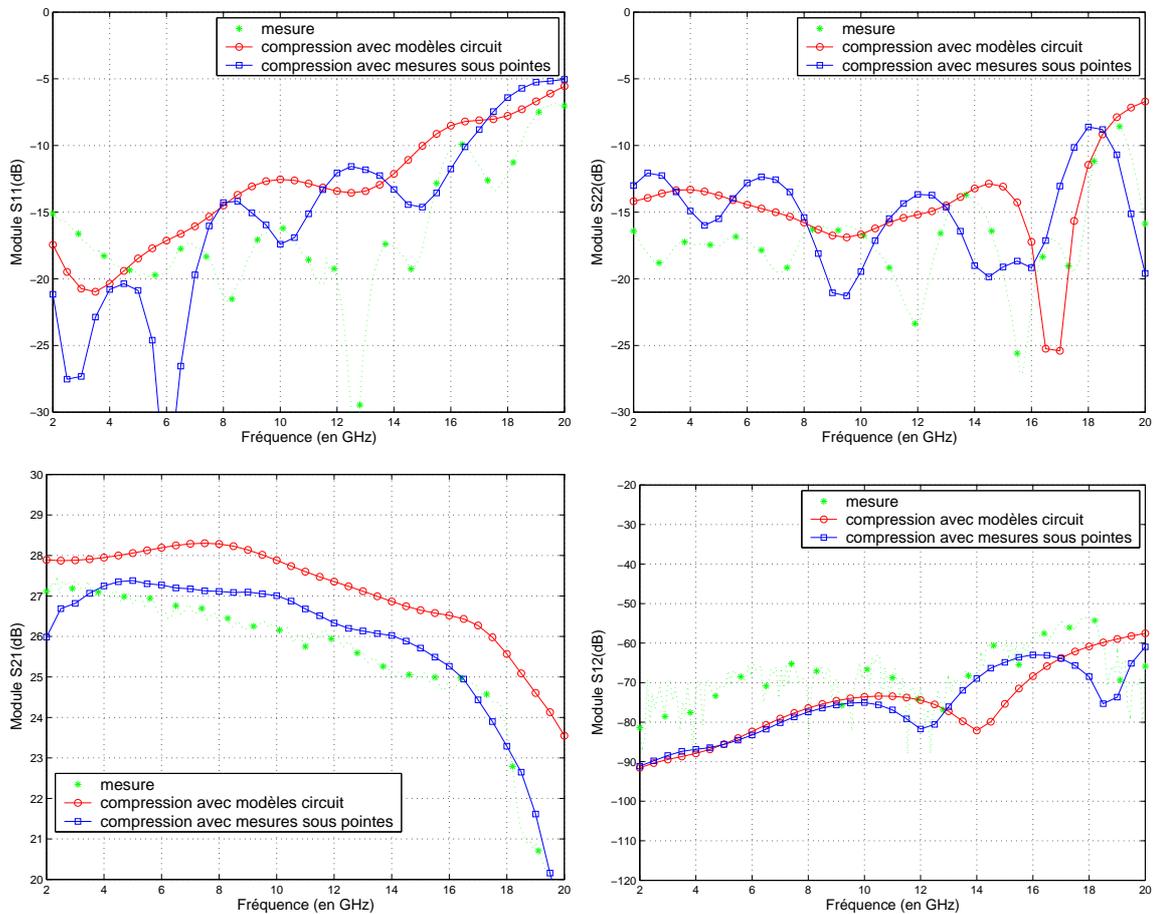


FIG. 5.5.1 – Comparaison des résultats de l’approche de compression utilisant des mesures sous pointes ou un modèle circuit

En ce qui concerne les paramètres en réflexion, des arches créées par les recombinaisons de TOS apparaissent sur les résultats de mesure. Celles-ci sont partiellement prédites par la compression utilisant les mesures sous pointes alors qu’elles ne sont pas prédites par la compression utilisant le modèle circuit.

Le gain prédit par la compression utilisant le modèle circuit est nettement surévalué par rapport au gain prédit par la compression utilisant les mesures sous pointes, celui-ci étant en relativement bon accord avec le gain mesuré.

Les résultats issus de la compression utilisant des mesures sous pointes sont en meilleure corrélation avec les mesures que ceux issus de la compression utilisant le modèle circuit. La précision de la méthode de compression repose en grande partie sur le choix du modèle de l’élément localisé.

En fait, le problème est lié à l’écart qui existe entre le modèle circuit de la puce et les mesures sous pointes correspondantes. La figure 5.5.2 montre la comparaison du modèle circuit et des mesures sous pointes des LNAs utilisés dans le module BGA double LNA. Un écart important est par exemple observé entre le gain du modèle

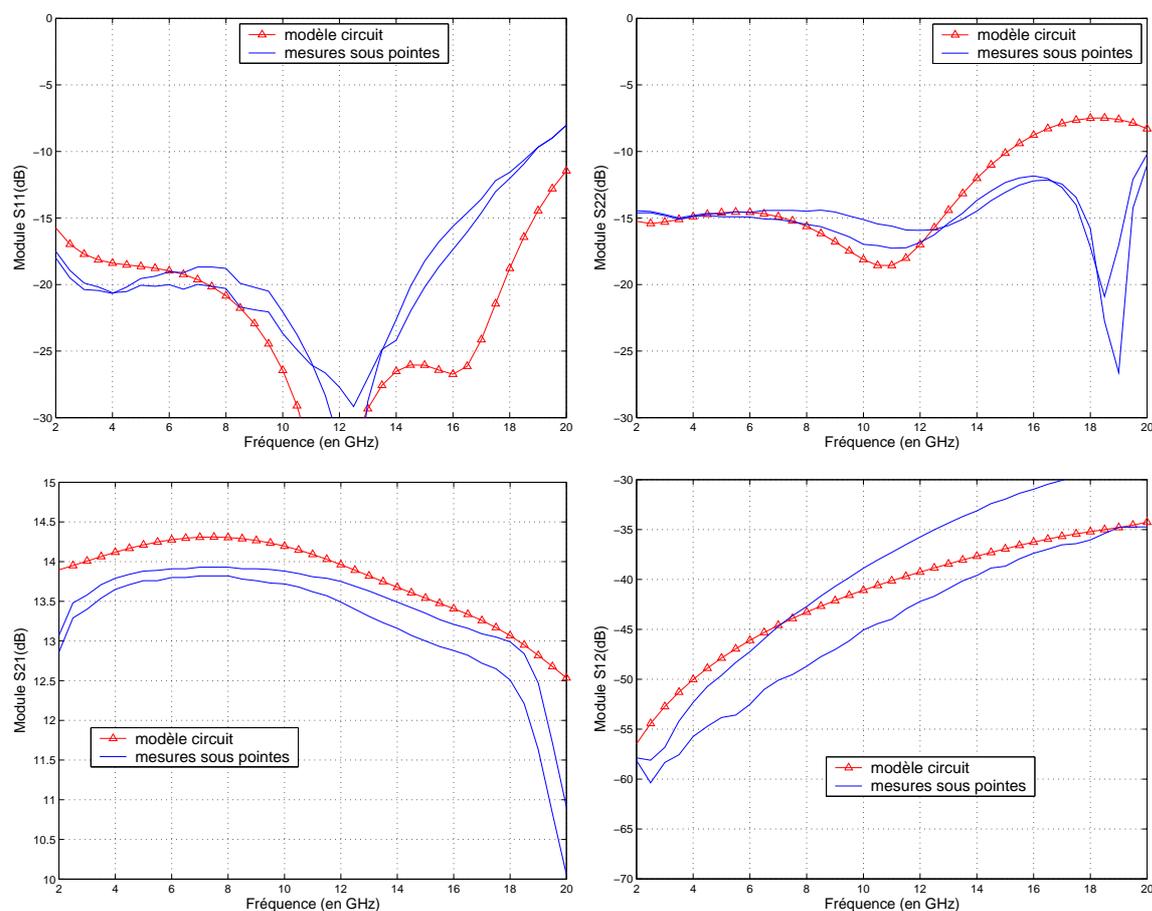


FIG. 5.5.2 – Comparaison du modèle circuit et des deux mesures sous pointes des LNAs utilisés dans le module BGA double LNA

circuit et les gains des LNAs correspondants mesurés sous pointes. Cet écart est repercuté dans la méthodologie de compression et génère la différence entre le gain simulé à l'aide de la compression utilisant le modèle ou les mesures. De plus, cet écart est du même ordre que l'effet des transitions et des éléments d'interconnexion (paragraphe 5.3.1 et Figure 5.3.1). Il est supérieur aux effets de la hauteur du boîtier. Les effets que l'on souhaite étudier grâce à la méthodologie de simulation (transitions, interconnexions, hauteur du boîtier,...) se trouvent masqués par cette imprécision. L'utilisation de mesures sous pointes est donc fortement recommandée.

Cependant, comme le montre la figure 5.5.3, il existe une dispersion importante des mesures sous pointes entre les LNAs. Cette figure présente les mesures sous pointes de quelques LNAs utilisés dans ces travaux. Cette dispersion est due à la complexité du procédé de réalisation de telles puces. Il existe toujours une dispersion plus ou moins importante sur les paramètres S de puces MMIC.

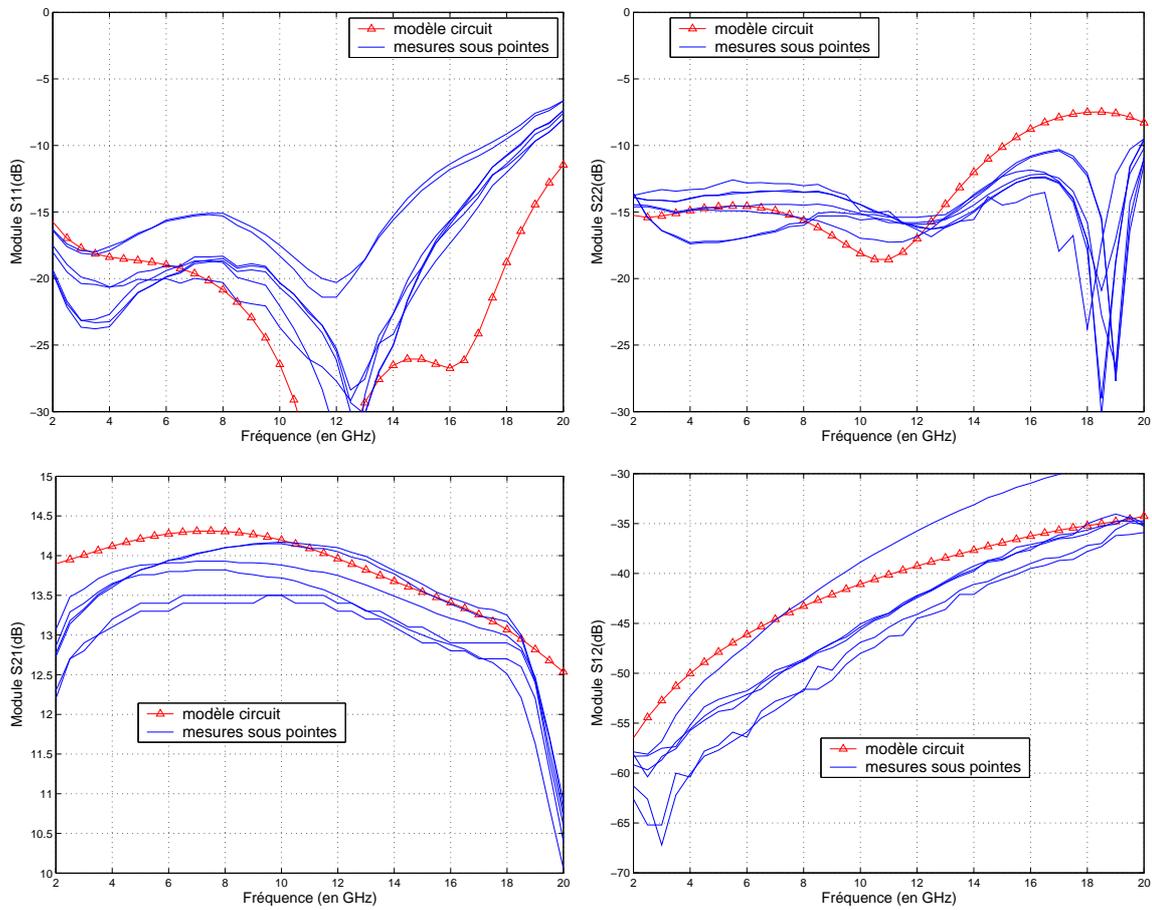


FIG. 5.5.3 – Comparaison du modèle circuit et de quelques mesures sous pointes des LNAs

De la même façon que pour le modèle circuit, les effets de la mise en boîtier que l'on souhaite étudier grâce à la simulation sont du même ordre ou inférieurs à la dispersion qui existe entre les LNAs mesurés sous pointes.

Remarque Il existe cependant une difficulté à utiliser des mesures sous pointes. En effet, le gain est très sensible à la façon dont la puce est alimentée (tensions et courants de polarisation, homogénéité des masses, découplage). Il est impératif de s'assurer que les mesures sous pointes et mesures du module sont effectuées dans les mêmes conditions de polarisation et de découplage pour pouvoir apprécier au mieux et uniquement les effets de la mise en boîtier par rapport à la puce nue.

L'utilisation de mesures sous pointes des LNAs, quand celle-ci est possible, s'avère très avantageuse quant à la précision de la méthodologie de compression. Cependant, il est alors nécessaire d'identifier précisément les puces et d'homogénéiser les conditions de mesures.

5.6 Influence de la mise en boîtier sur la dispersion des MMICs

Quand un lot de puces sur wafer est disponible, il existe toujours une dispersion plus ou moins importante sur les paramètres S des puces MMIC. Les effets de la mise en boîtier sur la dispersion des puces ne sont pas connus. L'introduction de ce paramètre est difficile dans la plupart des méthodes EM globales. La possibilité d'introduire des mesures sous pointes dans notre méthodologie de compression ainsi que la caractérisation en une seule fois de l'environnement passif fait que celle-ci s'adapte aisément à ce type d'étude [106].

En effet, dans ce chapitre, plusieurs LNAs identiques ont été utilisés. Ceux-ci proviennent d'une série de 83 puces issue d'un même wafer. Notre méthodologie de compression permet de réaliser toutes ces simulations dans un temps très court. Une seule simulation EM, coûteuse en temps de calcul (120 minutes) est nécessaire pour générer l'unique matrice de compression utilisée pour appliquer la méthodologie proposée. Ensuite, 6806 ($83 * 82$) simulations circuit sont nécessaires pour produire tous les résultats possibles du boîtier complet (toutes les combinaisons de 2 puces dans leur environnement). Toutes ces simulations circuits sont menées dans une durée de 167 secondes. Ceci prouve indiscutablement un intérêt de la méthode de compression qui ne requiert qu'une seule simulation EM quels que soient le nombre et les configurations des éléments localisés.

Un boîtier particulier a été mesuré et les résultats ont été présentés au paragraphe 5.3.3. La figure 5.6.1(a) présente une comparaison entre le gabarit produit par la simulation à l'aide de la compression avec la mesure de ce module. Ce gabarit peut être perçu comme une prédiction de la mise en boîtier : toutes les mesures particulières doivent être bornées par le cas maximal et minimal que le gabarit définit. La figure 5.6.1(b) présente la comparaison de cette même mesure avec un nouveau gabarit créé de la même façon que le précédent mais dans lequel les effets du boîtier ne sont pas pris en compte. Ce gabarit est le résultat de la mise en cascade de toutes les combinaisons possibles de 2 LNAs. Comme la matrice de compression est absente de cette simulation, les effets du boîtier le sont aussi.

Il est constaté que la mesure du gain est parfaitement incluse dans le gabarit généré par la méthode de compression alors qu'elle ne l'est pas dans celui généré par la mise en cascade. Cette approche permet de constater une dégradation du gain de $0,5\text{ dB}$ entre la mise en cascade des puces seules et le résultat de simulation des puces en boîtier. Cette information confirme la dégradation moyenne de $0,6\text{ dB}$, constatée au paragraphe 4.3.2.1 grâce à la simulation à l'aide de la compression de ce boîtier particulier. La dispersion du gain des puces MMIC en boîtier est légèrement plus faible que celle des puces nues. Par exemple, pour la fréquence de 12 GHz , la dispersion du gain des LNAs mis en cascade est de $1,8\text{ dB}$ contre $1,6\text{ dB}$ quand ils sont mis en boîtier.

Pour les paramètres S_{12} et S_{22} , la mesure particulière est en grande partie incluse dans ce gabarit. L'isolation fournie par la simple mise en cascade est, comme pour le

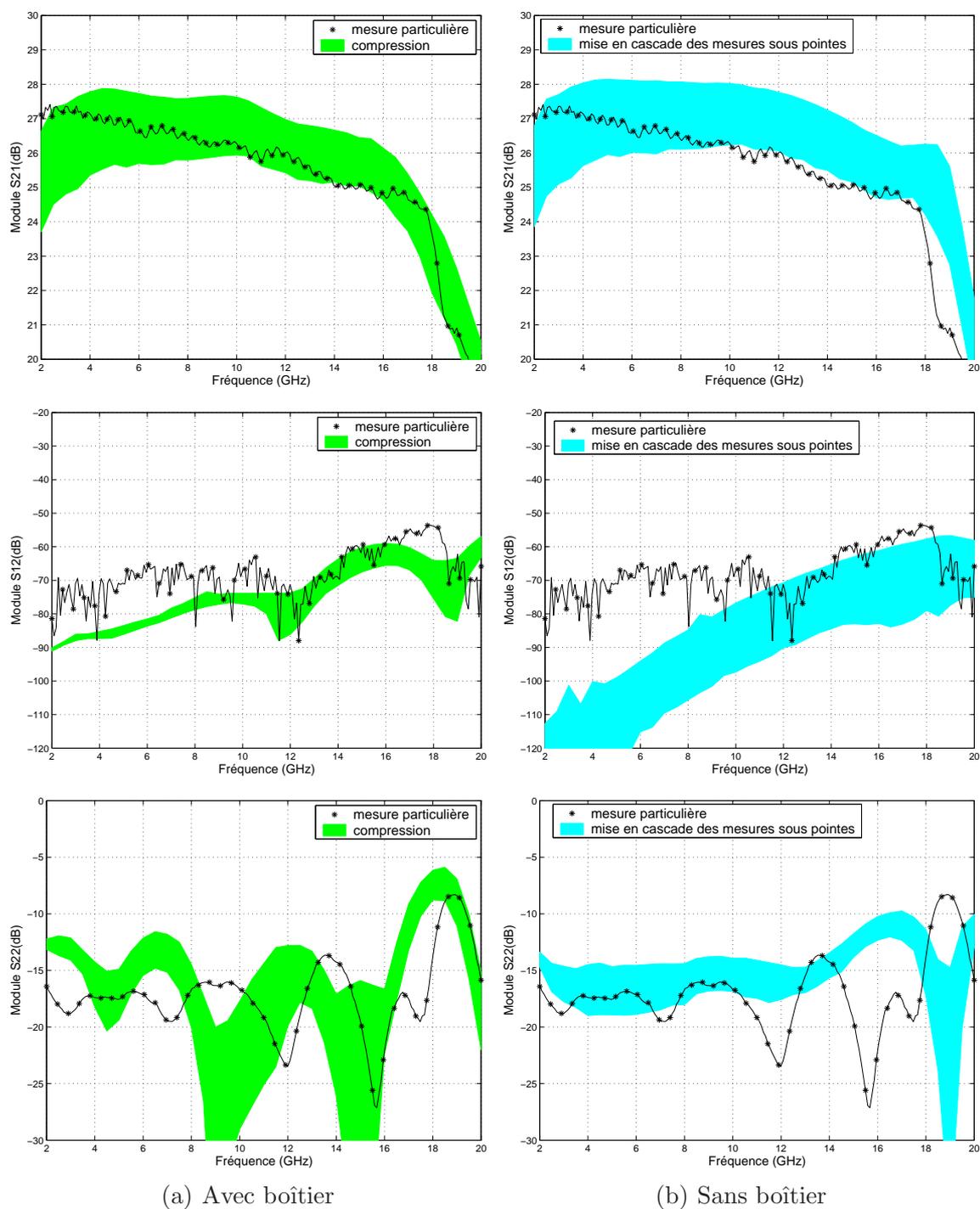


FIG. 5.6.1 – Comparaison des mesures, résultats de la compression (avec effet du boîtier) et mise en cascade (sans les effets du boîtier)

gain, surestimée. Les résultats générés par la compression anticipent la dégradation

due à la mise en boîtier. On constate une forte diminution de la dispersion de ce paramètre lors de la mise en boîtier (20 *dB* de dispersion maximale pour les puces seules contre seulement 10 *dB* pour les puces en boîtier).

Ces résultats prouvent les capacités de la méthode de compression dans la prédiction des effets de mise en boîtier sur la dispersion, et ceci dans un temps de simulation relativement faible.

5.7 Conclusion

Dans ce chapitre, l'utilité des outils de simulation EM pour l'aide à la conception de boîtiers hyperfréquences a été démontrée. Ainsi il est possible de caractériser individuellement chaque partie d'un boîtier MMIC (la conception du MMIC grâce au logiciel circuit d'une part et la conception de transitions hyperfréquences et interconnexions grâce au simulateur EM d'autre part). Une approche de simulation EM globale permet de quantifier l'influence des transitions et des interconnexions sur les performances globales d'un boîtier MMIC. Enfin, l'approche de compression proposée permet de réellement prendre en compte les effets de couplage EM inhérents aux géométries des boîtiers. Grâce à cet outil de simulation, il est possible d'empêcher l'apparition de phénomènes de résonance. Il est également possible d'évaluer l'influence de divers paramètres géométriques tels que la hauteur ou largeur des boîtiers ainsi que le positionnement des MMICs à l'intérieur du boîtier. Des règles de conception peuvent être aisément déduites de ces résultats de simulation. Ces règles indiquent qu'une réduction des hauteurs des boîtiers est envisageable sans altérer les performances des modules. De plus, grâce à cet outil, il est possible d'étudier dans un temps de simulation faible, l'influence des effets de la mise en boîtier (transitions, interconnexions, couplages EM) sur la dispersion des puces MMIC.

Sixième partie

Application de l'approche de
compression aux boîtiers HPAs
(simulations non linéaires et
compression à l'échelle du HPA)

Chapitre 6

Application de la compression aux boîtiers HPA

6.1 Introduction

La méthode de compression a été validée, puis exploitée sur des boîtiers contenant des LNAs. Des règles de conception, conditionnant les géométries des boîtiers ont été élaborées, grâce à la bonne interprétation du couplage EM de la compression. Cependant, les niveaux de puissance et les dimensions à prendre en compte sont différents dans le cas des HPAs. Par exemple en terme de dimensions, les HPAs utilisés occupent une surface environ 7 fois plus importante que les LNAs ($20,7 \text{ mm}^2$ pour le HPA contre 3 mm^2 pour le LNA). Les dimensions des boîtiers HPA sont donc également plus importantes que celles des boîtiers LNAs.

Dans un premier temps, la méthode de compression est appliquée pour un fonctionnement en petit signal dans le but d'élaborer de nouvelles règles de conception pour ces boîtiers aux dimensions plus importantes.

Dans un second temps, les puces HPAs fonctionnant essentiellement en régime de saturation de puissance, l'approche de compression est appliquée dans le domaine non-linéaire.

Enfin la taille de l'élément localisé étant plus importante, l'hypothèse de son indépendance intrinsèque vis-à-vis de l'environnement est vérifiée en appliquant l'approche de compression à un niveau d'échelle inférieur pour évaluer la faisabilité d'une telle approche.

6.2 Description du boîtier HPA

La structure de ce boîtier est décrite sur la figure 6.2.1. Cette structure permet d'effectuer des tests sur l'influence de la hauteur du boîtier, comme réalisé dans la partie 5.4.2 avec les boîtiers LNAs.

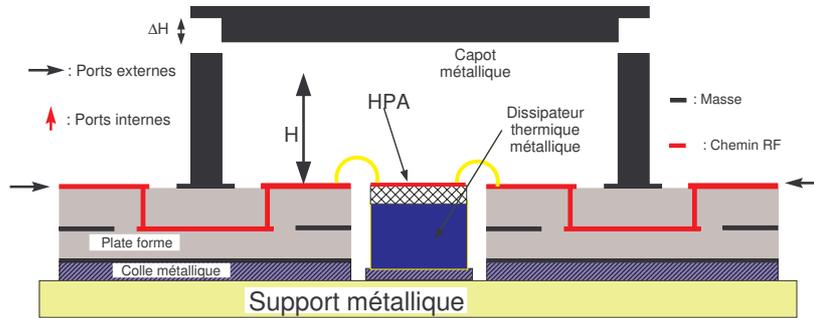


FIG. 6.2.1 – Schéma du boîtier HPA

6.2.1 La plate-forme

Le boîtier HPA est constitué d'une plate-forme similaire à celle des boîtiers simple et double LNA. La différence géométrique principale est la présence du dissipateur thermique métallique pour les raisons d'adaptation thermique due à la plus grande puissance dissipée par un amplificateur de puissance, comme expliqué au paragraphe 1.4.4.2. Ainsi une cavité est réalisée dans la plate-forme. Elle permet de placer ce dissipateur à l'intérieur de cette cavité en le collant sur le support métallique. Le HPA est brasé pour une meilleure dissipation thermique sur le dissipateur thermique métallique.

6.2.2 Le boîtier

Mises à part les dimensions, le boîtier est similaire à celui des LNAs. Les dimensions du cadre sont calculées de façon à rejeter la première résonance de la cavité hors de la bande d'utilisation du HPA. La hauteur du boîtier, grâce aux capots métalliques d'épaisseurs différentes, varie depuis la hauteur standard de $2,5\text{ mm}$ jusqu'à la hauteur de $0,7\text{ mm}$ au-dessus de la puce. Il est rappelé que la hauteur technologique minimale, imposée par les dimensions des composants rapportés à l'intérieur du boîtier, est de $0,6\text{ mm}$. La configuration de cette expérience nous permettra d'évaluer aussi le cas sans capot. Les différentes hauteurs des boîtiers sont répertoriées dans le tableau 6.1 et sont données par rapport au plan de masse de la plate-forme et la surface de la puce qui sont au même niveau grâce à la cavité et au dissipateur thermique métallique.

TAB. 6.1 – Différentes hauteurs de boîtier testées

H (mm)	0,7	1	1,3	1,6	1,9	2,2	2,5	∞
----------	-----	---	-----	-----	-----	-----	-----	----------

6.2.3 Le HPA

Le HPA (produit catalogue CHA7010 de UMS) est un amplificateur de puissance à deux étages conçu pour fonctionner en bande X [$8 - 12\text{ GHz}$] et utilisant le procédé technologique HB20P d'UMS. Un schéma de principe du HPA est présenté sur la figure 6.2.2. Chaque moitié des étages d'amplifications est alimentée indépendamment par les tensions V_{ctr} (tension de contrôle sur la base) et V_c (tension sur les collecteurs). Les performances nominales du HPA sont résumées dans le tableau 6.2 à une température de 25°C pour une largeur de pulse de $80\mu\text{s}$ et un rapport cyclique de 30%. En effet, le HPA est dédié à un mode de fonctionnement pulsé, dont le principe est rappelé dans l'annexe C. Le mode de fonctionnement pulsé est de plus le mode du fonctionnement du radar utilisant les modules où sont intégrées ces puces de puissance.

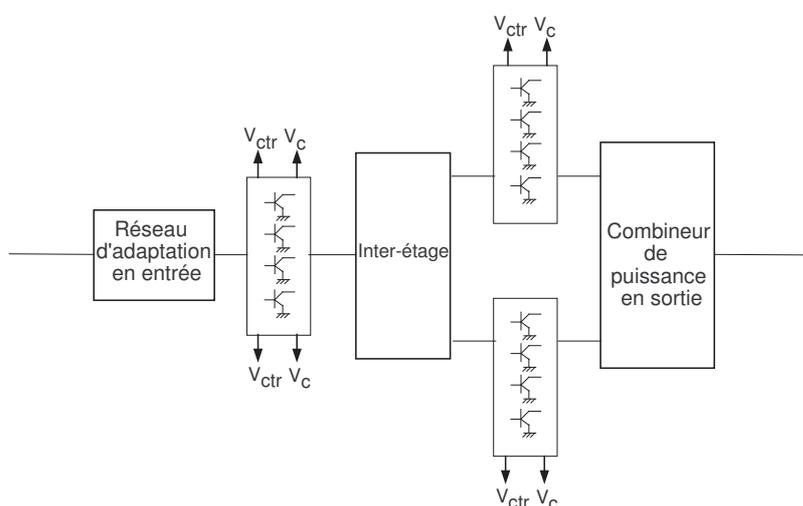


FIG. 6.2.2 – Schéma de principe du HPA

<i>Paramètre</i>	<i>Min</i>	<i>Typ</i>	<i>Max</i>	<i>Unité</i>
<i>Fréquence</i>	8.4	9.4	10.4	<i>GHz</i>
<i>Puissance de sortie en saturation</i>		10		<i>W</i>
<i>Puissance à 1 dB de compression</i>		8		<i>W</i>
<i>Gain linéaire</i>		18		<i>dB</i>

TAB. 6.2 – Principales caractéristiques du HPA.

6.2.4 Le montage complet

Le plan de câblage du HPA dans la cavité formée par le boîtier est présenté sur la figure 6.2.3. On distingue l'encombrement de l'intérieur du boîtier. Les signaux

RF et DC sont acheminés directement depuis les lignes de transmission de la plate-forme jusqu'à la puce par l'intermédiaire des éléments d'interconnexion que sont les bondings. Les bondings sont des fils en or de diamètre $25 \mu m$. Étant donné que la bande de fréquence de fonctionnement du HPA est $[8 - 12 GHz]$, l'interconnexion par bondings est préférée pour sa simplicité et sa fiabilité. De plus, du fait que la puce est brasée sur un dissipateur thermique métallique dans une cavité, les plots RF de la plate-forme et la surface du HPA sont au même niveau, ce qui facilite l'interconnexion par bonding. Une photographie du montage est donnée sur la figure 6.2.4.

Cependant, les dimensions de l'interstice d'air entre le dissipateur thermique métallique et la plate-forme (largeur et hauteur par rapport au plan de masse) tendent à augmenter l'inductance équivalente parasite ramenée par les bondings RF (Partie 5.2.2 et annexe B.2). Pour diminuer cet effet, deux fils sont disposés en parallèle (une forme en V est utilisée du fait des faibles dimensions des plots).

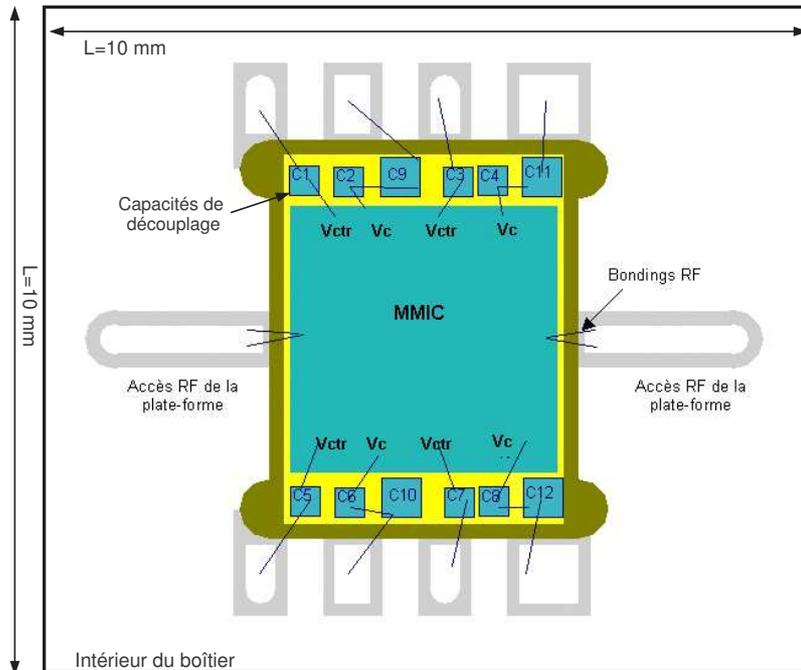


FIG. 6.2.3 – Schéma de câblage du HPA

Des capacités de découplage sont utilisées pour filtrer les signaux de polarisation de la puce. Celles-ci sont collées au plus près de la puce sur le dissipateur thermique métallique à l'aide d'une colle conductrice. Des bondings DC relient les accès DC de la plate-forme aux accès DC de la puce, via les capacités de découplage. Ce sont les dimensions de ces capacités et des fils de bonding qui imposent la hauteur minimale technologique du boîtier.

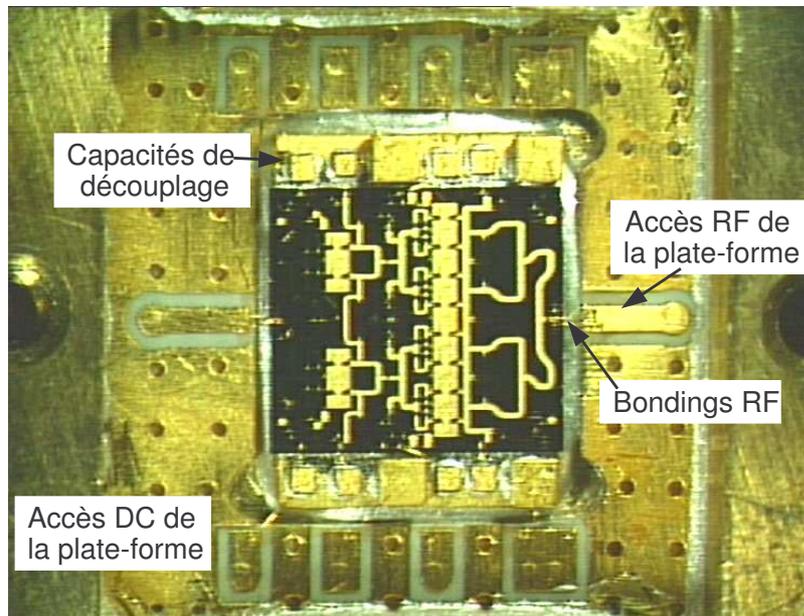


FIG. 6.2.4 – Photographie du montage

6.3 Analyse en petit signal du boîtier HPA

6.3.1 Configuration de la compression pour l'analyse linéaire

La méthode de compression est appliquée à ce boîtier intégrant un HPA pour toutes les hauteurs de boîtier répertoriées dans le tableau 6.1. L'élément localisé, le HPA, est représenté par une mesure sous pointes et la partie passive distribuée est le reste de la structure, comme expliqué sur la figure 6.3.1 et de la même façon que pour les boîtiers LNAs dans les chapitre 4 et 5. Les simplifications de l'intérieur du boîtier conformément à l'annexe A sont effectuées.

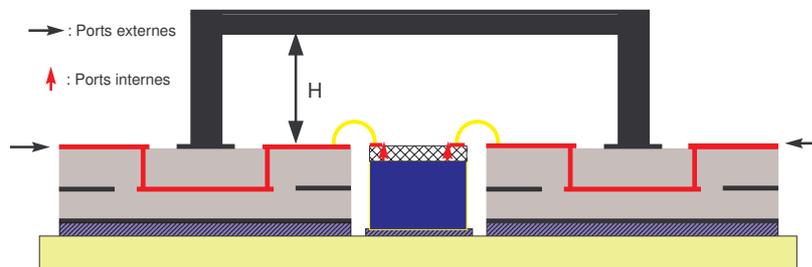


FIG. 6.3.1 – Configuration de la compression pour l'analyse du montage complet

6.3.2 Résultats des simulations

La figure 6.3.2 présente les résultats des simulations par l'approche de compression et les résultats de mesures du paramètre S_{11} pour toutes les hauteurs de boîtier. Une très bonne corrélation est observée entre les mesures et simulations, et ceci pour toutes les hauteurs de boîtier.

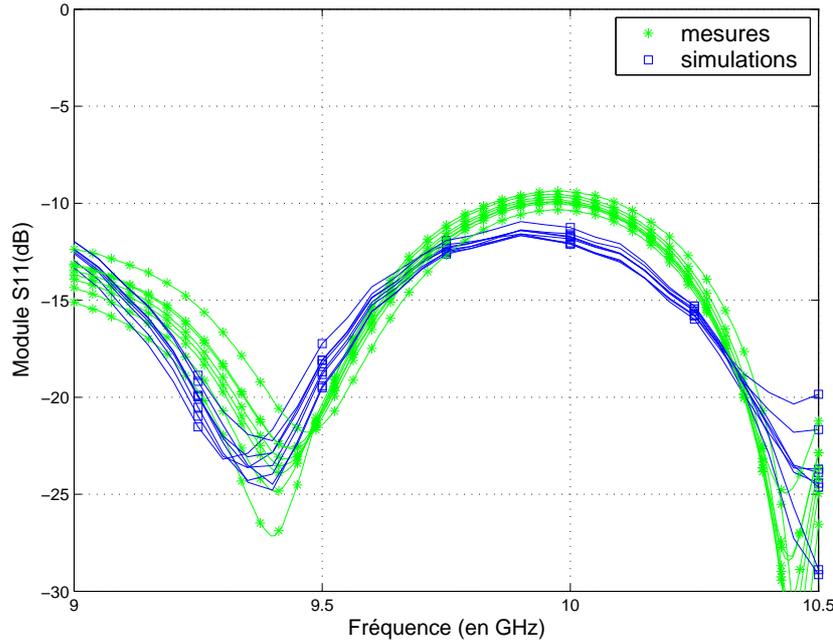


FIG. 6.3.2 – Résultats des mesures et des simulations par la compression du boîtier HPA - Paramètre en réflexion

La corrélation entre les résultats de mesures et de simulation du gain, illustrée sur la figure 6.3.3, est également très bonne. De plus la dispersion en fonction de la hauteur du boîtier est du même ordre de grandeur en simulation et mesure.

L'isolation, représentée sur la figure 6.3.4, montre un bon accord entre les résultats de simulation à l'aide de l'approche de compression et les mesures, pour toutes les hauteurs de boîtier également.

Aussi bien pour les résultats de simulation à l'aide de la compression que pour les mesures, la dispersion des paramètres en réflexion et du gain en fonction de la hauteur du boîtier est faible. L'isolation est le paramètre le plus influencé par la réduction de la hauteur du boîtier car cette diminution augmente les effets de couplage EM à l'intérieur de celui-ci.

Pour évaluer les effets dus à la réduction de hauteur des boîtiers, de la même manière que dans le chapitre précédent, les paramètres ΔS_{ij} sont observés. Le paramètre ΔS_{ij} représente la dégradation moyenne du paramètre S_{ij} sur la bande $[9 - 10,5 \text{ GHz}]$ définie par l'équation 6.3.1. Par souci de clarté, il est choisi de représenter

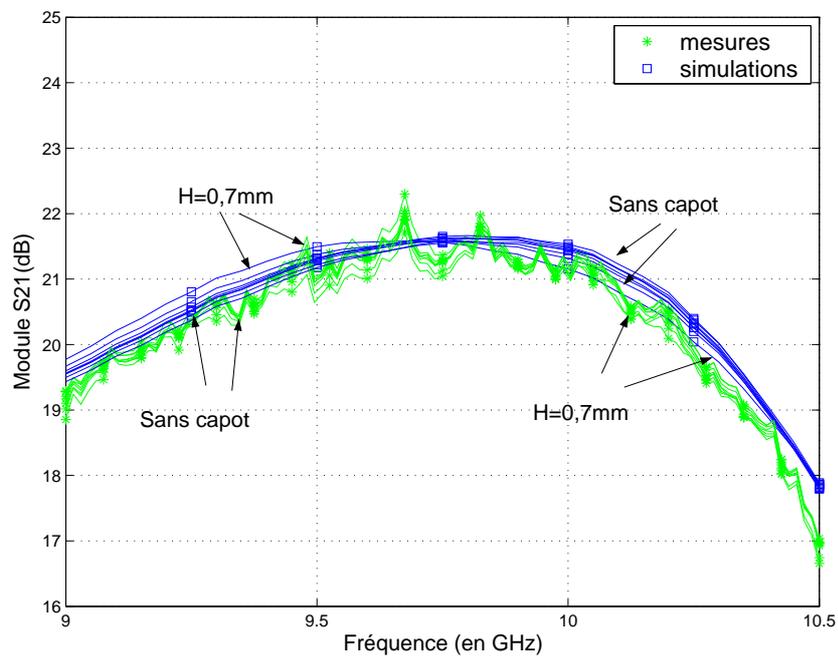


FIG. 6.3.3 – Résultats des mesures et des simulations par la compression du boîtier HPA - Gain

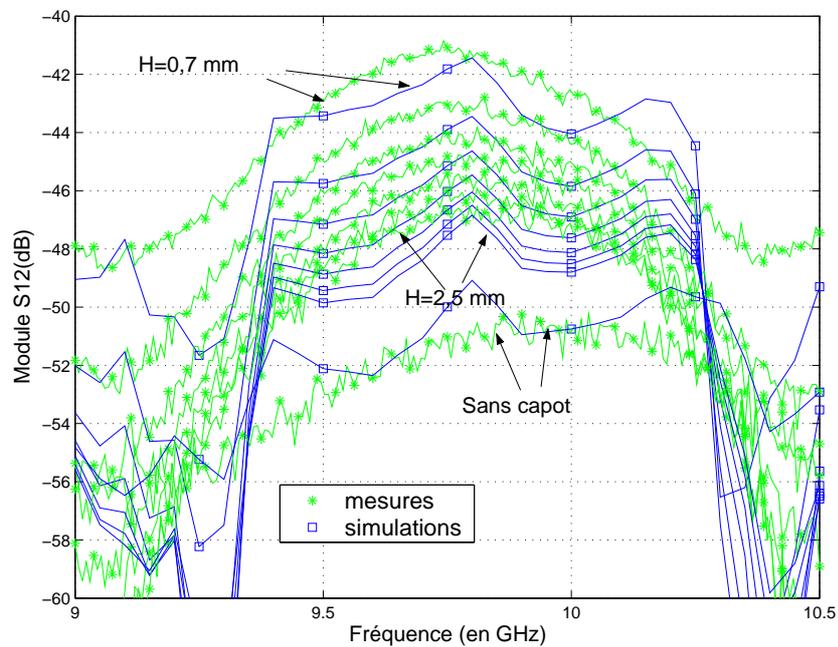


FIG. 6.3.4 – Résultats des mesures et des simulations par la compression du boîtier HPA - Isolation

la valeur moyenne du paramètre δS_{ij} défini pour chaque fréquence d'observation sur toute la bande de fréquence.

$$\Delta S_{ij}(H)_{dB} = \frac{1}{N} \sum_{n=1}^{n=N} |\delta S_{ij}(f_n)|_{dB} \quad (6.3.1)$$

Le paramètre δS_{ij} est défini par l'équation 6.3.2.

$$\delta S_{ij}(f_n, H)_{dB} = S_{ij}(f_n, H_{max})_{dB} - S_{ij}(f_n, H)_{dB} \quad (6.3.2)$$

Les figures 6.3.5(a) et 6.3.5(b) présentent la dégradation moyenne du gain et de l'isolation fonction de la hauteur du boîtier.

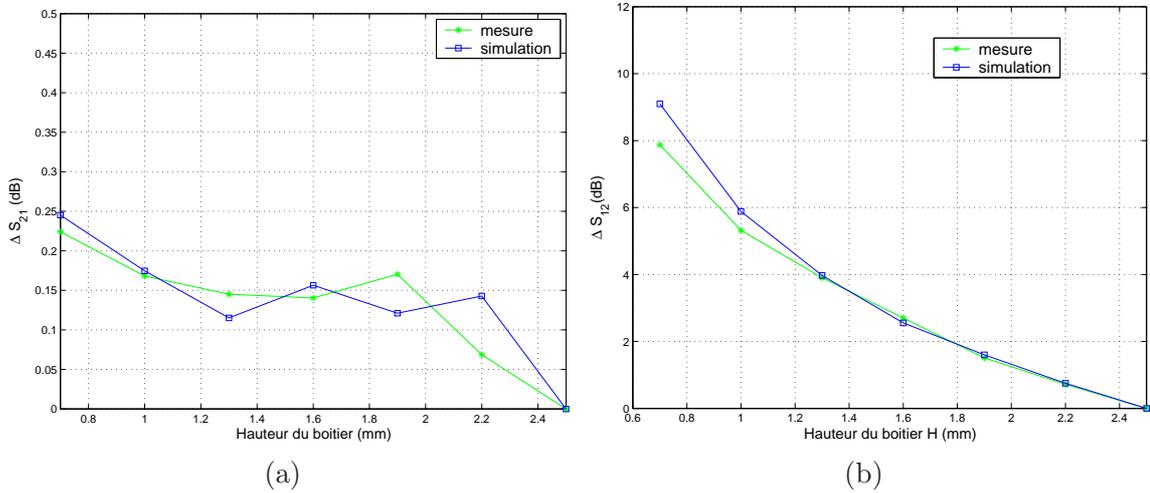


FIG. 6.3.5 – Dégradation moyenne du gain et de l'isolation en fonction de la hauteur du boîtier

D'une part, l'accord entre simulation et mesure est très bon. D'autre part, les effets sur le gain sont très faibles, la dégradation moyenne est inférieure à $0,25 \text{ dB}$ (valeur de la dégradation pour la hauteur minimale $H = 0,7 \text{ mm}$). En ce qui concerne l'isolation, la dégradation moyenne est plus remarquable. Celle-ci reste cependant inférieure à 9 dB (valeur de la dégradation pour la hauteur minimale $H = 0,7 \text{ mm}$).

6.3.3 Conclusion

La méthode de compression fournit des résultats en petit signal aussi bons pour le boîtier HPA que pour les boîtiers LNA. Les résultats de simulation sont en très bonne corrélation avec les mesures en petit signal.

Les effets de la hauteur du boîtier sont également du même ordre que pour les boîtiers LNA. Les effets de la réduction de la hauteur sont faibles sur les paramètres en réflexion ainsi que sur le gain. L'isolation est le paramètre le plus influencé par la

réduction de hauteur de boîtier. De la même façon que pour les boîtiers LNA dans le chapitre précédent, il est possible d'établir des spécifications sur ces dégradations permettant de choisir une hauteur minimale du boîtier.

6.4 Simulations non-linéaires

6.4.1 Mise en place de la simulation non-linéaire à l'aide de l'approche de compression

Dans cette partie, des simulations non-linéaires du boîtier HPA sont effectuées à l'aide de la méthode de compression. Le moteur de simulation paramètres S du simulateur circuit pour la simulation linéaire ADS est remplacé par le moteur de simulation d'équilibrage harmonique. Dans ces simulations, le modèle circuit non-linéaire grand signal du HPA est utilisé. En effet, les mesures sous pointes du HPA ne permettent évidemment pas de prendre en compte les effets non-linéaires. La caractérisation du HPA seul sous pointes en terme de puissance (Puissance de sortie en fonction de la puissance d'entrée) n'est pas suffisante pour représenter le fonctionnement non-linéaire du HPA dans l'approche de compression non-linéaire. L'utilisation du modèle circuit non-linéaire du HPA est donc impérative.

La simulation non-linéaire à l'aide de l'approche de compression fait appel à une matrice de compression ainsi qu'aux matrices de correction des ports internes issues de la procédure de calibrage. Ces matrices sont générées pour une bande de fréquence suffisante pour permettre le bon fonctionnement de l'équilibrage harmonique. Grâce à ce moteur de simulation, il est possible d'effectuer une analyse non-linéaire en multitons ou en 1 ton avec un nombre d'harmoniques défini. Il est important que les matrices de compression et de correction soient définies pour les fréquences de ces harmoniques. Par exemple, pour une analyse 1 ton entre 9 et 10 GHz avec 3 harmoniques, les matrices doivent être définies sur les sous-bandes [9-10 GHz], [18-20 GHz] ainsi que [27-30 GHz]. Par souci de simplicité, une seule matrice qui couvre toutes les sous-bandes de fréquence peut être générée. Mais la génération de ces matrices de paramètres S sur une large bande nécessite souvent la division en sous-bandes de la simulation EM qui génère ces matrices.

Les simulations non-linéaires à l'aide de l'approche de compression sont réalisées avec plusieurs matrices de compression correspondant aux différentes hauteurs de boîtier testées en mesure. Ceci permet d'évaluer les effets de couplage EM en fonctionnement non-linéaire.

6.4.2 Configuration de la mesure en puissance

La fréquence d'entrée varie de 9 à 10,5 GHz. Une monture de test à connecteurs K amovibles est utilisée (Annexe C). Un atténuateur fixe est ajouté en sortie de la structure de test pour protéger l'appareil de mesure. La puissance d'entrée varie de 0 à 21 dBm. Les mesures pour tous ces niveaux de puissance d'entrée sont effectuées

et la puissance de sortie est relevée. De plus amples descriptions sur le principe et dispositif de mesure sont données dans l'annexe C.

6.4.3 Résultats des simulations non-linéaires

Les figures 6.4.1, 6.4.2, 6.4.3, 6.4.4 présentent les résultats de simulation et de mesure du boîtier HPA en régime non linéaire pour quatre fréquences différentes : 9, 9,5, 10 et 10,5 GHz.

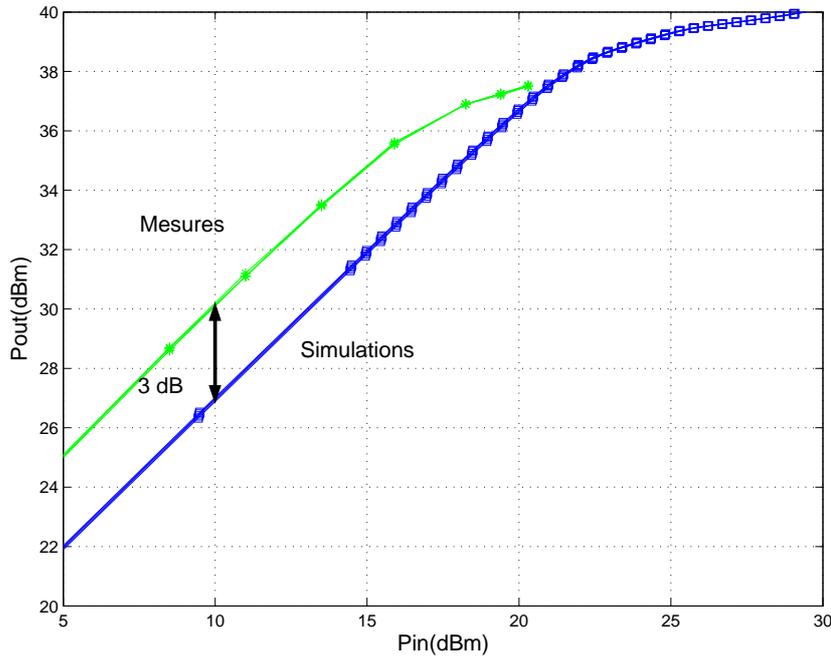


FIG. 6.4.1 – Puissance de sortie en fonction de la puissance d'entrée issue des mesures et des simulations à l'aide de la méthode de compression pour plusieurs hauteurs de boîtier à la fréquence de 9 GHz.

Les simulations sont réalisées à l'aide de la méthode de compression utilisant le modèle circuit de la puce. Les résultats de quatre géométries différentes de boîtier sont présentés : le boîtier sans capot, le boîtier avec hauteur standard ($H = 2,5\text{ mm}$), le boîtier avec une hauteur réduite ($H = 1\text{ mm}$) et le boîtier à hauteur minimale de $0,7\text{ mm}$.

Les résultats des puissances de sortie en fonction de la puissance d'entrée pour ces quatre fréquences présentent un écart relativement important entre la mesure et la simulation à l'aide de la compression en équilibrage harmonique. Cependant la dispersion en fonction de la hauteur du boîtier est quasi inexistante et équivalente entre simulations et mesures.

L'écart observé est constant dans la zone d'amplification linéaire, c'est-à-dire en petit signal. La puissance mesurée est supérieure à la puissance simulée. De ce fait,

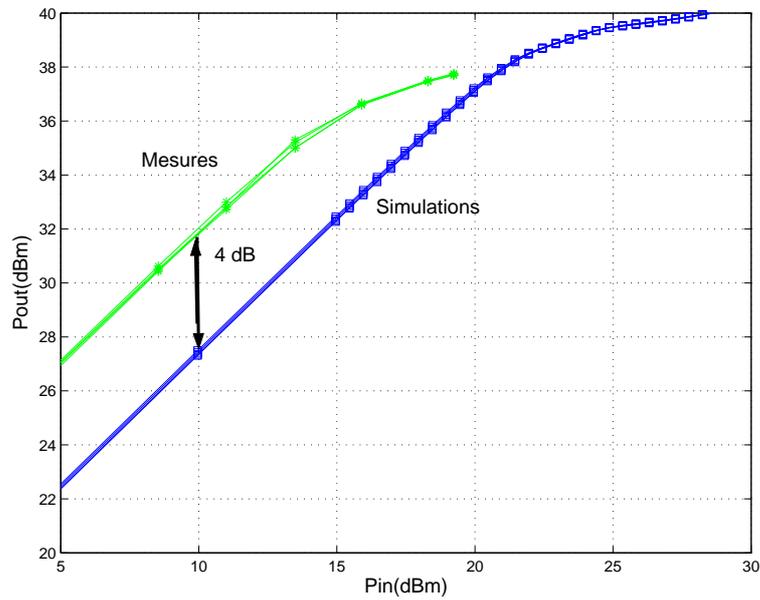


FIG. 6.4.2 – Puissance de sortie en fonction de la puissance d’entrée issue des mesures et des simulations à l’aide de la méthode de compression pour plusieurs hauteurs de boîtier à la fréquence de $9,5\text{ GHz}$.

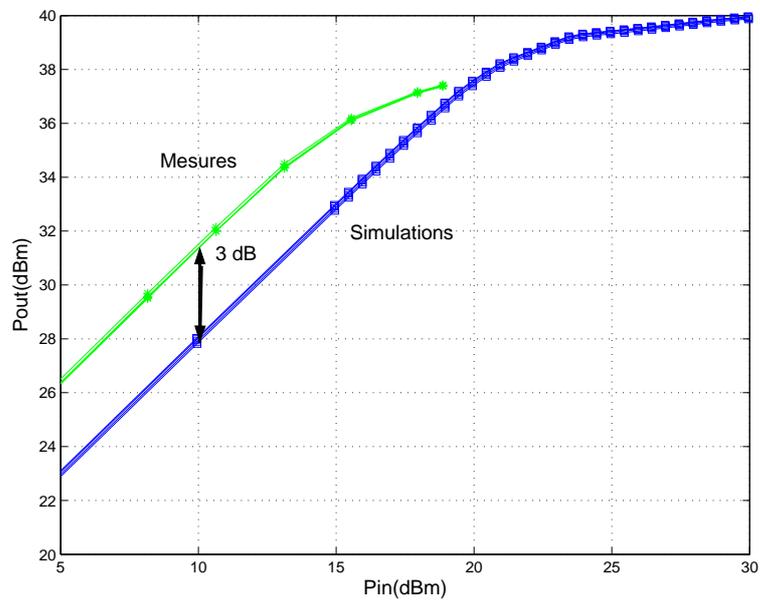


FIG. 6.4.3 – Puissance de sortie en fonction de la puissance d’entrée issue des mesures et des simulations à l’aide de la méthode de compression pour plusieurs hauteurs de boîtier à la fréquence de 10 GHz .

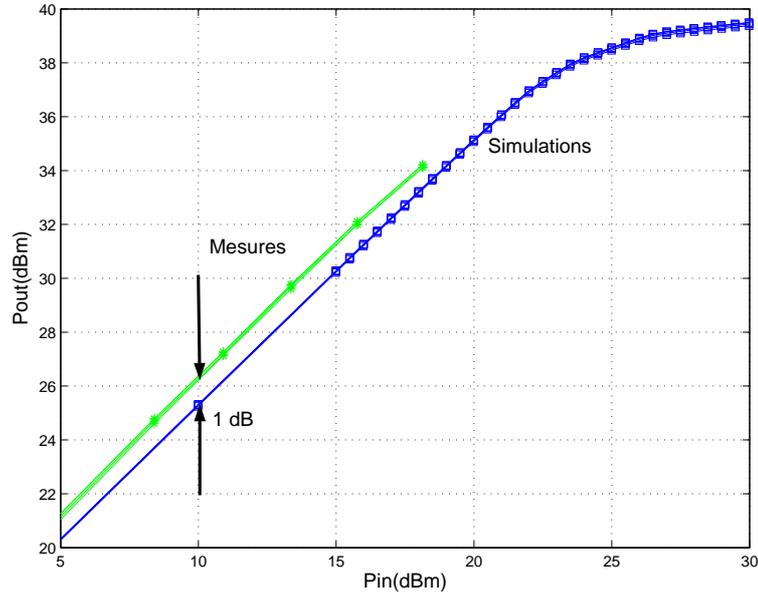


FIG. 6.4.4 – Puissance de sortie en fonction de la puissance d’entrée issue des mesures et des simulations à l’aide de la méthode de compression pour plusieurs hauteurs de boîtier à la fréquence de $10,5\text{ GHz}$.

l’amplificateur commence à saturer pour des puissances d’entrées plus faibles en mesure qu’en simulation.

Les puissances issues des simulations sous-évaluent les puissances mesurées d’un écart de :

- 3 dB pour 9 GHz ,
- 4 dB pour $9,5\text{ GHz}$,
- 3 dB pour 10 GHz ,
- 1 dB pour $10,5\text{ GHz}$.

La source de cet écart est sans doute liée à la relative imprécision du modèle non-linéaire du HPA. Ceci a déjà été constatée dans la partie 5.5 pour le LNA.

La figure 6.4.5 présente le gain petit signal du HPA nu, mesuré sous pointes et le gain du HPA nu simulé issu d’une simulation linéaire (paramètres S) et non-linéaire (équilibre harmonique). Pour la simulation non-linéaire, la puissance d’entrée est de 0 dBm ce qui assure un fonctionnement en petit signal.

Il est en effet constaté que le gain du modèle non-linéaire du HPA seul sous-évalue la mesure du HPA nu sous pointes des valeurs suivantes :

- $3,3\text{ dB}$ pour 9 GHz ,
- $4,4\text{ dB}$ pour $9,5\text{ GHz}$,
- $3,8\text{ dB}$ pour 10 GHz ,
- $2,3\text{ dB}$ pour $10,5\text{ GHz}$.

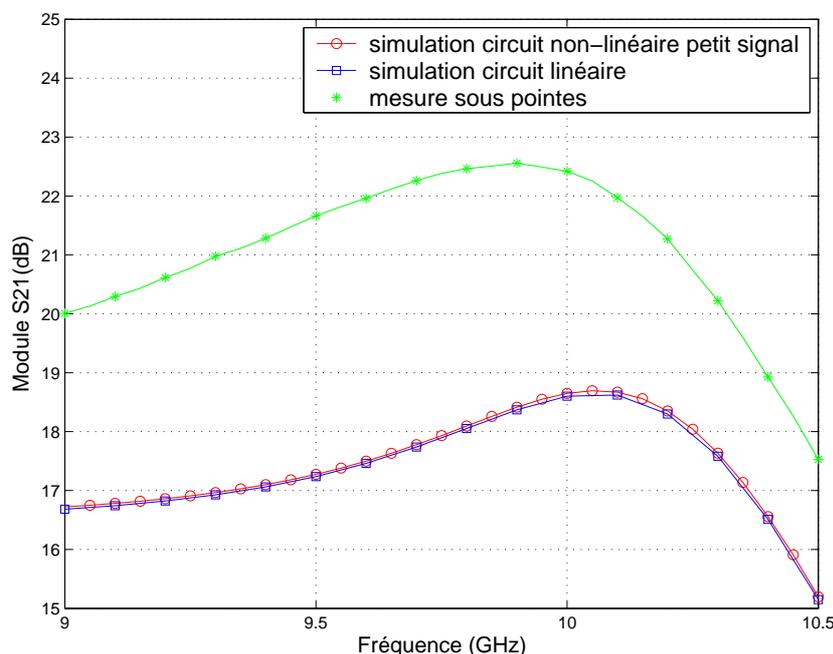


FIG. 6.4.5 – Comparaison du paramètre S_{21} du HPA nu en petit signal, d’une simulation linéaire (analyse paramètre S) et d’une simulation non linéaire (équilibrage harmonique) avec puissance d’entrée de 0 dBm .

Ces écarts sont donc répercutés sur les résultats de la puissance. Les écarts observés sur le gain du HPA nu expliquent l’écart observé entre les mesures de puissance et les simulations à l’aide de la compression en non-linéaire.

De plus, cet écart entre gain simulé et mesuré est confirmé par la comparaison des simulations à l’aide de la compression utilisant le modèle circuit et des mesures du boîtier, illustrée sur la figure 6.4.6. Bien que les résultats en petit signal de la compression dans le domaine linéaire utilisant la mesure sous pointes du HPA montraient un bon accord avec les mesures (Figures 6.3.2, 6.3.3, 6.3.4), l’utilisation du modèle circuit à la place de la mesure sous pointes ne génère pas un aussi bon accord.

Le gain du HPA en boîtier mesuré est sous évalué par la simulation à l’aide de la compression utilisant le modèle non-linéaire du HPA de :

- 3 dB pour 9 GHz ,
- $3,5\text{ dB}$ pour $9,5\text{ GHz}$,
- 3 dB pour 10 GHz ,
- 1 dB pour $10,5\text{ GHz}$.

Ces écarts dus à l’utilisation du modèle circuit sont exactement équivalents à ceux observés sur la puissance (à l’exception d’un écart de $0,5\text{ dB}$ à $9,5\text{ GHz}$).

En conclusion, ces comparaisons prouvent que l’écart observé entre les puissances de sortie simulées à l’aide de la compression utilisant le modèle non-linéaire du HPA

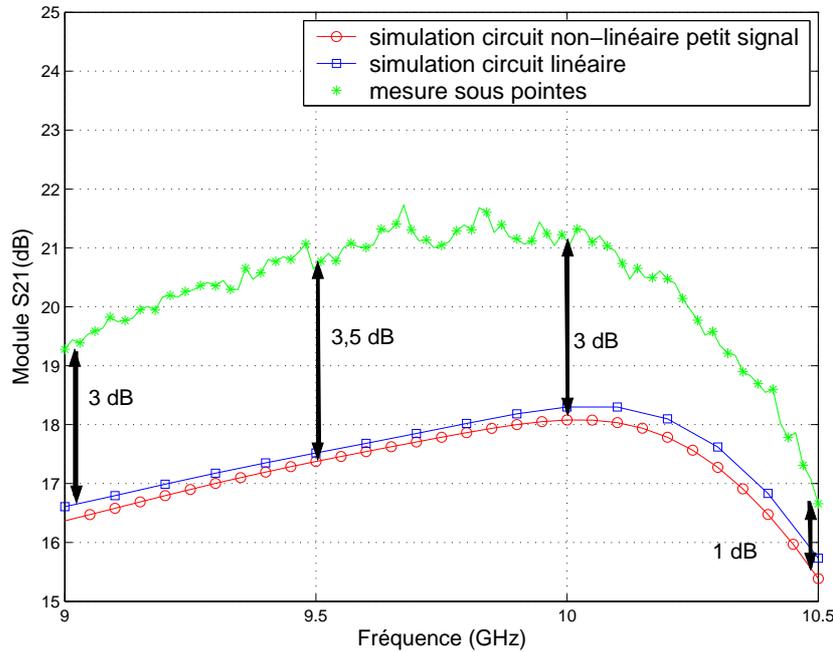


FIG. 6.4.6 – Comparaison du paramètre S_{21} du boîtier HPA issu de la mesure, d'une simulation linéaire (analyse paramètre S) et d'une simulation non linéaire (équilibrage harmonique) avec puissance d'entrée de 0 dBm .

est corrélé à l'écart entre le gain petit signal mesuré et simulé grâce à la compression utilisant le modèle de la puce HPA.

6.4.4 Conclusion

Etant donné l'imprécision de modèle du HPA, il est difficile de conclure sur l'approche de compression en régime non-linéaire. De plus, les écarts de précision dus au modèle sont du même ordre ou supérieurs aux effets de mise en boîtier. Cependant la dispersion en fonction de la hauteur du boîtier due au couplage EM dans le boîtier est du même ordre en simulation et en mesure. Ceci laisse penser que l'approche de compression utilisant un modèle plus précis de l'amplificateur de puissance doit générer de bons résultats, à l'instar des bons résultats fournis par cette approche pour des comportements linéaires.

6.5 L'approche de compression à un niveau d'échelle inférieur

Il a été montré dans la partie précédente que l'imprécision du modèle de l'élément localisé conditionnait fortement les résultats de l'approche de compression. Dans la

partie précédente, le HPA entier jouait ce rôle. Etant donné les grandes dimensions de cet élément localisé, celui-ci n'est d'autre part peut être plus intrinsèquement indépendant de l'environnement. Dans cette partie, l'hypothèse de localisation de l'élément localisé est testée dans le but de vérifier sa validité.

6.5.1 Hypothèse de localisation

La puce HPA est constituée de zones actives et de parties passives distribuées qui sont aisément délimitables. En effet, la puce HPA utilisée est constituée de deux étages d'amplification. Le premier étage est composé de quatre transistors HBT et le second étage de 8 transistors HBT. Comme rappelé sur la figure 6.5.1, le HPA est constitué en plus de ces deux étages d'amplification, d'un réseau d'adaptation en entrée, d'un réseau inter-étage ainsi que d'un combineur de puissance en sortie. Ces trois structures, uniquement constituées de composants passifs (ligne micro-ruban, inductance spirale, capacités MIM, résistances), peuvent être simulées de façon EM. Chacune de ces trois parties peut être intégrée dans la simulation EM de la partie passive distribuée. Ainsi, il est possible d'appliquer un niveau d'échelle inférieur à l'approche de compression.

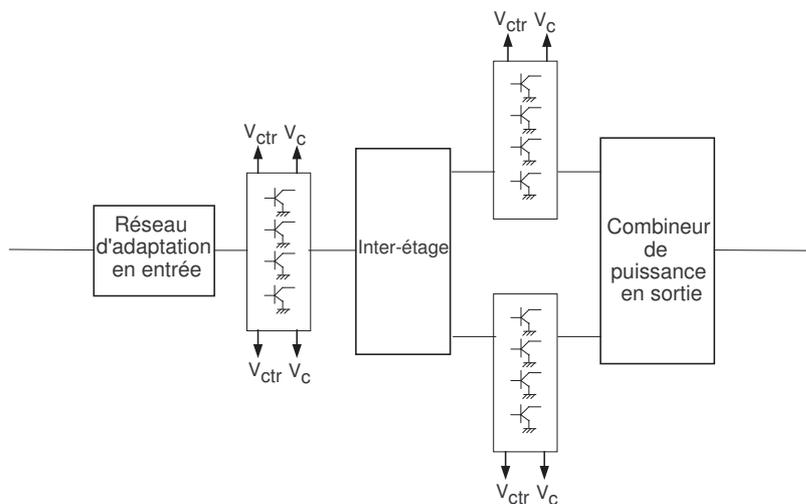


FIG. 6.5.1 – Schéma de principe du HPA

Dans cette étude seule une de ces trois parties du HPA est intégrée dans la partie passive distribuée totale du boîtier complet pour des raisons de simplicité. Cette partie est le réseau de combinaison de puissance en sortie. Avant d'intégrer cette partie dans la simulation EM de la partie distribuée, nous vérifions si le modèle du HPA hybride, intégrant cette simulation EM, reproduit le comportement du modèle électrique du HPA. Ainsi, les comparaisons effectuées pour vérifier l'hypothèse d'élément localisé seront plus pertinentes.

6.5.2 Vérification du modèle hybride

Dans cette partie est vérifiée l'équivalence entre le modèle circuit du HPA et le modèle qui inclut la simulation EM d'une partie du HPA, dénommé modèle hybride. Une simulation circuit du HPA seul est effectuée. D'un autre côté, une simulation du modèle circuit dont le combineur de puissance en sortie est simulée de façon EM est effectuée. Aucun effet du boîtier n'est pris en compte dans ces simulations, les éléments d'interconnexion ne sont également pas pris en compte dans ces simulations.

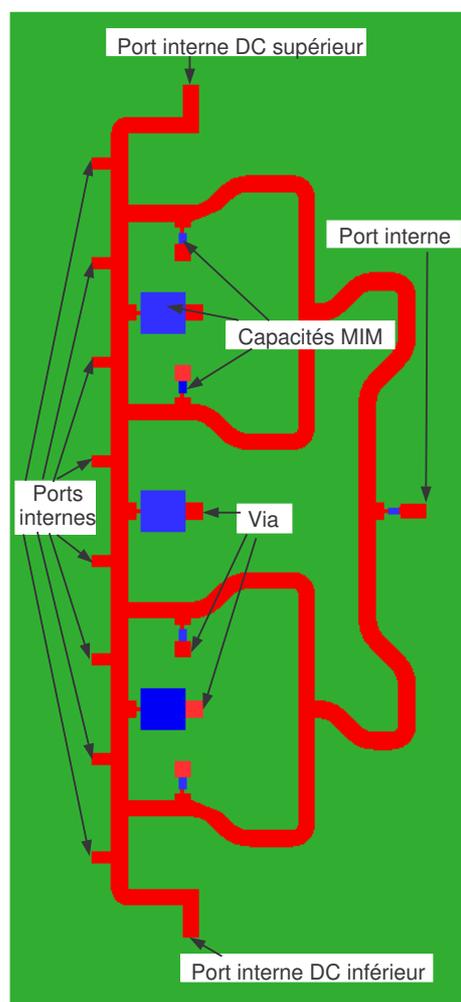


FIG. 6.5.2 – Combineur de puissance en sortie simulée de façon EM

La figure 6.5.2 montre la représentation dans la simulation EM du combineur de puissance en sortie. Des ports internes auxquels est appliquée la procédure de calibrage numérique, sont placés à la terminaison des lignes. 8 ports sont placés en entrée du combineur pour les signaux venant du deuxième étage d'amplification composé de

8 transistors. 2 autres ports sont placés pour acheminer les tensions et courants de polarisations sur les collecteurs des transistors et un en sortie du combineur. 11 ports internes sont utilisés ce qui alourdit le temps de calcul.

Les métallisations sont représentées par des surfaces d'or car les épaisseurs de métallisation sont faibles (quelques μm). La couche de passivation n'est pas dessinée car son épaisseur est trop faible et requiert un maillage trop dense. Comme effectué pour les modèles électriques du logiciel circuit, la permittivité de l'AsGa est légèrement réduite (de 12,9 à 12,8) dans le simulateur EM.

La figure 6.5.2 montre que des capacités MIM sont utilisées dans le combineur de puissance en sortie. Les capacités MIM sont représentées dans le simulateur EM par des surfaces capacitatives. Dans notre cas, la surface capacitative représentée est la surface effective de la capacité MIM, c'est à dire la dimension de l'électrode supérieure à laquelle on assigne la bonne densité de capacité. Le pont à air reliant l'électrode supérieure à la métallisation de base de la ligne est représenté par une ligne de métallisation de base de la même longueur étant donné la faible hauteur du pont à air et l'augmentation de la densité de maillage que sa représentation impose.

La simulation EM du combineur de puissance en sortie seul présente un coût de calcul de 8 à 9 heures. Cette simulation est effectuée sur un PC de processeur 2,66GHz avec 1 Go de mémoire RAM.

Le résultat de la simulation EM est intégré à la simulation circuit du modèle du HPA, comme indiqué sur la figure 6.5.3.

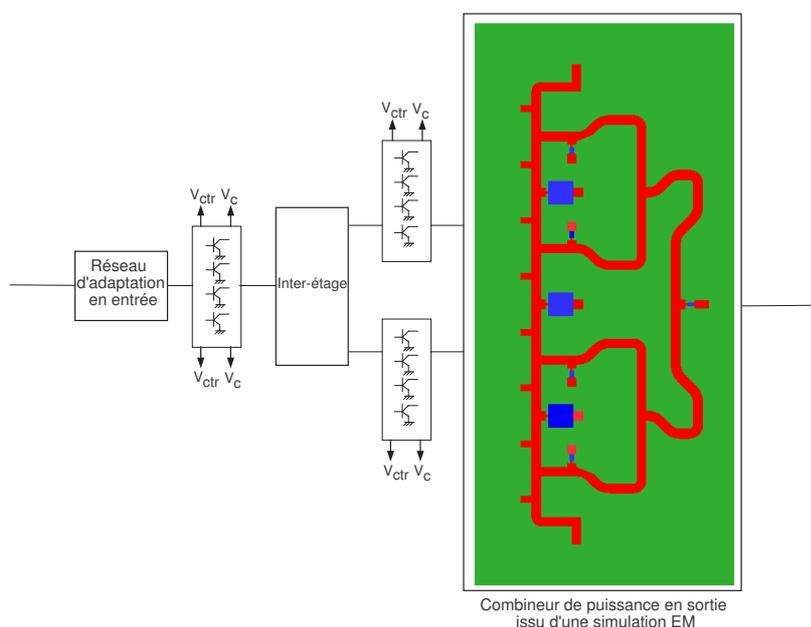


FIG. 6.5.3 – Modèle hybride du HPA

La matrice S représentant le combineur de sortie de façon EM est complétée par sa définition à la fréquence nulle permettant d'acheminer les courants DC de polari-

sation jusqu'aux collecteurs des transistors du second étage d'amplification. Celui-ci est composé de deux blocs de 4 transistors qui sont alimentés indépendamment. La matrice de paramètre S à la fréquence nulle impose donc une transmission directe (paramètre S égal à 1) du port DC supérieur vers les 4 ports internes reliés aux transistors du bloc supérieur et pas de transmission vers les autres ports (paramètre S égal à 0). Le même principe est appliqué pour le port DC inférieur.

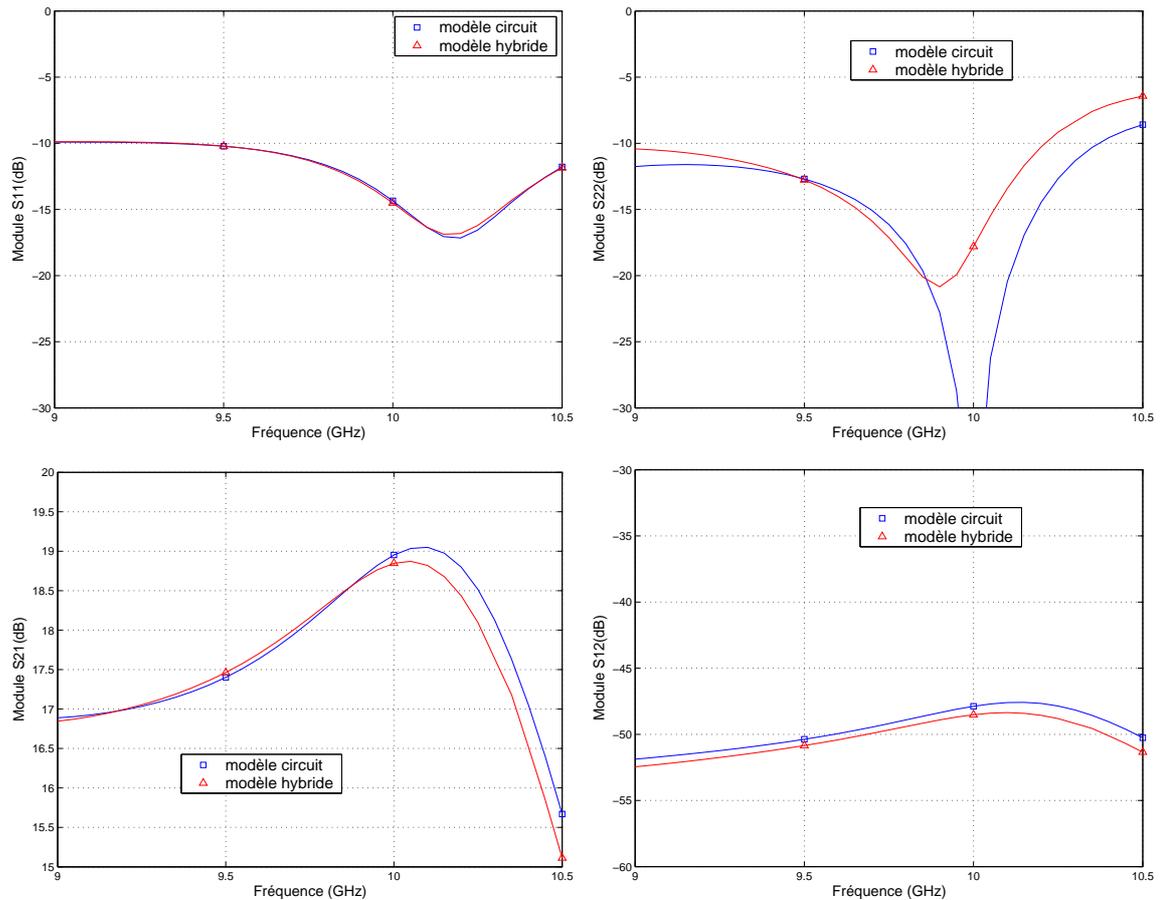


FIG. 6.5.4 – Comparaison du modèle circuit et du modèle hybride du HPA

La figure 6.5.4 présente la comparaison des paramètres S des modèles circuit et hybride du HPA en petit signal. L'introduction du modèle EM du réseau de combinaison de puissance en sortie ne modifie pas le paramètre en réflexion en entrée mais surtout le paramètre en réflexion en sortie. Le gain ainsi que l'isolation sont légèrement modifiés. Ces deux paramètres issus de la simulation hybride sont légèrement inférieurs aux gains (0,2 dB) et isolations (1 à 1,5 dB) issus de la simulation circuit.

La figure 6.5.5 présente la comparaison avec la mesure sous pointes du HPA nu des deux paramètres S les plus sensibles à la modification du modèle circuit par l'intégration d'un segment issu d'une simulation EM. Il s'agit du gain et du paramètre en réflexion en sortie.

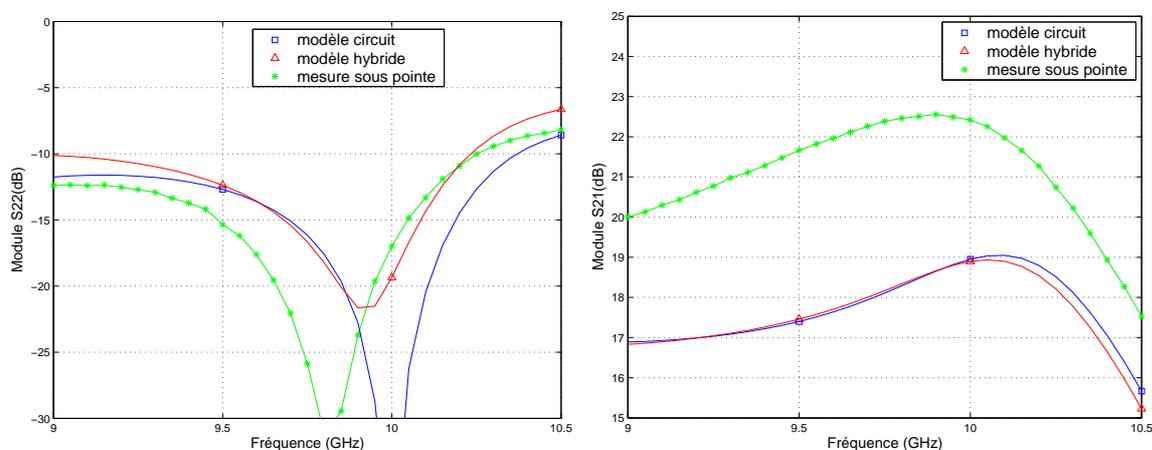


FIG. 6.5.5 – Comparaison du modèle circuit, du modèle hybride du HPA et de la mesure sous pointes du HPA

Le modèle hybride montre un paramètre S_{22} en meilleur accord avec la mesure sous pointes que le modèle circuit. Le niveau du S_{22} prévu par le modèle circuit est certes plus proche de la mesure que le modèle hybride, mais la position du pic d'adaptation est décalé. La position du pic prévu par le modèle hybride est plus proche des mesures que celui prévu par le modèle circuit.

Le paramètre S_{21} est aussi éloigné de la mesure sous pointe pour les deux modèles, comme remarqué dans la partie 6.4.3 sur l'imprécision du modèle circuit.

Cette comparaison permet de conclure à l'équivalence entre le modèle hybride (intégrant la simulation EM) et le modèle uniquement circuit du HPA. Cette équivalence est nécessaire pour les comparaisons ultérieures. De plus, il est constaté une légère amélioration du modèle circuit (paramètre en réflexion en sortie) grâce à l'intégration de résultat de simulation EM.

En conclusion, l'intégration d'une simulation EM du combineur de puissance en sortie du HPA est possible au prix d'une durée de simulation relativement longue. Cette modification améliore légèrement le modèle circuit du HPA et peut permettre de prendre en compte des effets de couplage EM.

6.5.3 Application de la compression à un niveau d'échelle inférieur

6.5.3.1 Effet d'un capot métallique sur le combineur de puissance en sortie

Avant d'appliquer l'approche de compression à un niveau d'échelle inférieur, un capot métallique est ajouté dans la simulation EM du combineur de sortie seul. Ceci permet de remarquer à partir de quelle hauteur de capot les paramètres S du modèle hybride du HPA sont modifiés.

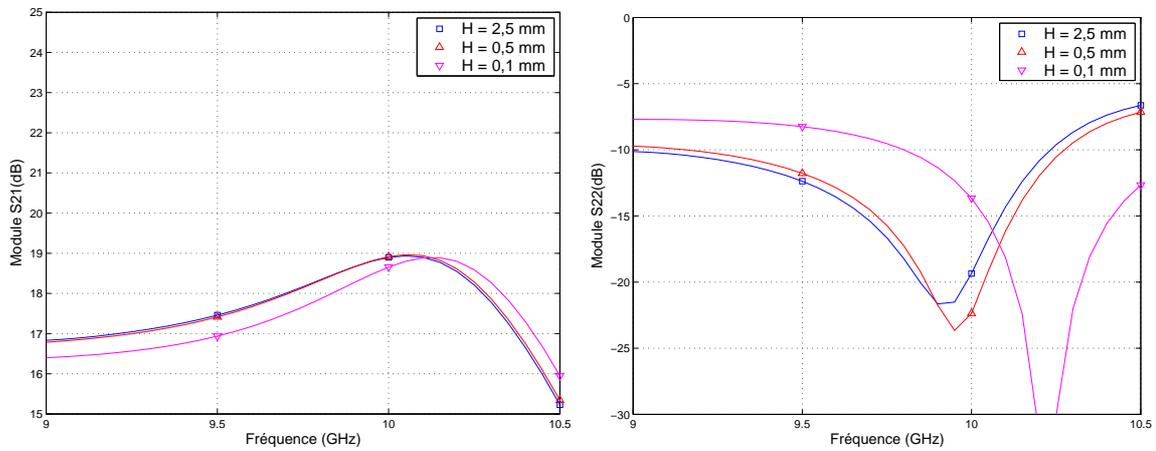


FIG. 6.5.6 – Influence de la hauteur du boîtier sur le combineur de puissance en sortie sur le modèle hybride du HPA

La figure 6.5.6 présente les résultats des simulations du modèle hybride du HPA pour trois hauteurs de capot (la hauteur standard et deux hauteurs très faibles de $0,5\text{ mm}$ et $0,1\text{ mm}$). Le paramètre en réflexion en entrée et l'isolation ne sont que peu ou pas modifiés par la variation de la hauteur du boîtier. Ceci s'explique aisément car seul le combineur de puissance en sortie est représenté dans la simulation EM. Les résultats des paramètres les plus sensibles que sont le gain et le paramètre en réflexion en sortie sont présentés.

Premièrement, le cas sans capot métallique (non reporté sur la figure) est équivalent au cas où le capot est placé à la hauteur standard de $2,5\text{ mm}$. Pour observer une modification, il est nécessaire de diminuer la hauteur jusqu'à $0,5\text{ mm}$. Quand cette hauteur est diminuée jusqu'à $0,1\text{ mm}$, la modification de ces paramètres est très importante. Cependant, il est important de remarquer que la hauteur minimale d'un boîtier contenant un HPA est de $0,6\text{ mm}$ du fait de la topologie de l'intérieur du boîtier. Etant donné que les dimensions (largeur et longueur) de ce boîtier virtuel sont faibles, les effets du rapprochement du capot sont également faibles, comme démontré dans la partie 5.4.4.

En conclusion, il est possible de prendre en compte des effets de couplage EM comme l'influence d'un capot métallique grâce au modèle hybride. Les effets d'un capot sont faibles et commencent à être significatifs pour des hauteurs inférieures aux minima technologiques.

6.5.3.2 Résultats de la compression à un niveau d'échelle inférieur

Après avoir validé l'utilisation du modèle EM du combineur de puissance en sortie du HPA, celui-ci est intégré dans la partie passive distribuée. Cette approche de compression est dénommée approche de compression hybride. Cette approche de

compression permet de vérifier si le HPA est intrinsèquement indépendant de l'environnement.

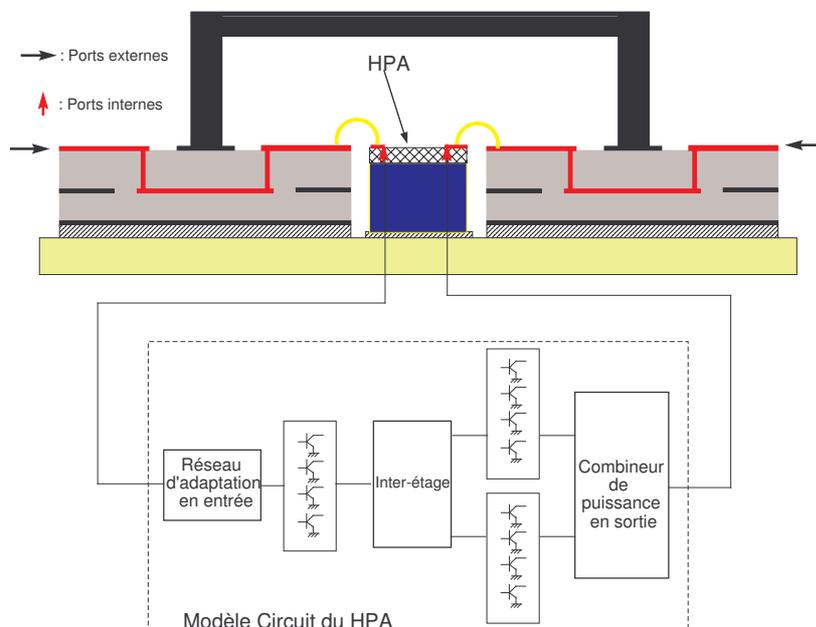


FIG. 6.5.7 – Approche de compression utilisant le modèle circuit du HPA

La prise en compte de cette partie du HPA dans la partie passive distribuée totale alourdit considérablement le temps de la simulation EM générant la matrice de compression, du fait de la géométrie et de la finesse du maillage imposé ainsi que du nombre de ports internes. Le temps de la simulation EM de cette partie distribuée est de 20 Heures sur un PC de processeur 2,66 GHz avec 1 Go de mémoire RAM. La simulation de la partie passive distribuée sans la prise en compte du combineur de puissance montre un temps de simulation d'une demi-heure. Cette simulation génère les matrices de compression utilisées précédemment avec la mesure sous pointes ou le modèle entier du HPA.

Dans la partie suivante, les résultats de la compression utilisant le modèle circuit du HPA, dont l'approche est décrite sur la figure 6.5.7 et les résultats de l'approche hybride à un niveau d'échelle différent utilisant le modèle circuit modifié du HPA, décrite sur la figure 6.5.8, sont comparés.

6.5.4 Résultats de la compression hybride

Les figures 6.5.9, 6.5.10 et 6.5.11 présentent les paramètres S issus des deux simulations pour le boîtier sans capot ainsi que pour toutes les hauteurs de boîtier pour respectivement les paramètres en réflexion, le gain et l'isolation.

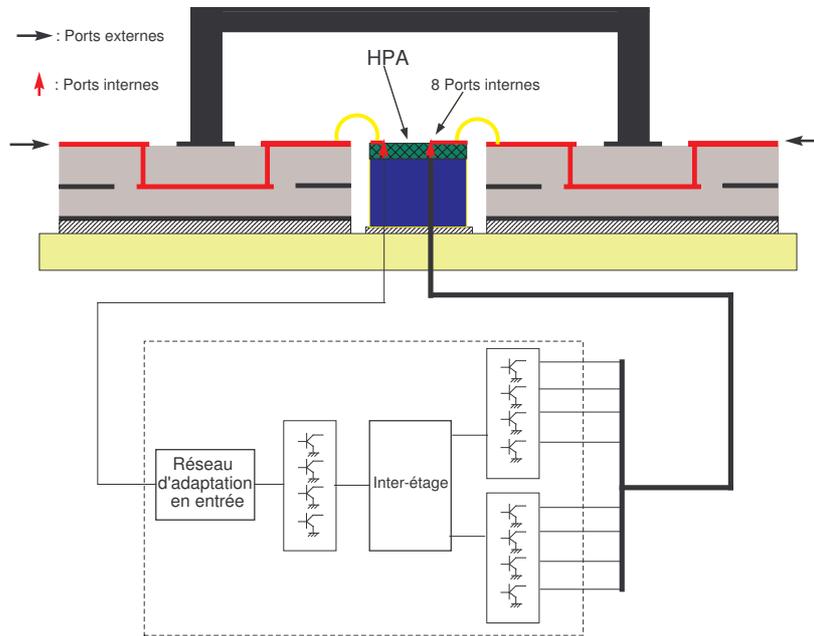


FIG. 6.5.8 – Approche de compression hybride (à un niveau d'échelle inférieur) utilisant le modèle circuit modifié du HPA

Premièrement en ce qui concerne les paramètres en réflexion, une légère différence de forme est observée entre les deux simulations. Mais le niveau prédit par ces deux simulations est équivalent.

Comme le montrent les figures 6.5.9(c) et 6.5.9(d), l'influence de la hauteur du boîtier sur les paramètres en réflexion est équivalente entre les deux approches de compression.

En ce qui concerne le gain, les résultats des simulations à l'aide de la compression hybride sont légèrement supérieurs à ceux de la compression utilisant le modèle circuit. Ceci est constaté pour le cas sans capot ainsi que pour toutes les hauteurs de boîtier.

La dispersion en fonction de la hauteur du boîtier, illustrée sur la figure 6.5.10(b)) semble équivalente pour les résultats de la compression hybride par rapport à l'approche de compression utilisant le modèle circuit entier. Pour certaines fréquences, la dispersion prévue par la compression hybride est supérieure, pour d'autres fréquences elle est inférieure à la dispersion prévue par l'approche de compression utilisant le modèle circuit. Ceci est confirmée par la figure 6.5.12(a) qui présente la dégradation moyenne du gain en fonction de la hauteur du boîtier. La dégradation prévue par l'approche hybride est équivalente à celle prévue par l'approche utilisant le modèle circuit.

Enfin concernant l'isolation, la figure 6.5.11 montre une faible différence entre les deux simulations pour le cas sans capot. Cette différence entre les résultats des deux approches de compression comparées augmente quand la hauteur du boîtier diminue.

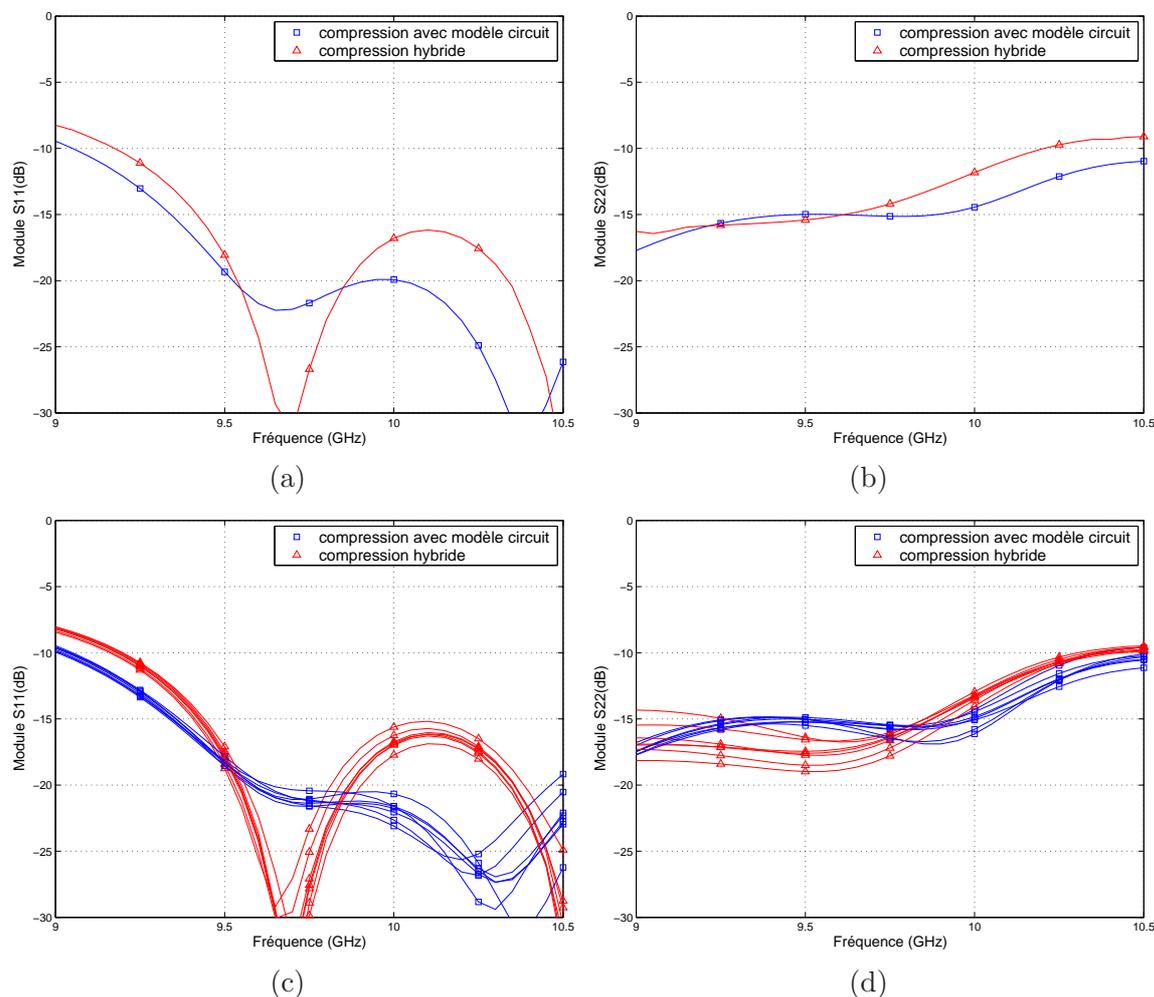


FIG. 6.5.9 – Comparaison des paramètres en réflexion du boîtier issus de la compression hybride (combineur dans la partie passive distribuée) et de la compression avec modèle circuit

La dispersion de l'isolation en fonction de la hauteur du boîtier est légèrement plus importante quand une partie du HPA est incluse dans la matrice de compression. En conclusion, la compression à un niveau d'échelle inférieur montre un peu plus d'effets de couplage EM que la compression à l'échelle de la puce (avec modèle circuit entier du HPA) car l'isolation dans le cas de l'approche hybride, est un peu plus dégradée. La figure 6.5.12(b) confirme que la dégradation moyenne de l'isolation en fonction de la hauteur du boîtier prévue par l'approche hybride est légèrement supérieure à la dégradation prévue par l'approche de compression utilisant le modèle circuit entier.

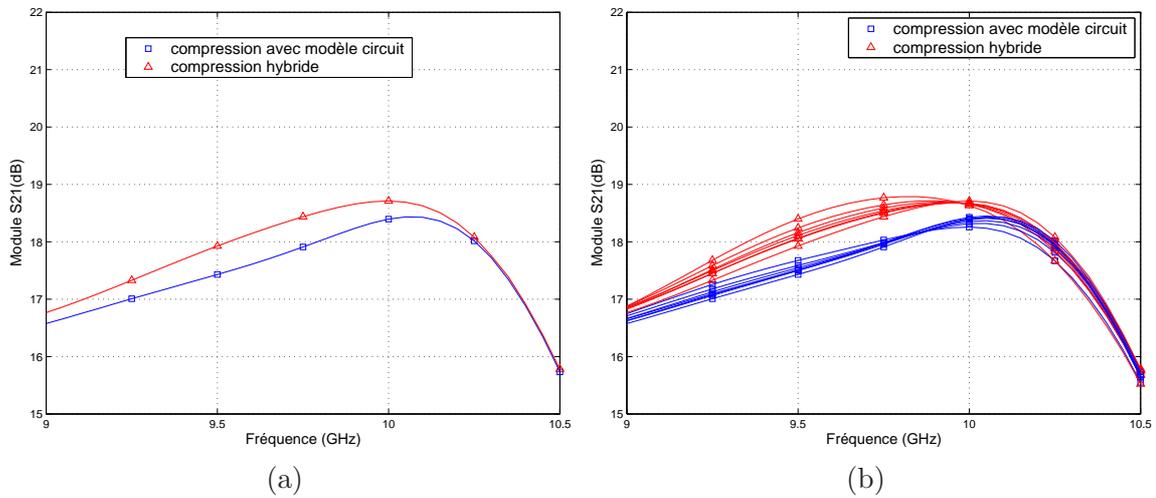


FIG. 6.5.10 – Comparaison du gain du boîtier issu de la compression hybride (combineur dans la partie passive distribuée) et avec le modèle circuit

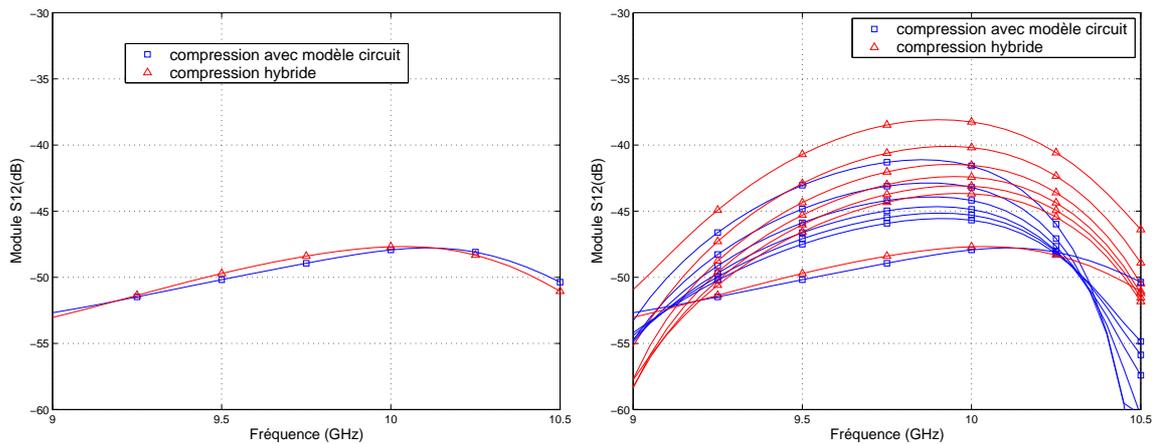


FIG. 6.5.11 – Comparaison de l'isolation du boîtier issue de la compression hybride (combineur dans la partie passive distribuée) et avec le modèle circuit

6.5.4.1 Comparaison des approches de compression avec les mesures

Les figures 6.5.13 et 6.5.14 présentent la comparaison des résultats de mesure avec respectivement les résultats de la méthode de compression hybride et de compression utilisant le modèle circuit.

La comparaison des résultats des deux approches de compression étudiées avec les mesures indique que la compression avec un niveau d'échelle inférieur prévoit mieux le paramètre en réflexion en entrée que l'approche de compression à l'échelle de la puce utilisant le modèle circuit entier du HPA. Les deux méthodes génèrent des résultats

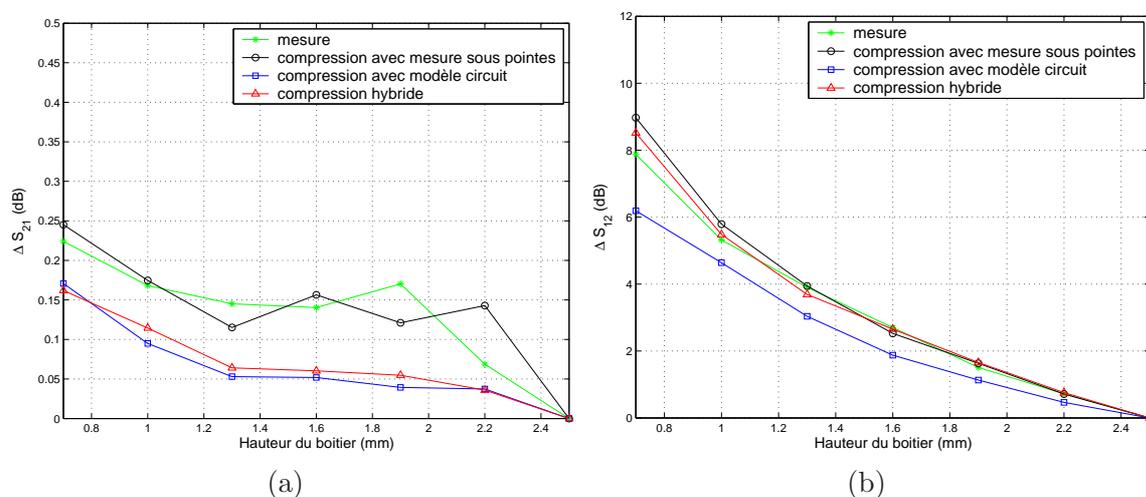


FIG. 6.5.12 – Modification du gain et de l'isolation du boîtier en fonction de la hauteur du boîtier - Comparaison des résultats de mesure et simulations à l'aide de l'approche de compression (utilisant la mesure sous pointes, le modèle circuit) ou l'approche hybride

équivalents et en corrélation moyenne avec la mesure pour le paramètre de réflexion en sortie.

Le gain est très légèrement mieux évalué grâce à l'approche hybride mais il est toujours entâché de l'erreur induite par l'imprécision du modèle circuit.

Par contre, l'approche de compression hybride (à un niveau d'échelle inférieur) fait apparaître un niveau d'isolation inférieur à celui constaté en mesure. Cependant, la dispersion est sensiblement équivalente entre les résultats de la compression hybride et les mesures.

Finalement, la modification du gain et de l'isolation en fonction de la hauteur du boîtier, définie par l'équation 6.3.1 est observée sur les figures 6.5.12(a) et 6.5.12(b).

En ce qui concerne le gain, la dégradation moyenne issue de l'approche hybride est équivalente à celle issue de la simulation utilisant le modèle circuit entier. La dégradation prédite par l'approche hybride est inférieure à la dégradation constatée en mesure (ainsi que de la dégradation prévue par l'approche de compression utilisant une mesure sous pointes).

En ce qui concerne l'isolation, la dégradation moyenne observée sur les résultats de simulation grâce à l'approche hybride est également plus proche des résultats de mesure (ainsi que de l'approche de compression utilisant une mesure sous pointes). L'approche de compression utilisant le modèle circuit entier du HPA sous-évalue cette dégradation.

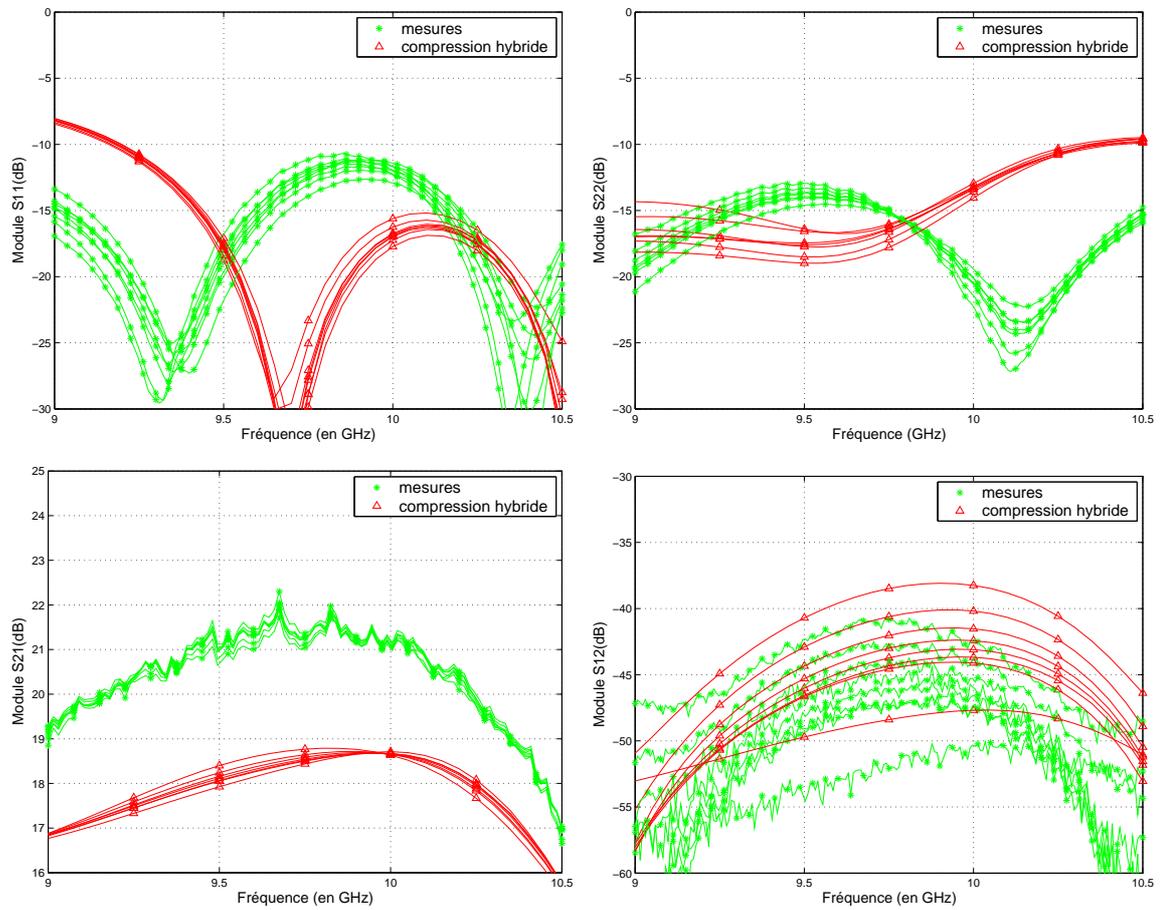


FIG. 6.5.13 – Comparaison des paramètres S du boîtier issus de la compression hybride (combineur dans la partie passive distribuée) et des mesures

6.5.5 Conclusion

L'application de l'approche de compression en intégrant une partie du HPA dans la partie passive distribuée est possible au prix d'un temps de calcul relativement conséquent. Cette approche à un niveau d'échelle inférieur est plus précise que l'approche de compression utilisant le modèle circuit entier du HPA pour les paramètres en réflexion et le gain. Mais ces résultats restent moins précis que l'approche de compression à l'échelle de la puce utilisant une mesure sous pointes. A l'exception d'un paramètre dû au couplage EM (le niveau de l'isolation), qui est surévalué par rapport aux mesures, les résultats de la compression hybride confirment la validité de l'hypothèse du HPA en élément localisé, car l'approche de compression hybride génèrent les mêmes résultats que l'approche de compression à l'échelle de la puce HPA (utilisant le modèle circuit entier du HPA).

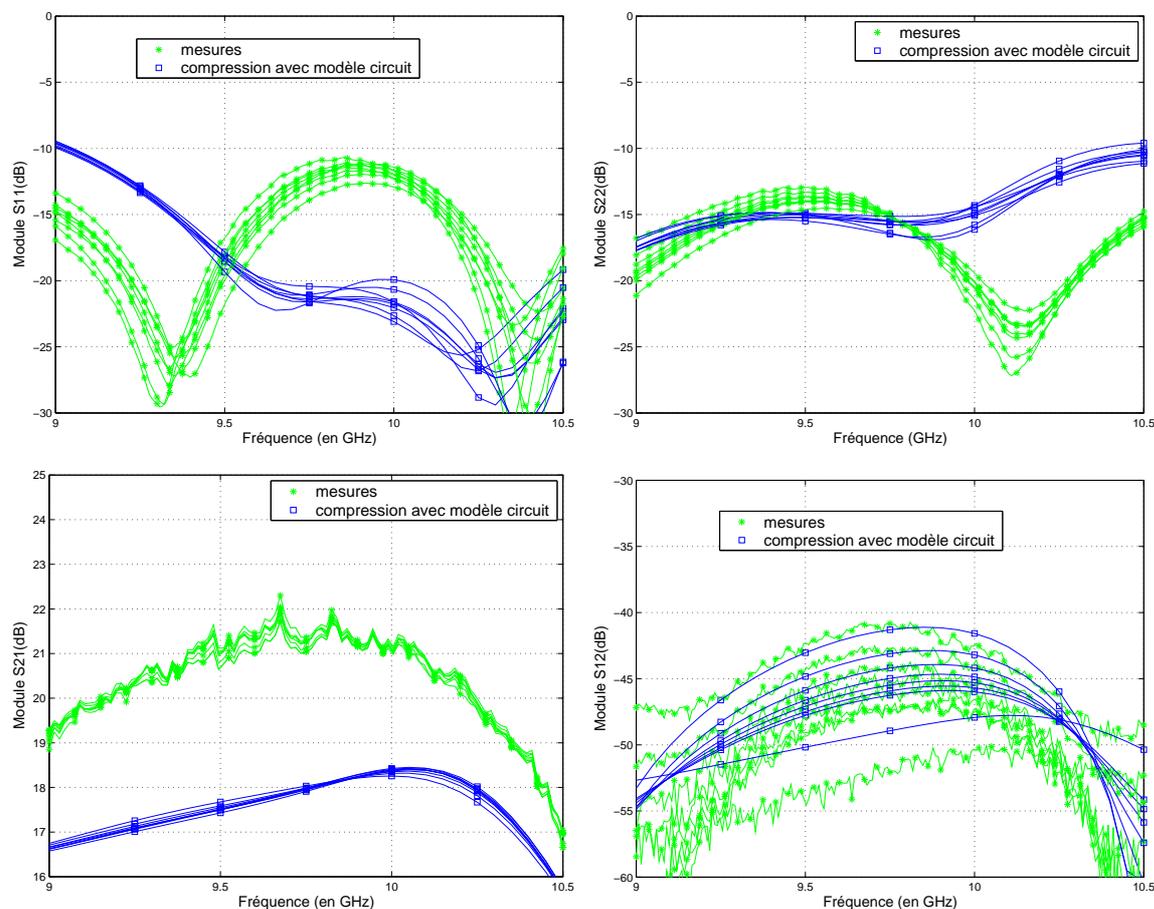


FIG. 6.5.14 – Comparaison des paramètres S du boîtier issus de la compression utilisant le modèle circuit du HPA et des mesures

6.6 Conclusion

L'approche de compression a été appliquée à des boîtiers contenant des HPAs. Cette approche de simulation a permis de prédire les effets de mise en boîtier, qui sont similaires à ceux observés pour les boîtiers LNAs. L'approche de compression a également été appliquée en régime non-linéaire mais elle y est limitée par l'imprécision du modèle électrique du HPA, qui doit obligatoirement être utilisé. L'approche de compression a été appliquée à un niveau d'échelle inférieur (échelle du HPA).

Cette approche hybride peut néanmoins permettre d'améliorer les résultats quand il est nécessaire d'utiliser un modèle circuit. Notre objectif était d'obtenir un modèle hybride simple en adéquation avec le modèle circuit du HPA. Si des couplages EM existent à l'intérieur d'une puce MMIC, l'approche hybride permet de les prendre en compte.

Conclusion Générale

Conclusion Générale

Dans cette thèse, une approche de simulation EM globale a été mise en place. Cette méthode est basée sur l'approche de compression. Elle convient parfaitement à la simulation des effets de mise en boîtier et des interconnexions sur des puces MMIC.

L'approche de compression mise en place et appliquée au cours de cette thèse utilise des logiciels de simulations commerciaux. En ce sens, elle est particulièrement adaptée aux besoins industriels dans la mesure où elle vient enrichir (plutôt que remplacer) la procédure habituelle de CAO. De plus, cette méthode bénéficie des avantages des logiciels choisis. Le logiciel EM HFSS est le logiciel de simulation EM le plus répandu et le maillage tétraédrique des éléments finis est bien adapté aux géométries complexes des boîtiers étudiés. Le logiciel circuit ADS propose de larges bibliothèques de modèles et des moteurs de simulation variés.

Cette méthode de compression a été améliorée par la procédure de calibrage numérique des ports internes qui réalise l'interface entre l'environnement de simulation EM et l'environnement de simulation circuit. Ceci a permis de résoudre la difficulté de traitement des ports internes dans la simulation EM, qui constitue la principale difficulté inhérente à l'approche de compression. De plus, la procédure de calibrage est complètement externe et indépendante du simulateur EM. Donc il n'a pas été nécessaire de modifier le code source du logiciel EM et l'utilisation d'autres logiciels que ceux utilisés dans cet étude est envisageable. Ceci rend l'approche de compression proposée très modulable.

L'approche de compression proposée a été validée grâce à l'étude de quelques structures canoniques passives et actives. La comparaison de notre approche avec des méthodes de l'état de l'art prouve que notre méthode est au moins aussi performante que les approches qui ont fait l'objet de publications récentes mais est plus simple à mettre en oeuvre. L'approche de compression a été validée sur des structures complexes de boîtiers intégrant des amplificateurs MMIC. Ces boîtiers sont des structures développées actuellement au sein de Thales Systèmes Aéroportés. Les simulations ont été réalisées dans le domaine linéaire ainsi que non-linéaire. Les effets dus à la mise en boîtier, c'est-à-dire l'influence des transitions, des éléments d'interconnexion et du couplage EM, sont parfaitement pris en compte par cette approche. La bonne prise en compte du couplage EM dans l'approche de compression montre son avantage sur une approche traditionnelle de segmentation.

L'étude de ces structures ainsi que l'application de l'approche de compression à un niveau d'échelle inférieur a également permis l'évaluation approfondie des possibilités

et limitations de cette approche. Le domaine de validité de la méthode de compression originale repose sur l'indépendance intrinsèque de l'élément localisé par rapport à son environnement.

La modularité de l'approche de compression a permis de l'appliquer à l'étude des effets de mise en boîtier sur la dispersion de puces MMIC dans un temps de simulation faible puisque une unique simulation EM est requise dans cette approche.

La méthode de simulation EM globale proposée est donc un bon moyen d'aide à la conception des boîtiers. Elle a permis de quantifier l'influence des transitions et interconnexions sur les performances globales d'un boîtier et également de prédire précisément les effets de couplage EM à l'intérieur des boîtiers. Ainsi, des règles de conception sur les dimensions des boîtiers ont été déduites et ont indiqué d'ores et déjà que la réduction de la hauteur des boîtiers était possible sans dégradation des performances. Ces règles peuvent permettre une meilleure compacité et une meilleure intégration des modules d'émission-réception (par exemple une intégration en 3D pour une architecture en tuile au lieu d'une architecture en brique sur une antenne à balayage électronique, une intégration pour une antenne conforme, ...).

Les suites possibles de ce travail pourraient consister en l'utilisation des résultats de ces simulations pour réaliser des simulations des chaînes hyperfréquences des modules d'émission-réception. Ainsi, les caractéristiques complètes d'une voie du module qui tiennent compte des effets de l'architecture pourraient être prédites.

Cependant pour caractériser complètement la voie émission, les simulations non-linéaires devront être plus précises. Pour ceci, les modèles électriques des HPAs doivent être améliorés dans un premier temps avant d'appliquer l'approche de compression et d'étudier les effets de mise en boîtier et interconnexions. L'approche de compression à l'échelle du HPA en limitant les éléments localisés aux zones actives, pourrait être une solution pour améliorer les modèles. Grâce à cette approche, la conception simultanée du MMIC et du boîtier est envisageable. Une autre solution pour améliorer les modèles pourrait être l'utilisation des résultats de l'approche de compression pour l'élaboration de modèles comportementaux.

Enfin l'approche de simulation EM globale proposée pourrait être étendue à une plus large échelle que les modules d'émission-réception. Par exemple, l'interaction éventuelle entre les éléments rayonnants d'une antenne à balayage électronique et les modules d'émission-réception pourrait être étudiée. En effet, dans l'hypothèse d'une séparation des voies émission et réception (sans circulateur), ce type d'approche pourrait aider à simuler l'interaction éventuelle entre les éléments rayonnants et amplificateurs haute puissance, dans le but d'améliorer la compacité de l'ensemble. La méthode de compression pourrait également être appliquée à la simulation de différents types d'antennes actives intégrées ou réseaux réflecteurs, où les éléments localisés seraient par exemple des diodes ou des MEMS.

Annexes

Annexe A

Simplification de la partie passive distribuée

Avant de valider l'approche de compression, des simplifications de la simulation EM de la partie passive distribuée sont effectuées [96]. En effet, l'unique simulation EM de la partie distribuée requiert un temps de calcul relativement long. Il peut être intéressant de réduire ce temps de simulation tout en conservant une description précise de l'environnement EM des puces MMIC mises en boîtier.

A.1 Description des simplifications

Le module simple LNA, dont une photographie est rappelée sur la figure 1.1.1, est utilisé pour mener cette étude. L'objectif de l'approche de compression est de modéliser précisément les effets de couplage à l'intérieur du boîtier.

Dans la simulation EM de la partie distribuée, le bloc d'AsGA et les pastilles RF de la plate-forme et de la puce ainsi que les bondings RF sont requis pour appliquer l'approche de compression. Etant donné qu'une mesure sous pointe de la puce MMIC est utilisée pour la représenter, la métallisation de la puce ne peut pas être décrite dans la partie passive distribuée à l'exception des pastilles. La première configuration constitue la représentation la plus précise, comme illustré sur la figure 1.1.2(a). Tous les éléments à l'intérieur du boîtier sont représentés : pastilles RF et DC de la puce MMIC et de la plate-forme, bondings RF et DC, et capacités de découplage.

Dans une seconde configuration, les pastilles DC du MMIC et les bondings DC sont retirés de la simulation EM de la partie passive, comme décrit sur la figure 1.1.2(b). La non représentation de ces éléments de faible dimensions diminue la densité de maillage et entraîne donc une diminution du nombre d'éléments et du temps de calcul.

Dans le troisième cas, les pastilles DC de la plate forme sont retirées de la partie passive distribuée en plus des pastilles DC de la puce et des bondings DC, comme indiqué sur la figure 1.1.2(c).

Ensuite, les capacités de découplages haute permittivité sont remplacées par des blocs métalliques dans la quatrième configuration (figure 1.1.2(d)). En effet, la forte

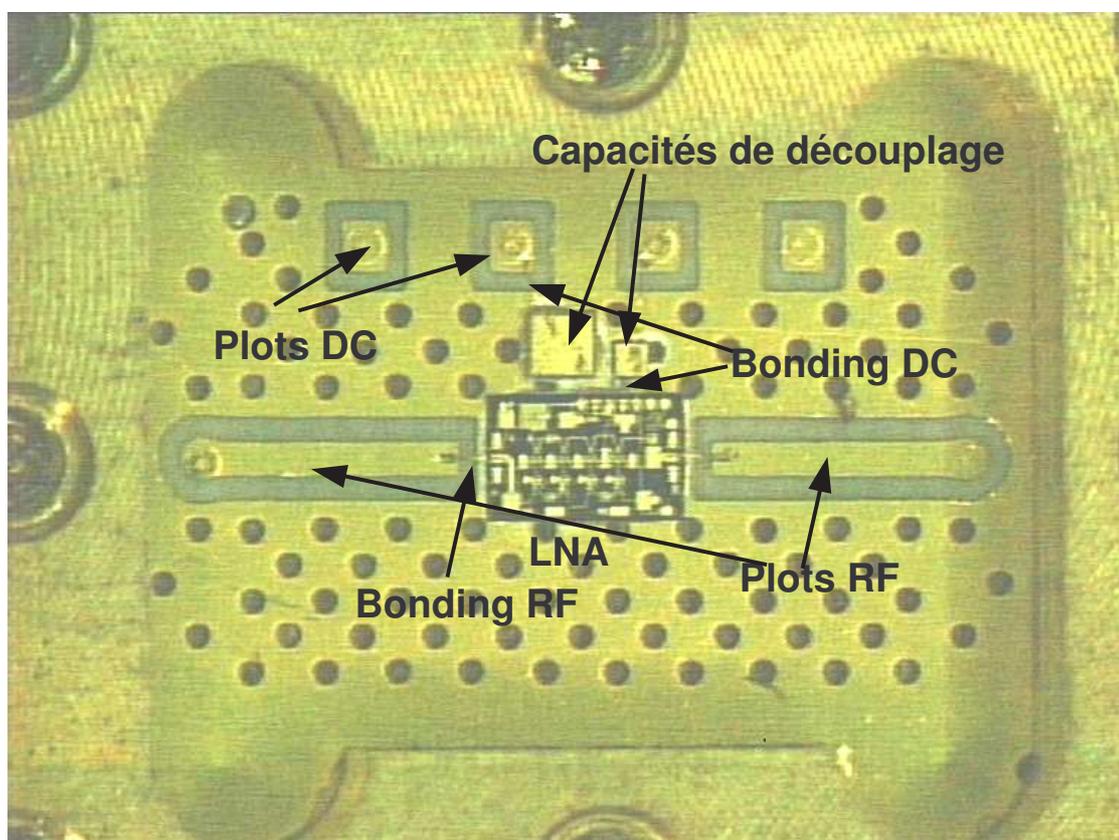


FIG. 1.1.1 – Intérieur de la cavité

valeur de la constante diélectrique empêche la pénétration totale des ondes EM à l'intérieur des capacités, ce qui justifie leur représentation par des blocs métalliques. De plus, la forte constante diélectrique rend le maillage très dense. Le remplacement par un bloc métallique diminue fortement le maillage et donc le temps de calcul.

Finalement dans la dernière configuration illustrée sur la figure 1.1.2(d), les capacités ne sont pas du tout représentées dans la partie passive distribuée. L'intérieur du boîtier ne comporte plus que les éléments indispensables à l'application de l'approche de compression (bloc d'AsGa, pastilles et bondings RF).

A.2 Résultats des simplifications

Les résultats des simulations des différentes configurations de la partie passive distribuée sont présentés sur la figure 1.2.1. Celles-ci sont effectuées pour la hauteur de boîtier standard ainsi que pour la hauteur de boîtier minimale pour obtenir le niveau de couplage maximal à l'intérieur du boîtier. Le paramètre S_{34} de la matrice de compression est présenté car celui-ci représente le couplage EM entre les ports

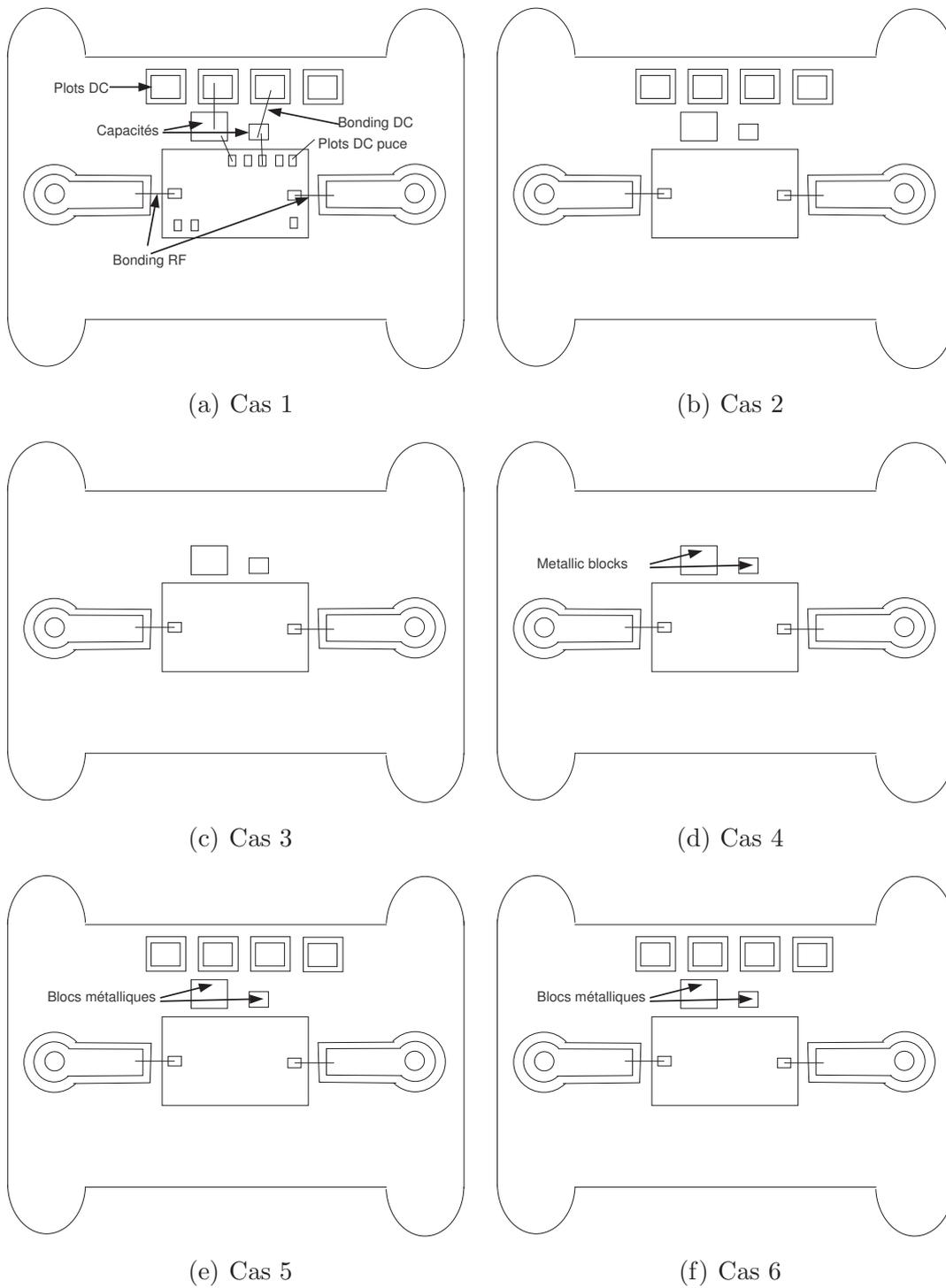


FIG. 1.1.2 – Simplifications de la géométrie de la partie passive distribuée - Vue de dessus de l'intérieur du boîtier

internes (les ports internes sont les ports 3 et 4) et est le seul paramètre de la matrice de compression à être influencé par ces différentes simplifications. Ces résultats sont présentés de 10 à 30 GHz pour observer les effets sur la fréquence de résonance de boîtier. Celui-ci a été conçu pour rejeter l'apparition de ce premier mode de résonance (TE_{Z110}) en dehors de la bande du MMIC [2 – 18 GHz]. Cette résonance qui apparaît à 27,5 GHz conditionne les effets de couplage EM à l'intérieur du boîtier.

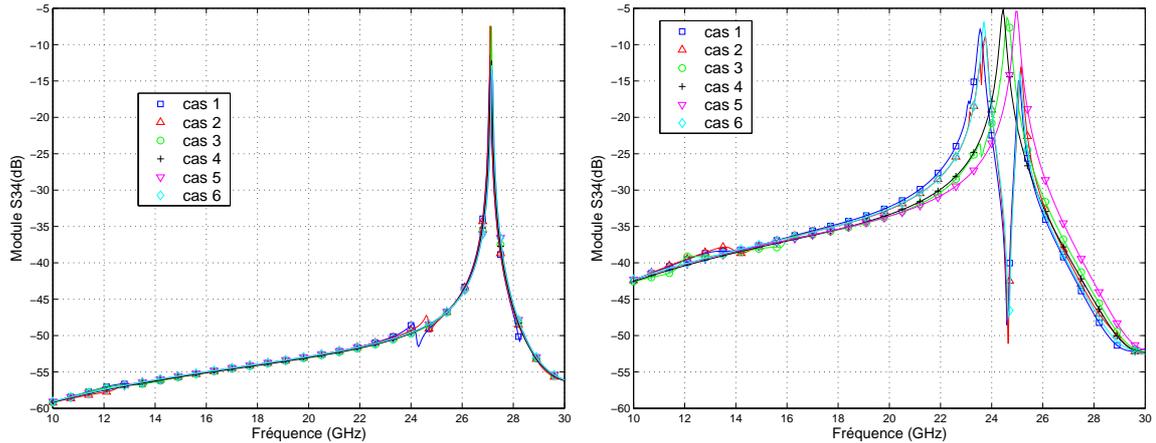


FIG. 1.2.1 – Paramètre S_{34} de la matrice de compression pour les six configurations de l'intérieur du boîtier pour la hauteur standard et minimale

Premièrement, il est observé que le niveau de couplage est beaucoup plus important pour la hauteur de capot minimale. En effet, pour une fréquence de 15 GHz , le couplage entre ports internes est de -37 dB pour la hauteur de boîtier minimale et de -55 dB pour la hauteur standard.

Deuxièmement, la fréquence de résonance de cavité est modifiée en fonction de la hauteur du boîtier. Celle-ci est à 27,1 GHz pour le boîtier à hauteur standard et à 23,5 GHz pour le boîtier à hauteur minimale avec tous les éléments décrits à l'intérieur. Comme montré dans [101], la fréquence de résonance de cavité dépend du "remplissage" de celle-ci.

Les simplifications de la géométrie n'ont pas d'influence sur le paramètre de couplage pour le boîtier à hauteur standard. Les éléments non indispensables à l'intérieur du boîtier peuvent être négligés. Ceci n'est plus le cas pour la hauteur de boîtier minimale. Le niveau de couplage à l'intérieur du boîtier étant maximal, les simplifications génèrent des modifications de la position de la fréquence de résonance. Si les plots et bondings DC n'ont pas d'influence (cas 2), l'absence des plots DC de la plate-forme (cas 3) décale la fréquence de résonance de 500 MHz . Le décalage entre les cas 3 et 4 étant très faible, le remplacement des capacités par des blocs métalliques peut-être effectué. Cependant, celles-ci doivent être décrites dans la partie distribuée car le cas 5 montre un décalage d'environ 500 MHz si elles ne sont pas représentées. En conclusion, les plots DC de la puce et les bondings DC peuvent être négligés mais pas les plots DC de la plate-forme. Les capacités peuvent être remplacées par des

blocs métalliques. Cette configuration est décrite sur la figure 1.1.2(f) (cas 6). Le paramètre S_{34} de la matrice de compression correspondante est en bon accord avec le cas 1 (description détaillée).

Pour valider définitivement ces résultats, l'approche de compression est appliquée en utilisant les différentes matrices de compression issues des six cas de simplifications. Les résultats de la simulation du boîtier 1 LNA complet avec la hauteur de boîtier minimale sont présentés sur la figure 1.2.2. Les résultats sont présentés sur la bande de fréquence de l'étude ($2-20\text{GHz}$) conditionnée par la bande de fréquence du LNA. Les résultats ne montrent pas de modifications dues aux simplifications de la partie passive distribuée sur le résultat final de la compression. Les simplifications proposées dans le cas 6, permettant une forte réduction du temps de calcul sans aucune approximation sont retenues pour l'application de l'approche de compression.

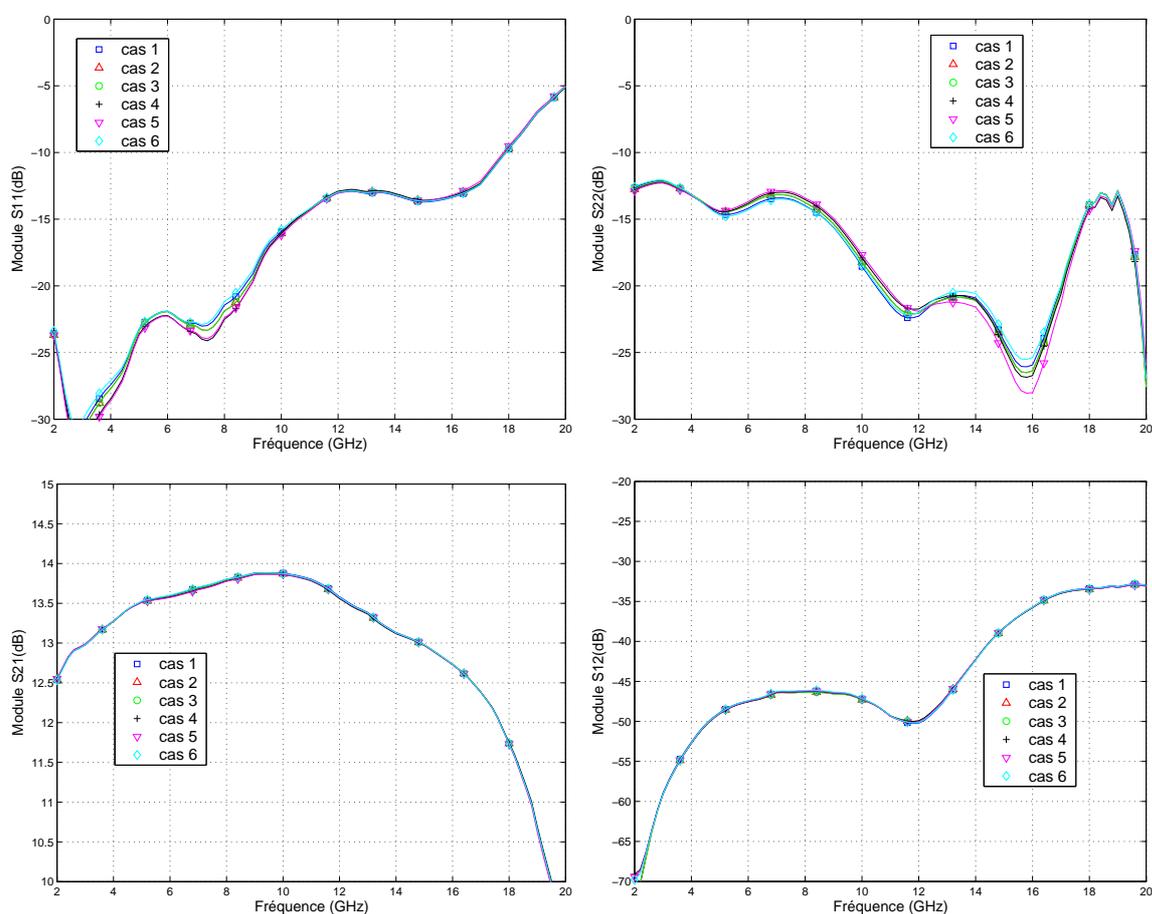


FIG. 1.2.2 – Application de la compression avec les différentes simplifications des matrices de compression

Annexe B

Conception des transitions et interconnexions

L'objectif lors de la conception de transitions et interconnexions hyperfréquences est de minimiser les pertes en réflexion et en transmission en minimisant l'effet des discontinuités. Une impédance caractéristique homogène pour tous les tronçons assimilables à une ligne de transmission composant la transition doit être conservée. Les dimensions des différents tronçons composant une transition doivent être étudiés précisément de façon à adapter les impédances caractéristiques de la carte-mère, de la puce et de l'interconnexion.

B.1 Conception des transitions

De façon générale, l'impédance caractéristique sur la carte mère est fixée à 50Ω car c'est la valeur standard utilisée pour les appareils de mesure, la connectique, ou la normalisation de paramètres S. La valeur de 50Ω est donc la valeur de l'impédance caractéristique qui doit être conservée tout au long d'une transition.

Dans les transitions étudiées, il est possible de distinguer plusieurs types de tronçons : les lignes de transmission en technologie pseudo-coplanaires et triplaques, les vias, les pastilles, les billes, les bumps, les barreaux métalliques (lead-frame).

Les lignes de transmission (pseudo-coplanaire ou triplaques) sont désormais parfaitement caractérisées dans la littérature [107, 94]. Des formules empiriques fournissent les impédances caractéristiques de ces lignes en fonction de leurs dimensions. Le choix des dimensions est imposé par les contraintes technologiques comme par exemple le choix du substrat en fonction de ses performances (permittivité, tangente de perte), sa rigidité, son épaisseur ou encore son coût. Le choix des dimensions des lignes s'effectue simplement grâce aux formules analytiques des impédances caractéristiques sans recours immédiat à la simulation EM.

D'après [107], l'impédance caractéristique d'une ligne de transmission pseudo-coplanaire, dont la section est représentée sur la figure 2.1.1 est donnée par l'équation 2.1.1.

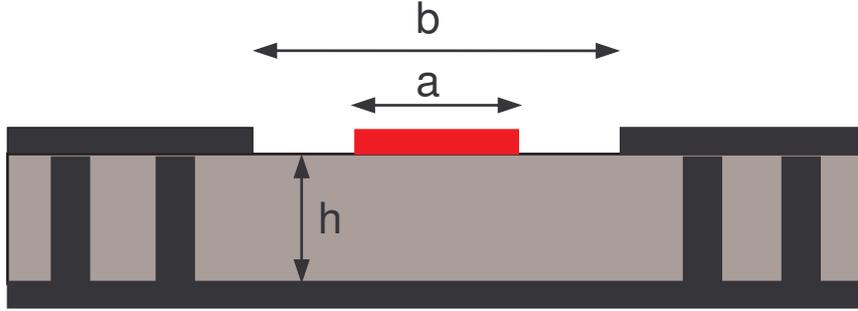


FIG. 2.1.1 – Ligne de transmission pseudo-coplanaire

$$Z_c = \frac{\eta_0}{2\sqrt{\epsilon_e f f}} \frac{1}{\frac{K(k)}{K(k')} \frac{K(k_1)}{K(k'_1)}} \quad (2.1.1)$$

avec η_0 l'impédance du vide.

$$k = a/b \quad (2.1.2)$$

$$k' = \sqrt{1 - k^2} \quad (2.1.3)$$

$$k'_1 = \sqrt{1 - k_1^2} \quad (2.1.4)$$

$$k_1 = \frac{\tanh \frac{\pi a}{4h}}{\tanh \frac{\pi b}{4h}} \quad (2.1.5)$$

$$\epsilon_e f f = \frac{1 + \epsilon_r \frac{K(k')}{K(k)} \frac{K(k_1)}{K(k'_1)}}{1 + \frac{K(k')}{K(k)} \frac{K(k_1)}{K(k'_1)}} \quad (2.1.6)$$

avec la fonction spéciale K , intégrale elliptique du premier ordre, dont le rapport est approximé par :

$$\frac{K(k)}{K(k')} \cong \frac{2\pi}{\ln\left(2 \frac{\sqrt{1+k'} + \sqrt[4]{4k'}}{\sqrt{1+k'} - \sqrt[4]{4k'}}\right)} \quad (2.1.7)$$

quand $1 \leq K(k)/K(k') \leq \infty$ et $1/\sqrt{2} \leq k \leq 1$
ou par

$$\frac{K(k)}{K(k')} \cong \frac{1}{2\pi} \ln\left(2 \frac{\sqrt{1+k} + \sqrt[4]{4k}}{\sqrt{1+k} - \sqrt[4]{4k}}\right) \quad (2.1.8)$$

quand $0 \leq K(k)/K(k') \leq 1$ et $0 \leq k \leq 1/\sqrt{2}$.

D'après [107], l'impédance caractéristique d'une ligne de transmission triplaque, dont la section est représentée sur la figure 2.1.2 est donnée 2.1.9.

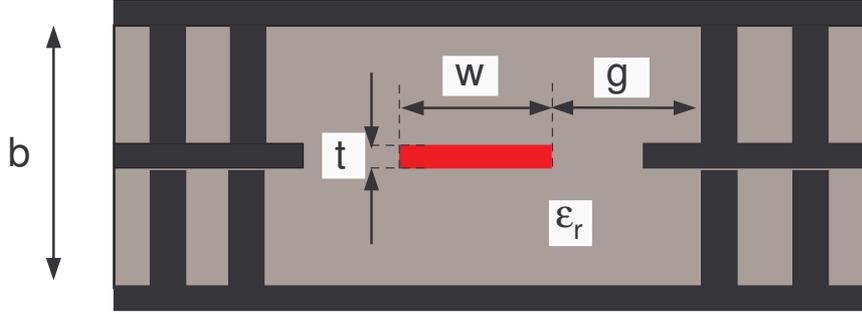


FIG. 2.1.2 – Ligne de transmission triplaque

$$Z_c = \frac{30\pi}{\sqrt{\epsilon_r} \left[\frac{w/b}{1-t/b} + \frac{2C_f(t/b)}{\pi C_f(0)} \ln(1 + \coth \frac{\pi g}{b}) \right]} \quad (2.1.9)$$

avec

$$C_f(t/b) = \frac{\epsilon}{\pi} \left[\frac{b}{(b-t)} \ln \frac{2b-t}{t} + \ln \frac{t(2b-t)}{(b-t)^2} \right] \quad (2.1.10)$$

et

$$C_f(0) = \frac{2\epsilon \ln 2}{\pi} \quad (2.1.11)$$

Intéressons-nous aux tronçons constitués de vias ou de billes. Les vias et billes qui propagent les signaux RF sont entourés de vias et billes qui assurent la continuité de la masse. L'ensemble est assimilable à une ligne de transmission coaxiale dont l'impédance caractéristique est donnée par l'équation 2.1.12. Le diamètre des vias (billes) définit le diamètre intérieur de la ligne coaxiale. L'espacement entre vias (billes) RF et vias (billes) de masse définit le diamètre du conducteur extérieur. Cette vision reste approximative, et par suite, ces dimensions doivent être optimisées grâce à des simulations EM.

$$Z_c = \frac{\eta_0}{2\pi\sqrt{\epsilon_r}} \ln\left(\frac{D}{d}\right) \quad (2.1.12)$$

avec d le diamètre de la bille (via), D le diamètre du cercle sur lequel sont réparties les billes (via) de masse comme indiqué sur la figure 2.1.3, ϵ_r la permittivité du substrat ($\epsilon_r = 1$ pour les billes car elles sont situées dans l'air).

La même analogie peut être effectuée pour les pastilles. Une illustration des pastilles dans une transition de ligne triplaque vers pseudo-coplanaire est donnée sur la

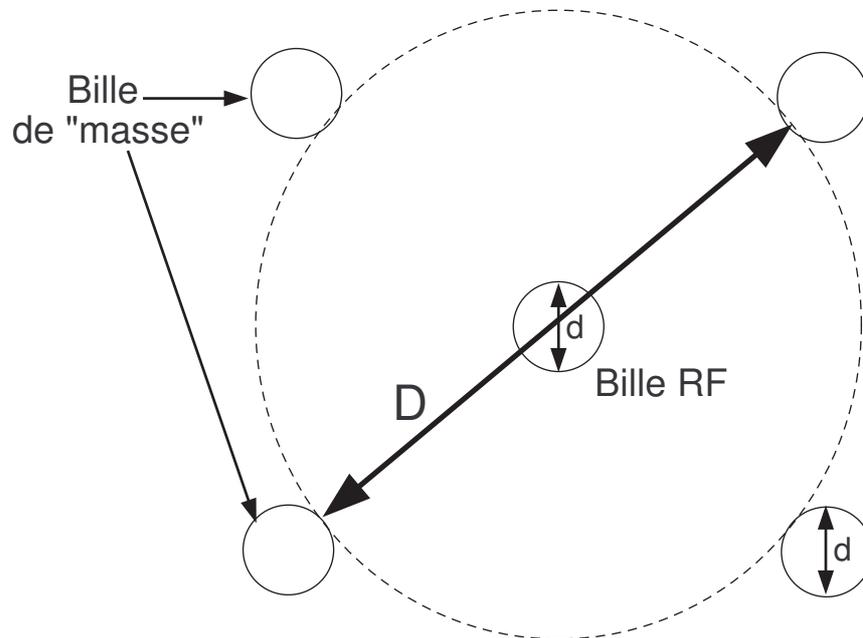


FIG. 2.1.3 – Ligne de transmission coaxiale formée par des vias ou billes dans une transition

figure 2.1.4 Les paramètres critiques sont alors le diamètre de ces pastilles (diamètre du conducteur intérieur) et le diamètre de l'épargne dans le plan de masse (diamètre du conducteur extérieur).

Cependant, dans ce cas, l'assimilation à une ligne de transmission n'est pas suffisante. En effet, le débordement des pastilles en vis-à-vis des vias (billes) crée un effet capacitif qui peut être pénalisant. Les paramètres contribuant à cet effet sont la hauteur des vias (hauteur des billes) et le diamètre des pastilles ainsi que la permittivité du substrat où sont percés les vias. Le diamètre des pastilles est cependant la seule dimension avec un degré de liberté suffisant pour diminuer l'effet capacitif. La hauteur des vias est fixée par l'épaisseur du substrat. L'épaisseur et la permittivité du substrat sont eux-même fixés par les impératifs technologiques et conditionnent l'impédance caractéristique des lignes de transmissions pseudo-coplanaires et triplaques. De plus, d'après [27, 28, 23, 29], le diamètre des pastilles semble être un paramètre prépondérant dans ce type de transition. La dimension des pastilles est un paramètre à ne pas négliger pour une bonne conception de transition.

B.2 Conception des interconnexions

Le principe de conception d'une interconnexion est similaire à celui d'une transition. Cette analogie est particulièrement remarquable pour une interconnexion par

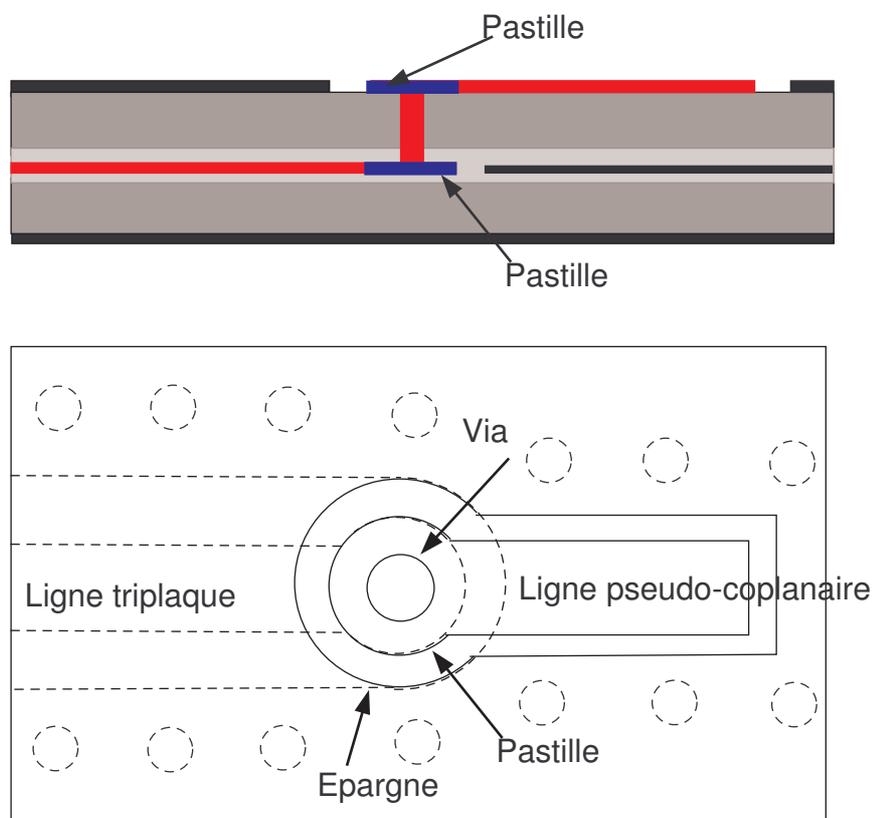


FIG. 2.1.4 – Transition d'une ligne triplaque vers ligne pseudo-coplanaire

flip-chip, similaire à une transition BGA par exemple. Nous donnons ici quelques principes basés sur une approche analytique d'amélioration des performances des interconnexions par bondings.

Un modèle électrique d'une interconnexion par bondings, représentée sur la figure 2.2.1, est présenté sur la figure 2.2.2 [22]. Les inductances L' , très faibles par rapport à L représente la longueur de fil collée sur la métallisation. Les capacités C représentent la discontinuité de contact et les effets de bord. Cette valeur peut être influencé par la position du point d'ancrage, notamment la position centrale sur le ruban métallique [25]. La résistance R représente les pertes ohmiques et par rayonnement. L'inductance L représente l'effet principal et est dépendant de la longueur des bondings et de leur hauteur par rapport au plan de masse. Cette inductance est le paramètre le plus préjudiciable et il est souhaitable de le minimiser.

La diminution de la hauteur par rapport au plan de masse, et par conséquent de la longueur du fil, diminue l'impédance caractéristique qu'il présente et par conséquent son inductance équivalente. Les équations 2.2.1 et 2.2.2 donnent la valeur de l'impédance caractéristique d'un fil de bonding et de l'inductance équivalente [108, 99, 107].

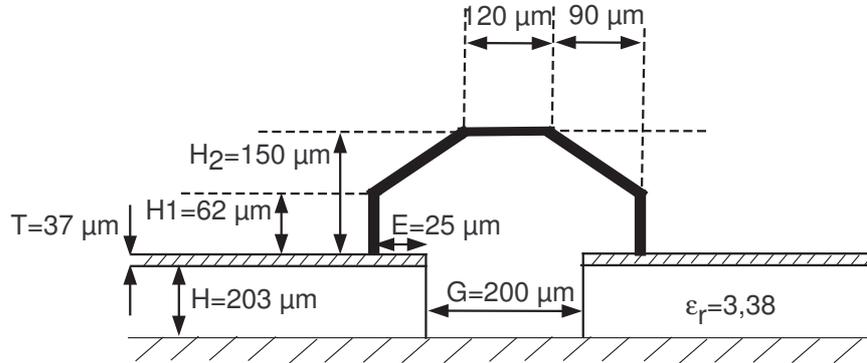


FIG. 2.2.1 – Configuration de l'interconnexion par bonding.

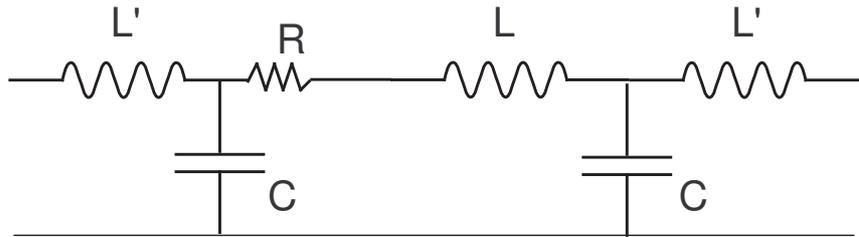


FIG. 2.2.2 – Schéma électrique équivalent d'une interconnexion par bonding

Cette impédance est calculée sur la base d'un fil métallique au dessus d'un plan de masse.

$$Z_c = 0.5 \frac{\eta}{\pi} \cosh^{-1}(2H/d) = \frac{60}{\epsilon_r^{0.5}} \ln[(2H/d) + ((2H/d)^2 - 1)^{0.5}] \approx \frac{138}{\epsilon_r^{0.5}} \log(4H/d) \quad (2.2.1)$$

$$L = \frac{Z_c}{\omega} \tan(\omega l/v) \approx \frac{Z_c l}{c} \quad (2.2.2)$$

avec d diamètre du fil, l la longueur du fil, H la hauteur par rapport au plan de masse, comme illustré sur la figure 2.2.3, η impédance du milieu dans lequel est le fil, ϵ_r sa permittivité, v vitesse de propagation dans le fil, c célérité de la lumière. Le milieu est l'air donc $\epsilon_r = 1$ et $v \approx c$.

Pour les exemples de configurations de bondings présentés au paragraphe 5.2.3, cette approche analytique permet de constater que la diminution de la hauteur H de $250 \mu m$ à $175 \mu m$ et de la longueur l de $l = 500 \mu m$ à $l = 400 \mu m$, diminue l'impédance des bondings de 221Ω à 200Ω et donc leur inductance équivalente.

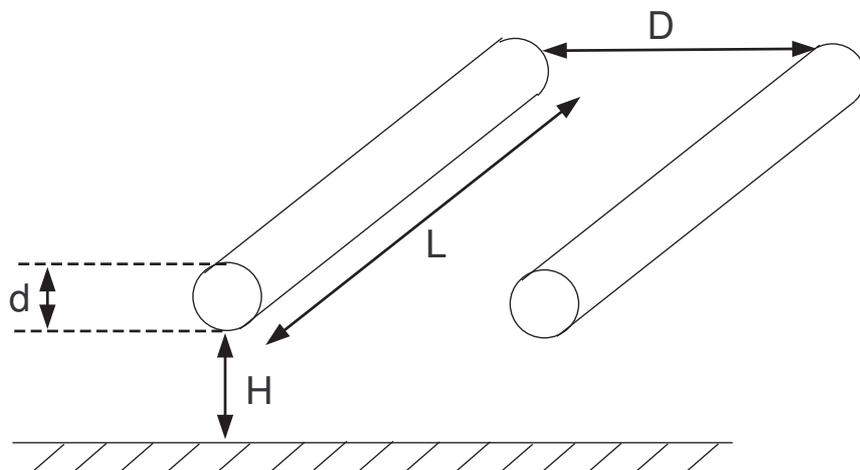


FIG. 2.2.3 – Deux fils au-dessus d'un plan de masse

Une réduction plus importante est possible en plaçant plusieurs fils en parallèle. D'après l'équation 2.2.3, la mise en parallèle de deux fils divise par deux l'impédance présentée si il n'y avait qu'un fil (pour un écartement entre les fils D infini). Son inductance série équivalente diminue donc proportionnellement.

$$Z_c \approx \frac{69.08}{\epsilon_r^{0.5}} \log[(4H/d)(1 + (2h/D)^2)^{0.5}] \quad (2.2.3)$$

Pour l'exemple présenté au paragraphe 5.2.3, la mise en parallèle de deux fils de hauteur $H = 175 \mu m$ et $l = 400 \mu m$, écartés de $D = 120 \mu m$, fait passer l'impédance de 200Ω à 125Ω .

Annexe C

Conditions de test

Dans cette partie sont données les conditions de test des boîtiers MMIC. Les mesures sont effectuées grâce à un banc de mesure configurable dont les descriptions sont présentées ci-après.

C.1 Conditions de mesure des LNAs

La mesure des boîtiers contenant un ou des LNAs est effectuée en mode ondes continues (CW) et en fonctionnement petit signal. Le niveau de puissance d'entrée pendant les tests est inférieur à -10 dBm . La fréquence d'entrée varie de 2 à 20 GHz, bande de mesure maximale du VNA utilisé.

La synoptique du banc de mesure est décrite sur la figure 3.1.1. Un premier synthétiseur de fréquence est utilisé pour générer la fréquence d'OL dont a besoin le VNA pour réaliser la mesure (différentes conversions de fréquence effectuées). Un second synthétiseur de fréquence, synchronisé avec le VNA et le test set, génère un signal RF dont on contrôle la puissance émise sur le DUT.

C.1.1 Description des montures de test

C.1.1.1 Monture de test des structures simple et double LNA

Des connecteurs coaxiaux de type K, valides sur la bande de fréquence $DC - 40\text{ GHz}$ sont utilisés dans une monture métallique en U, dont une illustration est donnée sur la figure 3.1.2. La structure de test est collée sur la monture métallique en U. L'utilisation d'une colle métallique permet de connecter le plan de masse du circuit à la monture et ainsi d'avoir un bon report de masse pour la mesure. Les perles K sont brasées dans la monture en U, l'âme des perles venant reposer sur les lignes RF, puis soudées à celle-ci. L'embase du connecteur vient se fixer à l'âme de la perle de l'autre côté de la monture, permettant la connection avec le VNA (Analyseur de réseau vectoriel)⁽¹⁾.

⁽¹⁾L'analyseur de réseau utilisé est un HP8510 d'Agilent

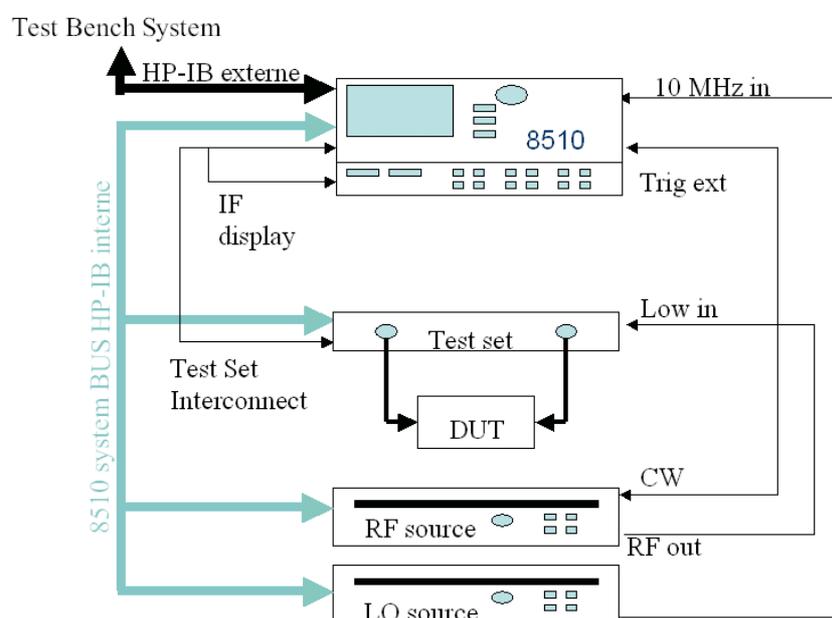


FIG. 3.1.1 – Synoptique du banc de mesure en petit signal

La connectique utilisée n'est pas susceptible de perturber la mesure. Cependant, comme le calibrage est effectué dans le plan de ces connecteurs, la transition entre la perle et la ligne d'accès micro-ruban sur la plate-forme doit être simulée de façon EM. Le résultat des simulations de cette transition est intégré dans la simulation circuit finale de l'approche de compression. Les résultats des simulations seront ainsi plus représentatifs de la réalité.

C.1.1.2 Monture de test du boîtier BGA double LNA

Les conditions de mesure du boîtier BGA double LNA sont identiques à celle des deux autres boîtiers simple et double LNA, excepté la connectique. Le circuit testé s'inscrivant dans un projet de recherche européen, une harmonisation des moyens de mesure a été nécessaire. La solution de connection par enfichage ayant été retenue, une adaptation de la configuration de mesure a été effectuée. La configuration du montage est la suivante : des connecteurs CMS de type SMP edge-card sont brasés sur les lignes RF en entrée et en sortie de la plate-forme multicouche ; une transition SMA-SMP vient s'enficher dans le connecteur SMP, un connecteur SMA vient terminer la transition de connecteurs. Les connecteurs SMA sont des connecteurs coaxiaux valides jusqu'à 20 GHz. Un calibrage de type "full 2-ports" est effectué au niveau de ces connecteurs SMA. Il est à noter qu'aucune monture de test n'est utilisée dans ce montage.

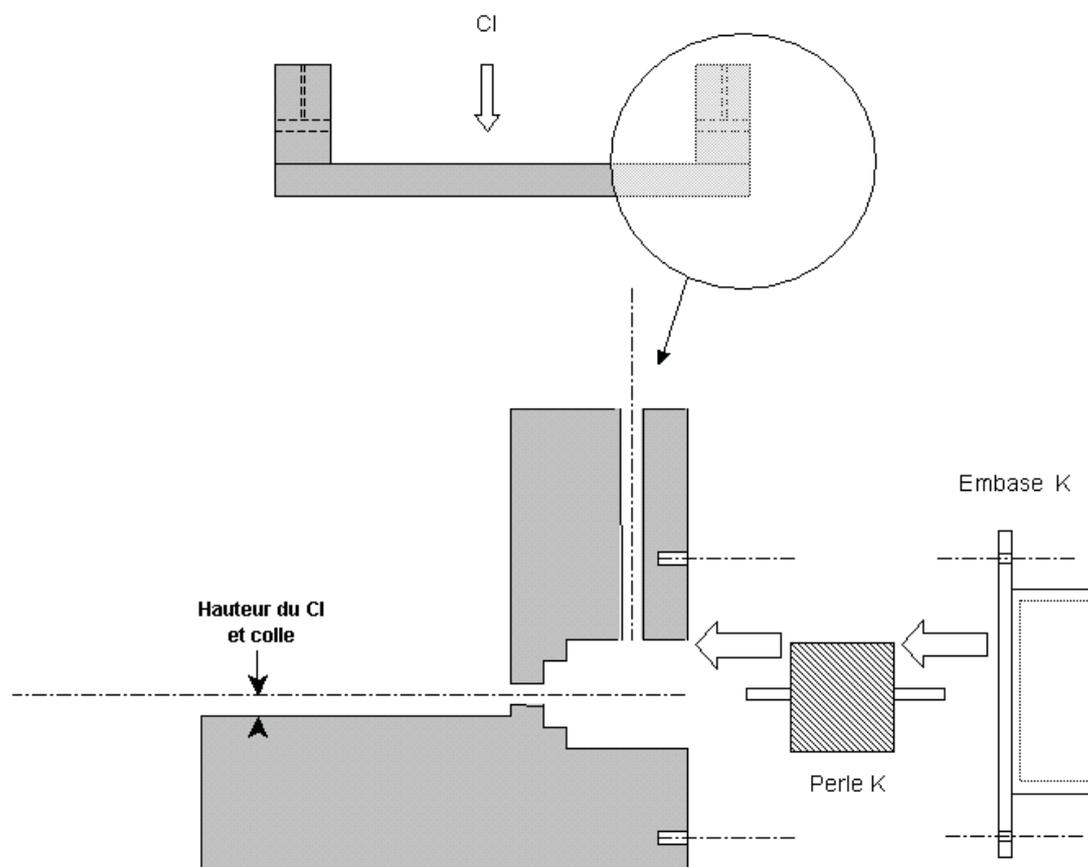


FIG. 3.1.2 – Schéma de la monture de test

C.1.2 Précision de la mesure de l'isolation

Etant donné que la mesure des LNA doit s'effectuer en petit signal et que les niveaux d'isolation prévues sont par exemple pour le boîtier double LNA de l'ordre de 70 dB . Il est difficile d'effectuer une mesure précise de ce paramètre étant donné la sensibilité du test-set utilisé avec le VNA [109].

Un compromis est trouvé pour améliorer la mesure de l'isolation en augmentant la puissance d'entrée sans saturer le VNA (Vector Network Analyser). En effet, la puissance maximale autorisée en entrée des ports du VNA pour ne pas saturer les mélangeurs qui effectuent la transposition de fréquence est de 17 dBm . Etant donné que le boîtier mesuré présente un gain maximum de 30 dB , la puissance injectée par le VNA ne doit pas être supérieure à -13 dBm (avec les atténuateurs variables à 0 dB). La dynamique du VNA est de 115 dB [109] en injectant des puissances de 20 dBm dans des circuits sous test présentant de fortes atténuations. Ceci veut dire que le VNA peut mesurer des niveaux de puissance de -95 dBm , ce qui constitue le niveau de bruit de fond de l'appareil. Quand on injecte, une puissance de -15 dBm (ce qui

est le cas de notre configuration de mesure), on peut donc mesurer un paramètre S minimum de -80 dB.

Pour pallier à ce problème, il faudrait disposer de 4 atténuateurs variables (un sur chaque onde de puissance a1, b1, a2, b2) et non de deux (un sur chaque port) comme c'est le cas actuellement.

C.2 Conditions de mesure des boîtiers HPA

C.2.1 La monture de test

La monture utilisée pour réaliser les tests du boîtier HPA est une monture à connecteurs amovibles dont une illustration est donnée sur la figure 3.2.1. Cette monture utilise des connecteurs K qui viennent se poser sur les lignes de la plate-forme. Etant donné la bande de fréquence de la mesure ($9 - 10,5$ GHz), ce dispositif de mesure ne perturbe pas la mesure. Ce dispositif permet une instrumentation aisée (cette monture de test s'adapte à beaucoup de CI et permet un montage rapide).

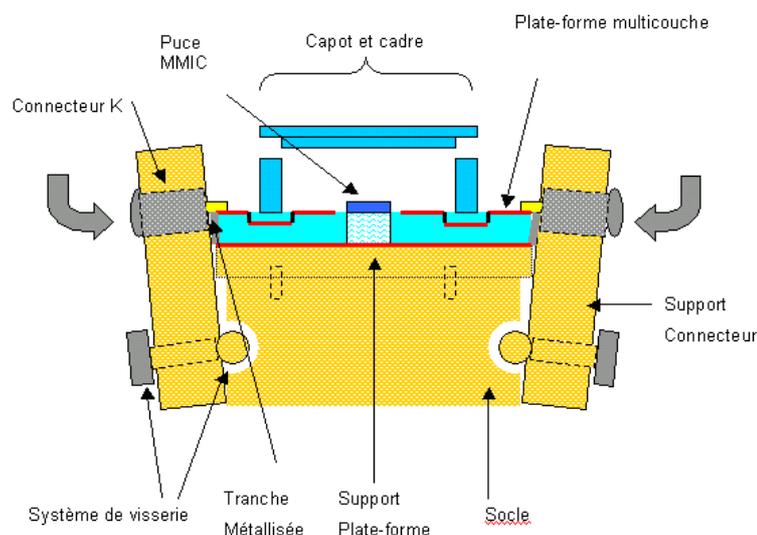


FIG. 3.2.1 – Monture de test

C.2.2 Rappel : mode de fonctionnement pulsé

Les puces de puissance sont utilisées dans un mode de fonctionnement pulsé. C'est le mode de fonctionnement le plus courant pour une application radar. Etant donné que ce type de puce doit fournir de la puissance, et donc des contraintes de

températures qui en découlent, les caractéristiques du HPA sont fortement modifiées suivant le mode de fonctionnement. En effet, la température de fonctionnement sera supérieure en mode ondes continues qu'en mode pulsé, ce qui va dégrader les performances de l'amplificateur. Les caractéristiques du HPA indiquent que le gain linéaire varie de $-0,035 \text{ dB}/^\circ\text{C}$ et la puissance de sortie varie de $-0,01 \text{ dB}/^\circ\text{C}$.

Les LNAs utilisés auparavant sont testés dans un mode de fonctionnement CW (Continuous Wave). Pour ce type de puces fonctionnant en régime linéaire, les modifications des caractéristiques dues au mode de fonctionnement pulsé ou à ondes continues sont négligeables, car l'échauffement de la puce est beaucoup plus faible.

C.2.3 Le banc de mesure pulsé

Pour les mesures de puissance, le banc pulsé dont le synoptique est donnée sur la figure 3.2.2 est utilisé [110].

Comme pour le banc petit signal CW décrit dans la partie C.1, deux synthétiseurs de fréquence sont utilisés, le synthétiseur OL et le synthétiseur RF. Un premier générateur de pulse sert à hacher ce signal RF pour réaliser le signal pulsé injecté en entrée du DUT. Ce signal est au préalable amplifié par l'amplificateur externe et est acheminé par des atténuateurs jusqu'au DUT. Les atténuateurs, comme le VNA sont pilotés par un logiciel spécifique, ce qui permet de contrôler la puissance incidente sur le DUT. Pour que le VNA effectue correctement la mesure, il faut que la prise de mesure par le VNA soit déclenchée à l'intérieur du pulse RF. Un délai T_0 entre le premier front descendant du premier pulse RF et l'origine de la prise de mesure par le VNA (milieu du pulse RF) doit être indiqué au logiciel. Enfin, le second générateur de pulses crée les pulses à appliquer sur la base du HPA. Ces pulses sont synchronisés sur le trigger externe du premier synthétiseur. L'envoi des signaux hyperfréquences au HPA se fait lorsque ce dernier est polarisé. Ainsi, le signal du générateur de pulses RF est encadré d'un temps T_1 par le pulse émis par ce second générateur, qui contrôle la modulation de la tension de base. La forme de ces différents signaux est illustré sur la figure 3.2.3.

Pour éviter de saturer l'analyseur de réseau, un atténuateur est placé en sortie du DUT. Ce principe de mesure permet d'obtenir les paramètres S "grands signaux" du DUT.

Pour relever la puissance, un bolomètre permet de lire, après étalonnage, la puissance de sortie. Au préalable, la puissance d'entrée du DUT, émise par le testset après amplification externe, est calibrée grâce au bolomètre. Ainsi, les pertes du dispositif de mesure sont bien prises en compte et on peut simplement relier la puissance programmée sur le synthétiseur de fréquence à la puissance réelle en entrée du DUT.

Le bolomètre permet de lire la puissance moyenne du train de pulse, qui est reliée directement grâce au rapport cyclique, à la puissance crête dans un pulse.

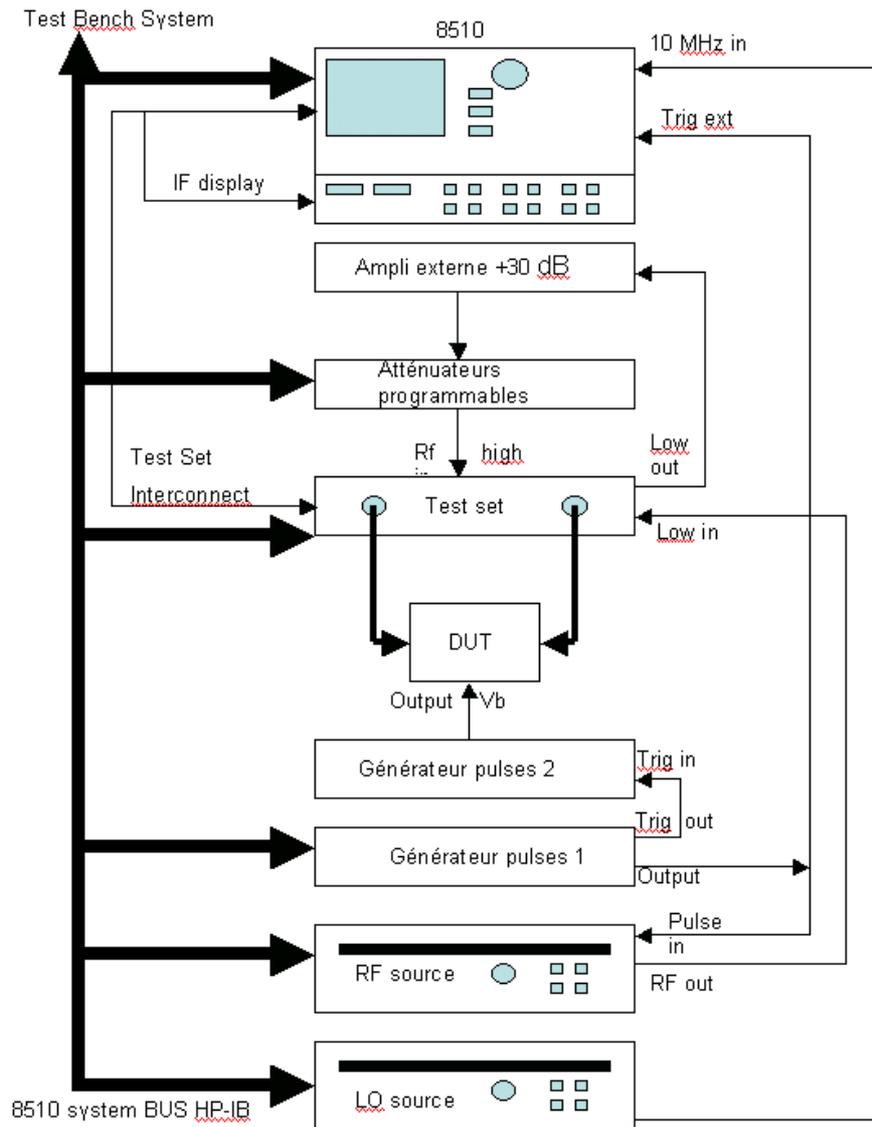


FIG. 3.2.2 – Synoptique du banc de mesure pulsé

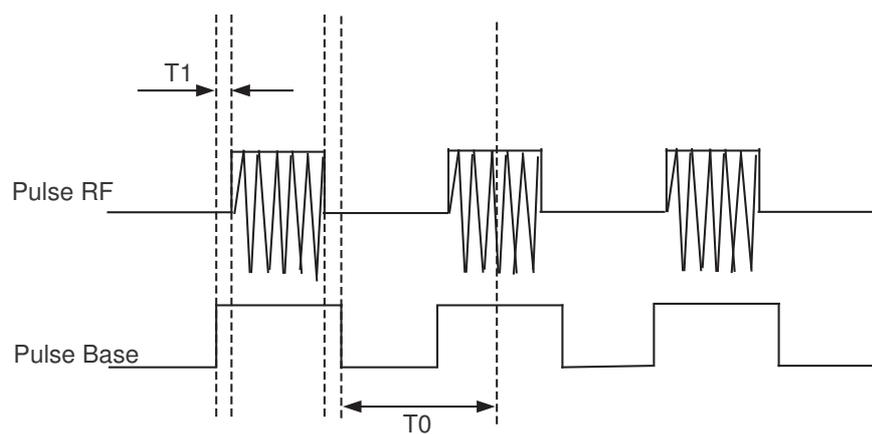


FIG. 3.2.3 – Chronogramme des signaux pulsés pour la mesure en mode pulsé

Table des figures

1.2.1	Schéma et principe d'une antenne réseau à une dimension et à phase linéaire	4
1.2.2	Structure d'une antenne active	5
1.2.3	Photographie et schéma d'une antenne active - Insertion des modules	6
1.3.4	Schéma d'un module actif d'émission-réception	7
1.3.5	Photographie d'un module actif d'émission-réception	8
1.3.6	Schéma d'un module actif d'émission-réception avec puce multi-fonctions	9
1.4.7	Puce MFC en remplacement des fonctions de déphasage, d'atténuation et de commutation	14
1.4.8	Illustration des interconnexions et transitions	15
1.4.9	Illustration d'un boîtier à connexion sous le cadre	17
1.4.10	Illustration d'un boîtier à connexion par inserts	18
1.4.11	Photographie d'un boîtier à connexion par inserts	18
1.4.12	Photographie d'un boîtier assemblé sur lead-frame avant le découpage de celui-ci	19
1.4.13	Illustration de différents types de boîtiers montés en surface	20
1.4.14	Photographie d'un boîtier planar-pack assemblé monté sur une plate-forme de test	20
1.4.15	Photographie de la face billée d'un micro-boîtier BGA	21
1.4.16	Photographie d'un micro-boîtier BGA monté sur une plate-forme de test	21
1.4.17	Illustration d'un boîtier BGA monté sur footprint	22
1.4.18	Illustration d'un boîtier planar-pack monté sur footprint	23
1.4.19	Section d'un ligne de transmission pseudo-coplanaire	23
1.4.20	Distribution du champ électrique dans une ligne pseudo-coplanaire	23
1.4.21	Section d'une ligne de transmission triplaque	24
1.4.22	Distribution du champ électrique dans une ligne triplaque	24
1.4.23	Transition d'une ligne triplaque vers ligne pseudo-coplanaire	25
1.4.24	Exemple d'une interconnexion par bonding	26
1.4.25	Exemple d'une interconnexion par flip-chip	26
1.4.26	Exemple d'une interconnexion par hotvia	27
2.4.1	Exemple d'un amplificateur avec son réseau d'adaptation micro-ruban	34
2.4.2	Simulation circuit avec modèles analytiques	34

2.4.3	Exemple d'une application de la segmentation	34
2.4.4	Insertion d'un élément localisé dans une cellule FDTD	37
2.4.5	Circuit équivalent Norton	39
2.4.6	Circuit équivalent Thévenin	39
2.4.7	Schéma itératif de communication entre simulateur EM et circuit . .	40
2.4.8	Application de la compression à l'exemple de l'amplificateur avec son réseau d'adaptation micro-ruban	42
3.1.1	Diagramme de l'approche de compression	47
3.3.1	Exemple d'une matrice de compression à 4 ports avec 2 ports internes et 2 ports externes	54
3.3.2	Diagramme de l'approche de compression avec la procédure de calibrage	54
3.3.3	Fonctionnement de la procédure de calibrage - Standards de lignes de calibrage (lignes de transmission) simulés	55
3.3.4	Graphe de fluence de la ligne de transmission de longueur L	55
3.4.1	Structure étudiée - $W_1 = 5\mu m$, $W_2 = 350\mu m$, $L = 2,5mm$, $L' =$ $100\mu m$, $E = 10\mu m$, $E' = 50\mu m$, $H = 162\mu m$, $B = 200\mu m$, $B' =$ $1,15mm$, $\phi = 5\mu m$ - (a) Vue de dessus - (b) Vue en coupe	59
3.4.2	(a) Partie passive distribuée de la structure étudiée - (b) Élément localisé : inductance spirale	60
3.4.3	Comparaison de l'approche de compression avec ou sans calibrage et simulation EM - $L_S = 2mm$, $L_A = 250\mu m$	61
3.5.1	Vue en coupe de la nouvelle structure avec l'ajout d'un capot métalli- que de faibles dimensions - $H_P = 100\mu m$, $W_P = 500\mu m$	63
3.5.2	Partie passive distribuée de la structure étudiée avec le capot métalli- que de faibles dimensions - (a) : Vue de dessus - (b) : Vue en coupe - $H_P = 100\mu m$, $W_P = 500\mu m$, $L_S = 500\mu m$, $L_A = 1mm$	63
3.5.3	Comparaison de l'approche de compression et simulation EM - In- fluence du petit capot métallique - $H_P = 100\mu m$, $W_P = 500\mu m$, $L_S = 500\mu m$, $L_A = 1mm$	64
3.5.4	Comparaison de l'approche de compression et simulation EM seule - Influence du capot métallique de faibles dimensions - $H_P = 10\mu m$, $W_P = 500\mu m$, $L_S = 500\mu m$, $L_A = 1mm$	65
3.5.5	Vue en coupe de la nouvelle structure avec l'ajout d'un capot de larges dimensions - $H_P = 100\mu m$, $W_P = 4mm$	66
3.5.6	Partie passive distribuée de la structure étudiée avec le capot métalli- que de larges dimensions - (a) Vue de dessus - (b) Vue en coupe . . .	66
3.5.7	Comparaison de l'approche de compression et simulation EM - In- fluence du large capot métallique - $H_P = 100\mu m$, $W_P = 4mm$, $L_A =$ $1mm$, $L_S = 0,5mm$	67
3.5.8	Comparaison de l'approche de compression et de la simulation EM - Influence de la taille de l'élément localisé - $H_p = 40\mu m$, $W_P = 4mm$.	68

3.6.1	Inductance spirale reportée sur PCB et connectée par bondings - $W_1 = 5\mu m$, $W_2 = 350\mu m$, $L = 2,5mm$, $L' = 100\mu m$, $L_2 = 100\mu m$, $R = 75\mu m$, $D = 120\mu m$, $E = 10\mu m$, $E' = 50\mu m$, $H = 162\mu m$, $B = 200\mu m$, $B' = 1,15mm$, $\phi = 5\mu m$, $H_S = 100\mu m$, $H_P = 100\mu m$, $W_P = 3mm$ - (a) Vue de dessus - (b) Vue en coupe	69
3.6.2	Première approche - (a) Partie passive distribuée (Bondings inclus) en vue de dessus - (b) Vue en coupe - (c) Elément localisé	71
3.6.3	Deuxième approche - (a) Partie passive distribuée en vue de dessus - (b) Vue en coupe - (c) Elément localisé (Bondings inclus)	72
3.6.4	Troisième approche - (a) Partie passive distribuée en vue de dessus - (b) Vue en coupe - (c) Eléments localisés (Modèle EM de l'inductance spirale, Modèles circuit des bondings)	73
3.6.5	Quatrième approche - (a) Partie passive distribuée en vue de dessus - (b) en vue en coupe - (c) Eléments localisés (Modèles circuit des bondings)	74
3.6.6	Comparaison de l'analyse EM et compression (première approche) de l'inductance spirale reportée sur PCB et interconnectée par des bondings surmontée d'un capot	75
3.6.7	Comparaison de l'analyse EM et compression (deuxième approche) de l'inductance spirale reportée sur PCB et interconnectée par des bondings surmontée d'un capot	76
3.6.8	Comparaison de l'analyse EM et compression (troisième approche) de l'inductance spirale reportée sur PCB et interconnectée par des bondings surmontée d'un capot	77
3.6.9	Configuration de l'interconnexion par bonding.	78
3.6.10	Comparaison des modèles circuit et EM d'interconnexions par bondings	78
3.6.11	Comparaison de l'analyse EM et compression (quatrième approche) de l'inductance spirale reportée sur PCB et interconnectée par des bondings surmontée d'un capot.	79
3.7.1	Schéma de l'amplificateur micro-onde en boîtier	81
3.7.2	Application de la compression sur l'amplificateur micro-onde	82
3.7.3	Modèle circuit grand signal du MESFET utilisé - $R_g = 0,5\Omega$, $R_d = 0,5\Omega$, $R_s = 0,7\Omega$, $R_i = 1\Omega$, $L_g = 0,05nH$, $L_d = 0,05nH$, $L_s = 0,05nH$, $C_{ds} = 0,2pF$, $C_{gs} = 0,6pF$	82
3.7.4	Analyse petit signal de l'amplificateur micro-ondes sans boîtier	84
3.7.5	Analyse petit signal de l'amplificateur micro-onde en boîtier	85
3.7.6	Analyse non linéaire de l'amplificateur micro-ondes en boîtier	86
3.8.1	Organigramme de l'approche de compression	87
4.2.1	Schéma du boîtier simple LNA (avec capot à hauteur variable)	92
4.2.2	Schéma du boîtier double LNA (avec capot à hauteur variable)	93
4.2.3	Photographie du LNA large bande	94
4.2.4	Intérieur de la cavité	95
4.2.5	Intérieur de la cavité du module double LNA	96

4.2.6	Configuration de la compression pour l'analyse du boîtier simple LNA	97
4.2.7	Configuration de la compression pour l'analyse du boîtier double LNA	97
4.2.8	Simplification de la simulation EM de la partie passive distribuée . . .	98
4.2.9	Configuration de la segmentation pour l'analyse du boîtier simple LNA	99
4.2.10	Configuration de la segmentation pour l'analyse du boîtier double LNA	99
4.3.1	Paramètres S du module simple LNA pour la hauteur de capot standard - Résultats de mesures et de simulation à l'aide de la compression	101
4.3.2	Paramètres S du module simple LNA pour la hauteur de capot standard - Résultats de mesures et de simulation à l'aide de la compression et de la segmentation	102
4.3.3	Paramètres S de la puce nue (mesure sous pointes) du boîtier sans capot (Résultats de mesure et de simulation à l'aide de la compression)	103
4.3.4	Paramètres S du module simple LNA avec ou sans capot à hauteur standard - Résultats de mesure et de simulation à l'aide de la compression	105
4.3.5	Paramètres S du module double LNA pour la hauteur de capot standard - Compression, mesures et segmentation	106
4.3.6	Paramètres S en réflexion du module simple LNA pour plusieurs hauteurs de capot - Résultats de mesures et de simulation par la compression et la segmentation	108
4.3.7	Modification moyenne des paramètres S en réflexion en fonction de la hauteur du boîtier	109
4.3.8	Gain du module simple LNA pour plusieurs hauteurs de capot - Résultats de mesures et de simulation par la compression et la segmentation	110
4.3.9	Modification du gain en fonction de la hauteur du capot pour une fréquence de 10 GHz	110
4.3.10	Isolation du module simple LNA pour plusieurs hauteurs de capot - Résultats de mesures et de simulation par la compression et la segmentation	112
4.3.11	Variation moyenne de l'isolation du module simple LNA en fonction de la hauteur du boîtier	112
5.2.1	Schéma du boîtier BGA double LNA	118
5.2.2	Transition en entrée ou sortie du boîtier BGA double LNA	119
5.2.3	Détail de la transition en entrée ou sortie du boîtier BGA double LNA - Trois premières couches de métallisation	120
5.2.4	Influence du diamètre des pastilles RF - Paramètres en réflexion et en transmission	121
5.2.5	Schéma de la transition simple (transition 1), avec connecteurs (transition 2) et avec bondings (transition 3)	122
5.2.6	Détail de la transition en entrée ou sortie du boîtier double LNA BGA - Vue de dessus de l'interconnexion par bonding	123
5.2.7	Influence des connecteurs et éléments d'interconnexion sur une transition - Paramètres en réflexion et en transmission	123
5.2.8	Simulation EM des trois configurations de bondings - Paramètres en réflexion et en transmission	125

5.3.1	Influence des transitions sur les résultats de simulation du module sans boîtier à l'aide de la compression	126
5.3.2	Influence des bondings sur les résultats de simulation du module à l'aide de la compression	128
5.3.3	Comparaison de la mesure et de la simulation du module BGA double LNA (avec cadre et capot)	129
5.4.1	Schéma du cadre métallique	131
5.4.2	Gain simulé du module double LNA jusqu'à 30 GHz	132
5.4.3	Paramètres S en réflexion du module double LNA simulé pour différentes hauteurs de boîtier et modification en fonction de la hauteur issue des simulations	133
5.4.4	Gain du module double LNA simulé pour différentes hauteurs de boîtier et modification moyenne en fonction de la hauteur issue des simulations	134
5.4.5	Isolation du module double LNA pour différentes hauteurs de boîtier et modification en fonction de la hauteur	136
5.4.6	Isolation mesurée du module double LNA pour différentes hauteurs de boîtier	137
5.4.7	Modification moyenne des paramètres en fonction de la hauteur du boîtier - Résultats de mesures et de simulation par la compression	138
5.4.8	Comparaison des simulations pour un boîtier à hauteur standard et à hauteur réduite	139
5.4.9	Photographie du module double LNA avec puces décentrées	140
5.4.10	Distribution du champ électrique à l'intérieur du boîtier pour la fréquence de résonance (27 GHz)	140
5.4.11	Distribution du champ électrique à l'intérieur de la cavité avec les LNAs centrés ou décentrés pour une fréquence de 18 GHz	141
5.4.12	Gain et isolation simulés à l'aide de la compression du boîtier double LNA avec hauteur standard avec les LNAs centrés et décentrés	142
5.4.13	Gain et isolation simulés à l'aide de la compression du boîtier double LNA avec hauteur minimale avec les LNAs centrés et décentrés	143
5.4.14	Modification moyenne sur la bande de fréquence du gain et de l'isolation pour le boîtier double LNA avec les puces centrées et décentrées	143
5.4.15	Gain et isolation du module double LNA en fonction de la hauteur du boîtier avec les LNAs centrés et décentrés - Résultats de mesure et de compression	145
5.4.16	Modification moyenne sur la bande de fréquence mesurée et simulée du gain pour le boîtier double LNA avec les puces décentrées	146
5.4.17	Schéma du boîtier à largeur standard et largeur réduite	146
5.4.18	Gain et isolation, simulés à l'aide de la compression, du boîtier double LNA avec largeur standard ou réduite	147
5.4.19	Gain et isolation, simulés à l'aide de la compression, du boîtier double LNA avec hauteur minimale et largeur standard ou réduite	147

5.4.20	Gain et isolation simulés du module double LNA en fonction de la hauteur du boîtier avec largeur standard et réduite	148
5.4.21	Modification moyenne sur la bande de fréquence du gain et de l'isolation pour le boîtier double LNA avec largeur standard et réduite	149
5.5.1	Comparaison des résultats de l'approche de compression utilisant des mesures sous pointes ou un modèle circuit	150
5.5.2	Comparaison du modèle circuit et des deux mesures sous pointes des LNAs utilisés dans le module BGA double LNA	151
5.5.3	Comparaison du modèle circuit et de quelques mesures sous pointes des LNAs	152
5.6.1	Comparaison des mesures, résultats de la compression (avec effet du boîtier) et mise en cascade (sans les effets du boîtier)	154
6.2.1	Schéma du boîtier HPA	160
6.2.2	Schéma de principe du HPA	161
6.2.3	Schéma de câblage du HPA	162
6.2.4	Photographie du montage	163
6.3.1	Configuration de la compression pour l'analyse du montage complet	163
6.3.2	Résultats des mesures et des simulations par la compression du boîtier HPA - Paramètre en réflexion	164
6.3.3	Résultats des mesures et des simulations par la compression du boîtier HPA - Gain	165
6.3.4	Résultats des mesures et des simulations par la compression du boîtier HPA - Isolation	165
6.3.5	Dégradation moyenne du gain et de l'isolation en fonction de la hauteur du boîtier	166
6.4.1	Puissance de sortie en fonction de la puissance d'entrée issue des mesures et des simulations à l'aide de la méthode de compression pour plusieurs hauteurs de boîtier à la fréquence de 9 GHz	168
6.4.2	Puissance de sortie en fonction de la puissance d'entrée issue des mesures et des simulations à l'aide de la méthode de compression pour plusieurs hauteurs de boîtier à la fréquence de $9,5\text{ GHz}$	169
6.4.3	Puissance de sortie en fonction de la puissance d'entrée issue des mesures et des simulations à l'aide de la méthode de compression pour plusieurs hauteurs de boîtier à la fréquence de 10 GHz	169
6.4.4	Puissance de sortie en fonction de la puissance d'entrée issue des mesures et des simulations à l'aide de la méthode de compression pour plusieurs hauteurs de boîtier à la fréquence de $10,5\text{ GHz}$	170
6.4.5	Comparaison du paramètre S_{21} du HPA nu en petit signal, d'une simulation linéaire (analyse paramètre S) et d'une simulation non linéaire (équilibrage harmonique) avec puissance d'entrée de 0 dBm	171
6.4.6	Comparaison du paramètre S_{21} du boîtier HPA issu de la mesure, d'une simulation linéaire (analyse paramètre S) et d'une simulation non linéaire (équilibrage harmonique) avec puissance d'entrée de 0 dBm	172

6.5.1	Schéma de principe du HPA	173
6.5.2	Combineur de puissance en sortie simulée de façon EM	174
6.5.3	Modèle hybride du HPA	175
6.5.4	Comparaison du modèle circuit et du modèle hybride du HPA	176
6.5.5	Comparaison du modèle circuit, du modèle hybride du HPA et de la mesure sous pointes du HPA	177
6.5.6	Influence de la hauteur du boîtier sur le combineur de puissance en sortie sur le modèle hybride du HPA	178
6.5.7	Approche de compression utilisant le modèle circuit du HPA	179
6.5.8	Approche de compression hybride (à un niveau d'échelle inférieur) utilisant le modèle circuit modifié du HPA	180
6.5.9	Comparaison des paramètres en réflexion du boîtier issus de la compression hybride (combineur dans la partie passive distribuée) et de la compression avec modèle circuit	181
6.5.10	Comparaison du gain du boîtier issu de la compression hybride (combineur dans la partie passive distribuée) et avec le modèle circuit	182
6.5.11	Comparaison de l'isolation du boîtier issue de la compression hybride (combineur dans la partie passive distribuée) et avec le modèle circuit	182
6.5.12	Modification du gain et de l'isolation du boîtier en fonction de la hauteur du boîtier - Comparaison des résultats de mesure et simulations à l'aide de l'approche de compression (utilisant la mesure sous pointes, le modèle circuit) ou l'approche hybride	183
6.5.13	Comparaison des paramètres S du boîtier issus de la compression hybride (combineur dans la partie passive distribuée) et des mesures	184
6.5.14	Comparaison des paramètres S du boîtier issus de la compression utilisant le modèle circuit du HPA et des mesures	185
1.1.1	Intérieur de la cavité	194
1.1.2	Simplifications de la géométrie de la partie passive distribuée - Vue de dessus de l'intérieur du boîtier	195
1.2.1	Paramètre S_{34} de la matrice de compression pour les six configurations de l'intérieur du boîtier pour la hauteur standard et minimale	196
1.2.2	Application de la compression avec les différentes simplifications des matrices de compression	197
2.1.1	Ligne de transmission pseudo-coplanaire	200
2.1.2	Ligne de transmission triplaque	201
2.1.3	Ligne de transmission coaxiale formée par des vias ou billes dans une transition	202
2.1.4	Transition d'une ligne triplaque vers ligne pseudo-coplanaire	203
2.2.1	Configuration de l'interconnexion par bonding.	204
2.2.2	Schéma électrique équivalent d'une interconnexion par bonding	204
2.2.3	Deux fils au-dessus d'un plan de masse	205

3.1.1	Synoptique du banc de mesure en petit signal	208
3.1.2	Schéma de la monture de test	209
3.2.1	Monture de test	210
3.2.2	Synoptique du banc de mesure pulsé	212
3.2.3	Chronogramme des signaux pulsés pour la mesure en mode pulsé . .	213

Liste des tableaux

3.1	Paramètres non-linéaires du modèle circuit	83
4.1	Différentes hauteurs de capot	94
4.2	Hauteurs de boîtier présentés dans les comparaisons suivantes	107
5.1	Dimensions critiques de la transition	121
5.2	Hauteurs de boîtier présentés dans les comparaisons suivantes	132
6.1	Différentes hauteurs de boîtier testées	160
6.2	Principales caractéristiques du HPA.	161

Bibliographie

Bibliographie

- [1] I. LeRoy, “Analyse des performances instrumentales d’un radar à antenne active - développement d’un outil de simulation,” *Thèse de doctorat, Institut National Polytechnique de Toulouse*, Novembre 1993.
- [2] J. Grzyb, D. Cottet, and G. Tröster, “Integrated passive elements on low cost MCM-D substrates,” *International Conference on High-Density Interconnect and Systems Packaging*, pp. 256–260, 2001.
- [3] S. F. Al-Sarawi, D. Abbott, and P. Franzon, “A review of 3-D packaging technology,” *IEEE Trans. MTT*, pp. 2–14, February 1998.
- [4] K. Phan and H. Morkner, “A high performance yet easy to use low noise amplifier in SMT package for 6 to 20 GHz low cost application,” *12th GAAS Symposium, Amsterdam*, pp. 603–606, October 2004.
- [5] A. Bessemoulin, M. Parisot, P. Quentin, C. Saboureau, M. V. Heijningen, and J. Priday, “A 1-Watt Ku-band power amplifier MMIC using cost-effective organic SMD package,” *12th GAAS Symposium, Amsterdam*, pp. 587–590, October 2004.
- [6] M. V. Heijningen and J. Priday, “Novel organic SMD package for high-power millimeter wave MMICs,” *12th GAAS Symposium, Amsterdam*, pp. 595–598, October 2004.
- [7] J. Galière, J. L. Valard, and E. Estebe, “Millimeter-wave MMIC packaging compatible with surface-mount technology (SMT),” *12th GAAS Symposium, Amsterdam*, pp. 591–594, October 2004.
- [8] T. Gleditsch, H. Krisitansen, and D. Ausen, “The nordic guide line packaging,” <http://extra.ivf.se/ngl>.
- [9] C. Saboureau, “Analyses électromagnétiques et méthodologies de conception associés, dédiées à l’optimisation de composants et modules millimétriques,” *Thèse de Doctorat, Université de Limoges*, 2004.
- [10] A. Noll, “An MCM BGA platform for commercial systems applications,” *Microwave Journal*, pp. 84–90, December 1997.
- [11] F. Ali and A. Gupta, “Artech house,” *HEMTs et HBTs : Devices, Fabrication, and Circuits*.
- [12] K. Puttlitz and P. A. Totta, “Aera interconnexion handbook,” *Kluwer Academic Publishers*, 2001.

- [13] P. Thompson, "Chip-scale packaging," *IEEE Spectrum Mag.*, pp. 233–236, August 1997.
- [14] R. Valois, D. Baillargeat, S. Verdeyme, M. Lahti, and T. Jaakola, "High performances of shielded LTCC vertical transitions from DC up to 50 GHz," *34th European Microwave Conference, Amsterdam*, pp. 537–540, October 2004.
- [15] K. Ikeda, K. Yoshida, T. Shirasaki, and C. Makihara, "Development of CSP for microwave/millimeterwave applications," *Wireless Workshop proceedings, Gold Canyon, Arizona*, 1999.
- [16] S. Morioka and Y. Sawa, "Surface mount package for high frequency band," *Microwave Conference, Asia Pacific*, pp. 958–951, 1999.
- [17] D. Staiculescu, A. Pahm, J. Laskar, S. Consolazio, and S. Moghe, "Analysis and performance of BGA interconnects for RF packaging," *IEEE RFIC Symposium*, 1998.
- [18] M. P. R. Panicker, D. Douret, M. S. Hyslop, and N. L. Greenman, "Ball grid arrays : A DC to 31.5 GHz low cost packaging solution for microwave and mm-Wave MMICs," *Microwave Journal*, pp. 158–168, January 1998.
- [19] R. I. Ito, W. Jackson, and T. Hongsmatip, "Modeling of interconnections and isolation within a multilayered ball grid array package," *IEEE Trans. MTT*, pp. 1819–1825, September 1999.
- [20] "Ansoft hfss version 8.5, copyright 1984-2002," *Ansoft Corporation*.
- [21] T. Tischler, M. Rudolph, A. Kilk, and W. Heinrich, "Via arrays grounding in multilayer packaging packaging-frequency limits and design rules," *IEEE MTT-S International Microwave Symposium Digest*, pp. 1147–1150, June 2003.
- [22] A. Sutono, N. G. Cafaro, J. Laskar, and M. M. Tentzeris, "Experimental modeling, repeatability investigation and optimisation of microwave bond wire interconnects," *IEEE Trans. on Advanced Packaging*, pp. 595–603, November 2001.
- [23] T. Krems, W. Haydl, H. Massler, and J. Rüdiger, "Millimeter-wave performance of chip interconnexions using wire bonding and flip-chip," *IEEE MTT-S International Microwave Symposium Digest*, pp. 247–250, June 1996.
- [24] H.-Y. Lee, "Wideband characterization of a typical bonding wire for microwave and millimeter-wave integrated circuits," *IEEE Trans. MTT*, vol. 43, pp. 63–68, January 1995.
- [25] F. Alimenti, P. Mezzanotte, L. Roselli, and R. Sorrentino, "Multi-wire microstrip interconnections : a systematic analysis for the extraction of an equivalent circuit," *IEEE MTT-S International Microwave Symposium Digest*, pp. 1929–1932, June 1998.
- [26] Z. Feng, W. Zhang, B. Su, K. C. Gupta, and Y. C. Lee, "RF and mechanical characterization of flip-chip interconnects in CPW circuits with underfill," *IEEE Trans. MTT*, vol. 46, pp. 2269–2275, December 1998.

- [27] H. M. Ghouz and E.-B. El-Sharawy, "An accurate equivalent circuit model of flip-chip and via interconnects," *IEEE Trans. MTT*, vol. 44, pp. 2543–2554, December 1996.
- [28] W. Heinrich, A. Jentsch, and G. Baumann, "Millimeter-wave characteristics of flip-chip interconnects for multichip modules," *IEEE Trans. MTT*, vol. 46, pp. 2264–2268, December 1998.
- [29] D. Staiculescu, J. laskar, and E. M. tentzeris, "Design rule development for microwave flip-chip applications," *IEEE Trans. MTT*, pp. 1476–1480, September 2000.
- [30] A. Bessemoulin, "Design data for hot-via interconnects in chip-scale packaged mmics up to 110 GHz," *12th GAAS Symposium, Amsterdam*, pp. 495–498, October 2004.
- [31] C. Saboureau, D. Baillargeat, S. Verdeyme, A. Bessemoulin, J.-R. Bois, and P. Quentin, "A microstrip-to-microstrip hot-via transition up-to 80 GHz designed for direct PCB mounting of MMICs," *34th European Microwave Conference, Amsterdam*, pp. 653–656, October 2004.
- [32] "Advanced design system 2002, copyright(c) 1983-2002," *Agilent technology*.
- [33] P. Mezzanote, M. Mongiardo, L. Roselli, R. Sorrentino, and W. Heinrich, "Analysis of packaged microwave integrated circuits by FDTD," *IEEE Trans On MTT*, vol. 42, pp. 1796–1801, 1994.
- [34] J.-G. Yook, N. I. Dib, and L. P. B. Katehi, "Characterization of high-frequency interconnects using finite difference time domain and finite element methods," *IEEE Trans On MTT*, vol. 42, pp. 1727–1735, 1994.
- [35] A. C. Polycarpou, P. A. Tirkas, and C. A. Balanis, "The finite-element method for modeling circuits and interconnects for electronic packaging," *IEEE Trans On MTT*, vol. 45, pp. 1868–1874, October 1997.
- [36] J. kunish and I. Wolff, "The compression approach : a new technique for the analysis of distributed circuits containing non linear elements," *IEEE Trans On MTT-S Workshop WSK (CAD of non linear Microwave Circuits using field theoretical methods)*, pp. 15–31, June 1992.
- [37] M. N. Abdulla and M. B. Steer, "A partitionning approach to large scale electromagnetic problems applied to an array of electromagnetic problems applied to an array of microstrip coupled slot antennas," *IEEE MTT-S International Microwave Symposium Digest*, pp. 1783–1785, 1998.
- [38] F. Bordereau, D. Baillargeat, S. Verdeyme, M. Aubourg, P. Guillon, G. Jarthon, E. Rogeaux, and J.-L. Cazaux, "Global electromagnetic analysis to help the conception of an active module," *IEEE MTT-S International Microwave Symposium Digest*, pp. 1921–1924, 2000.
- [39] F. Bodereau, D. Baillargeat, S. Verdeyme, M. Aubourg, and P. Guillon, "Microwave module design applying a global electromagnetic analysis," *IEEE MTT-S International Microwave Symposium Digest*, pp. 1779–1779, June 1998.

- [40] C. Chun, A.-V. Pham, J. Laskar, and B. Hutchison, "Development of microwave package models utilizing on-wafer characterization techniques," *IEEE Trans. MTT*, pp. 1948–1954, October 1997.
- [41] R. Grondin, S. El-Ghazaly, and S. Goodnick, "A review of global modeling of charge transport in semiconductors and full-wave electromagnetics," *IEEE Trans On MTT*, vol. 47, p. 943, June 1999.
- [42] P. Ciampolini, L. Roselli, G. Stopponi, and R. Sorrentino, "Global modeling strategies for the analysis of high-frequency integrated circuits," *IEEE Trans On MTT*, vol. 47, pp. 950–955, June 1999.
- [43] T. Itoh, "Full wave time-domain CAD tools for distributed non-linear microwave circuits," *Final Report 1998-1999 for MICRO Project 98-062 - Industrial Sponsor : Raytheon Systems Company*, 1999.
- [44] M. Farina and T. Rozzi, "Electromagnetic modeling of linear pHEMTs for millimeter waves," *IEEE MTT-S International Microwave Symposium Digest*, pp. 1801–1804, June 2000.
- [45] D. K. Ferry, A. M. Kriman, M. J. Kann, and R. P. Joshi, "Molecular dynamics extensions of monte-carlo simulations in semi-conductor device models," *Comp. Phys.*, vol. 67, pp. 119–134, 1991.
- [46] T. Shawki, G. Salmer, and O. El-Sayed, "Modfet 2-d hydrodynamic energy modeling and optimization of subquarter micron gate structures," *IEEE Trans. Electron Devices*, vol. 37, pp. 21–30, January 1990.
- [47] A. Witzig, C. Schuster, P. Regli, and W. Fichtner, "Global modeling of microwave applications by combining the fdtd method and a general semiconductor device and circuit simulator," *IEEE Trans. MTT*, vol. 47, pp. 919–920, June 1999.
- [48] S. M. Hammadi and S. M. El-Ghazaly, "Global modeling of millimeter-wave circuits : Electromagnetics simulation of amplifiers," *IEEE Trans. MTT*, vol. 45, pp. 2208–2216, December 1997.
- [49] I.-S. Lim, R. O. Grondin, and S. M. El-Ghazaly, "Ensemble monte carlo and full-wave electrodynamic models implemented self-consistently on a parallel processor using perfectly matched layer boundary conditions," *VLSI Syst. Des.*, vol. 8, pp. 407–412, 1998.
- [50] R. Gillard, M. Drissi, and J. Citerne, "Full wave analysis in the frequency domain," *Analysis and Design of Integrated Circuit Antennas Module*, Edited by K. C. Gupta and Peter S. Hall, pp. 172–221, 2000.
- [51] K. S. Yee, "Numerical solution of initial boundary value problems involving maxwell's equations in isotropic media," *IEEE Trans. Antennas Propagat.*, pp. 302–307, May 1966.
- [52] W. Sui, D. A. Christensen, and C. H. Durney, "Extending the two-dimensional FDTD method to hybrid electromagnetic systems with active and passive lumped elements," *IEEE Trans. On MTT*, vol. 40, pp. 724–730, April 1992.

- [53] Y. Begassat, "Elaboration d'un simulateur electromagnétique global basé sur la méthode des différences finies dans le domaine temporel," *Thèse de doctorat*, Juillet 1996.
- [54] C. H. Durney, W. Sui, D. A. Christensen, and J. Zhu, "A general formulation for connecting sources and passive lumped-circuit elements across multiple 3-D fdtd cells," *IEEE Microwave and Guided Wave Letters*, vol. 6, pp. 85–87, February 1996.
- [55] Y. C. Lau, M. S. Leong, and P. S. Kooi, "Modeling of chip resistors for high-frequency microwave applications with the use of FDTD method," *Microwave and Optical Technology Letters*, vol. 14, pp. 259–261, April 1997.
- [56] J. Perda, F. Alimenti, P. Mezzanote, L. Roselli, and R. Sorrentino, "A new algorithm for the incorporation of arbitrary linear lumped networks into FDTD simulators," *IEEE Trans. On MTT*, vol. 47, pp. 943–949, June 1999.
- [57] R. Gillard, S. Dauguet, and J. Citerne, "Correction procedure for the numerical parasitic elements associated with lumped elements in global electromagnetic simulators," *IEEE Trans On MTT*, vol. 46, pp. 1298–1306, September 1998.
- [58] T. Itoh, "Comprehensive electromagnetic simulation of microwave integrated circuits," *Final Report 1997-1998 for MICRO Project 97-072*, 1998.
- [59] V. S. Reddy and R. Garg, "An improved extended FDTD formulation for active microwave circuits," *IEEE Trans. On MTT*, vol. 47, pp. 1603–1607, September 1999.
- [60] C.-N. Kuo, V. A. Thomas, S. T. Chew, B. Houshmand, and T. Itoh, "Small signal analysis of active circuits using FDTD algorithm," *IEEE microwave and Guided Letters*, vol. 5, pp. 216–218, July 1995.
- [61] C. Kuo, B. Houshmand, and T. Itoh, "Full-wave analysis of packaged microwave circuits with active and nonlinear devices : An FDTD approach," *IEEE Trans. On MTT*, vol. 45, pp. 819–826, May 1997.
- [62] K.-P. Ma, M. Chen, B. Houshmand, Y. Qian, and T. Itoh, "Global time-domain full-wave analysis of microwave circuits involving highly nonlinear phenomena and EMC effects," *IEEE Trans. On MTT*, vol. 47, pp. 859–865, June 1999.
- [63] N. Orhanovic, R. Raghuram, and N. Matsui, "The use of SPICE lumped circuits as sub-grid models for FDTD analysis," *Electronic Components and Technology Conference*, 2001.
- [64] V. A. Thomas, M. E. Jones, M. Picket-May, A. Taflove, and E. Harrigan, "The use of SPICE lumped circuits as sub-grid models for FDTD analysis," *IEEE Microwave And Guided Wave letters*, vol. 4, pp. 141–143, 1994.
- [65] M. Bluck, S. Walker, and R. Ordovas, "Time domain finite element methods for em modelling," *European Congress on Computational Methods in Applied Sciences and Engineering*, September 2001.

- [66] H.-P. Tsai, Y. Wang, and T. Itoh, "An unconditionally stable extended (USE) finite-element time-domain solution of active nonlinear microwave circuits using perfectly matched layers," *IEEE Trans. On MTT*, vol. 50, pp. 2226–2232, 2002.
- [67] S.-H. Chang, R. Coccioli, Y. Qian, and T. Itoh, "A global finite-element time-domain analysis of active nonlinear microwave circuits," *IEEE Trans. On MTT*, vol. 47, pp. 2410–2415, December 1999.
- [68] S.-H. Chang, R. Coccioli, Y. Qian, and T. Itoh, "Global finite-element time-domain analysis of active nonlinear microwave circuits," *IEEE MTT-S International Microwave Symposium Digest*, June 1999.
- [69] J. Kunisch and I. Wolff, "Steady-state analysis of nonlinear forced and autonomous microwave circuits using the compression approach," *International Journal of Microwave Millimeter-Wave Computer-Aided Engineering*, vol. 5, pp. 241–255, 1995.
- [70] J. Kunisch, M. Rittweger, S. Heinen, and I. Wolff, "The compression approach : a new technique for the analysis of distributed circuits containing non linear elements," *21st EuMC Proceedings, Stuttgart*, pp. 1296–1301, September 1991.
- [71] M. Rittweger, M. Werthen, M. Kunisch, J. Wolff, I. Chall, P. Balm, and B. Lok, "3d fdtd analysis of a sot353 package containing a bipolar wideband cascode transistor using the compression approach," *IEEE MTT-S International Microwave Symposium Digest*, pp. 1587–1590, June 1995.
- [72] J. Kunisch, A. Bahr, M. Rittweger, and I. Wolff, "Analysis of nonlinear circuits using the compression approach," *IEEE MTT-S International Microwave Symposium Digest*, pp. 637–640, June 1993.
- [73] C. E. Christoffersen and M. B. Steer, "Implementation of the local reference node concept for spatially distributed circuits," *International Journal of RF and Microwave Computer-aided Engineering*, vol. 9, pp. 376–384.
- [74] A. I. Khalil and M. B. Steer, "Circuit theory for spatially distributed microwave circuits," *IEEE Trans On MTT*, vol. 46, pp. 1500–1502, October 1998.
- [75] K. Guillouard, M.-F. Wong, V. F. Hanna, and J. Citerne, "A new global finite element analysis of microwave circuits including lumped elements," *IEEE Trans On MTT*, vol. 44, pp. 2587–2594, December 1996.
- [76] B. Linot, "Modélisation électromagnétique de circuits planaires hyperfréquences rayonnants incluant des composants localisés," *Thèse de doctorat, Université Denis Diderot*, 1995.
- [77] M. B. Steer, J. F. Harvey, J. W. Mink, M. N. Abdulla, C. E. Christoffersen, H. M. Guttierrez, P. L. Heron, C. W. Hicks, A. I. Khalil, U. A. Mughal, S. B. Nakazawa, T. W. Nutseon, J. Patwardhan, S. G. Skaggs, M. A. Summers, and A. B. Y. S. Wang, "Global modeling of spatially distributed microwave and millimeter-wave systems," *IEEE Trans On MTT*, vol. 47, pp. 830–837, June 1999.

- [78] C. E. Christoffersen, M. B. Steer, and M. A. Summers, "Harmonic balance analysis for systems with circuit-field iterations," *IEEE MTT-S International Microwave Symposium Digest*, pp. 1131–1134, June 1998.
- [79] V. Rizzoli, A. Lipparini, A. Costanzo, F. Mastri, C. Cecchetti, A. Neri, and D. Masotti, "State-of-the-art harmonic balance simulation of forced nonlinear microwave circuits by the piecewise technique," *IEEE Trans On MTT*, vol. 40, pp. 12–28, June 1992.
- [80] E. Larique, S. Mons, D. Baillargeat, S. verdeyme, M. Aubourg, R. QUere, P. Guillon, C. Zanchi, and J. Sombrin, "Linear and nonlinear FET modeling applying an electromagnetic and electrical hybrid software," *IEEE Trans. on MTT*, vol. 47, pp. 915–918, June 1999.
- [81] A. Laloue, J.-B. David, R. Quere, B. Mallet-Guy, E. Laporte, J. Villemazet, and M. Soulard, "Extrapolation of a measurement-based millimeter-wave nonlinear model of pHEMT to arbitrary-shaped transistors through electromagnetic simulations," *IEEE Trans. on MTT*, vol. 47, pp. 908–914, June 1999.
- [82] A. Cidronali, G. Collodi, G. Vannini, A. Santarelli, and G. Manes, "A new approach to FET model scaling and MMIC design based on electromagnetic analysis," *IEEE Trans. on MTT*, vol. 47, pp. 900–907, June 1999.
- [83] A. Cidronali, G. Collodi, A. Santarelli, G. Vannini, and G. Manes, "Millimeter-wave FET modeling using on-wafer measurements and EM simulation," *IEEE Trans. on MTT*, vol. 50, pp. 425–431, February 2002.
- [84] T. Liang, J. A. Pla, P. H. Aaen, and M. Mahalingam, "Equivalent-circuit modeling and verification of metal-ceramic packages for rf and microwave power transistors," *IEEE Trans. on MTT*, vol. 40, pp. 709–713, June 1999.
- [85] J. M. Wu, F. Y. Han, J. K. Jau, T. S. Horng, and C. C. Tu, "Package and PCB effects on linearity of a micromixer-based W-CDMA upconverter," *34th European Microwave Conference, Amsterdam*, pp. 245–248, 2004.
- [86] J.-M. Lesage, R. Loison, R. Gillard, T. Barbier, and Y. Mancuso, "A simple implementation of the compression approach for the global EM analysis of microwave circuits," *Special Issue of the International Journal of RF and Microwave Computer-Aided Engineering : Bridging between Microwave Engineering and Information Technologies*, November 2004.
- [87] D. K. Sun, J. F. Lee, and Z. Cendes, "ALPS- a new fast frequency-sweep procedure for microwave devices," *IEEE Trans On MTT*, vol. 49, pp. 398–402, February 2001.
- [88] J. E. Bracken and Z. Cendes, "Asymptotic waveform evaluation for s-domain solution of electromagnetic devices," *IEEE Trans On Magnetics*, vol. 34, pp. 3232–3235, September 1998.
- [89] B. Anderson, J. E. Bracken, J. B. Manges, G. Peng, and Z. Cendes, "Full-wave analysis in SPICE via model-order reduction," *IEEE Trans On MTT*, vol. 52, pp. 2314–2320, 2004.

- [90] L. Zhu and K. Wu, "Unified equivalent-circuit model of planar discontinuities suitable for field theory-based CAD and optimization of M(H)MIC's," *IEEE Trans On MTT*, vol. 47, pp. 987–992, September 1999.
- [91] L. Li, K. Wu, and P. Russer, "Improved numerical TRL calibration technique in a deterministic mom algorithm," *34th European Microwave Conference Proceedings, Amsterdam*, pp. 447–450, 2004.
- [92] G. Engen and C. Hoer, "Thru-reflect-line : An improved technique for calibrating the dual six-port automatic network analyser," *IEEE Trans On MTT*, vol. 27, pp. 987–992, December 1979.
- [93] H. Packard, "Product note 8510-8 network analysis," *Applying the HP 8510B TRL Calibration for non-coaxial measurements*.
- [94] D. M. Pozar, "Artech house," *Microwave engineering*.
- [95] R. W. Jackson and D. M. Pozar, "Full-wave analysis of microstrip open-end and gap discontinuities," *IEEE Trans On MTT*, vol. 33, pp. 1036–1042, October 1985.
- [96] R. Pascaud, "Rapport de stage : Modélisation EM globale 3D de boîtiers hyperfréquences intégrant des composants actifs," June 2004.
- [97] J.-M. Lesage, R. Loison, R. Gillard, T. Barbier, and Y. Mancuso, "Global EM analysis of packaging effects on MMIC amplifier isolation using the compression approach," *Microwave and Optical technology Letters*, vol. 46, August 2005.
- [98] T. Barbier, D. Caban-Chastas, V. Rananjason, and P. Kertesz, "Wide band organic solutions for MMIC packaging," *IEEE MTT-S International Microwave Symposium Digest*, June 2005.
- [99] "Wire bonding connection - military components," *Note interne Thalès*, 2003.
- [100] J. J. Burke and R. W. Jackson, "A simple circuit model for resonant mode coupling in packaged mmics," *IEEE MTT-S International Microwave Symposium Digest*, pp. 1221–1224, June 1991.
- [101] R. Clark, A. Agrawal, and S. Miller, "Simulation of multi-chip module package resonance using commercial finite element electromagnetic software," *IEEE MTT-S International Microwave Symposium Digest*, pp. 1211–1214, June 1995.
- [102] J.-M. Lesage, R. Loison, R. Gillard, T. Barbier, and Y. Mancuso, "Size reduction of MMIC packages using compression approach simulations," *European Microwave conference, Paris*, October 2005.
- [103] S. Dauguet, "Simulateur électromagnétique globale de structures planaires actives," *Thèse de Doctorat, Institut National des Sciences Appliquées de Rennes*, 1997.
- [104] M. A. Summers, C. E. Christoffersen, A. I. Khalil, S. B. Nakazawa, T. W. Nuteson, and M. B. Steer, "An integrated electromagnetic and non linear circuit simulation environment for spatial combining systems," *IEEE MTT-S International Microwave Symposium Digest*, pp. 1473–1476, June 1998.

- [105] V. Rizzoli, A. Costanzo, and E. Montanari, "Coupled electromagnetic/nonlinear optimization of self-oscillating microstrip antennas with far-field performance specifications," *IEEE MTT-S International Microwave Symposium Digest*, pp. 123–126, June 2002.
- [106] J.-M. Lesage, R. Loison, R. Gillard, T. Barbier, and Y. Mancuso, "Dispersion analysis of packaged MMIC amplifiers using the compression approach," *European Microwave conference, Amsterdam*, October 2004.
- [107] B. C. Wadell, "Edited by artech house," *Transmission Line Design Handbook*.
- [108] R. H. Caverly, "Characteristic impedance of integrated circuit bond wires," *IEEE Trans. MTT*, pp. 982–984, 1986.
- [109] A. Technology, "Data sheet," *85110A Pulsed RF S-Parameter Test Set, 2 GHz to 20 GHz*.
- [110] N. Quemeneur, "Rapport de stage : Etude de l'influence des hauteurs de capot sur les performances des puces mmics encapsulés," June 2004.

Résumé

Résumé

Au sein du département RFS (Radio Frequency Solutions) de Thales Systèmes Aéroportés sont conçus des modules d'émission-réception utilisés dans des applications radar et guerre électronique. Les fonctions hyperfréquences élémentaires (amplification, atténuation, mélange, . . .), réalisées en technologie MMIC, sont mises en boîtier et interconnectées. Ceci constitue l'architecture du module et doit assurer une protection (vis-à-vis de l'atmosphère et de la CEM) ainsi qu'une souplesse de montage mécanique et au final une réduction des coûts de fabrication. L'architecture des modules devient ainsi la clé de voûte de systèmes complexes tels que les antennes à balayage électronique développée au sein de ce département.

Les outils de simulation doivent évoluer dans le but de prévenir les effets parasites, dus aux boîtiers et interconnexions, susceptibles d'apparaître. Les logiciels de simulation EM sont recommandés de par les géométries complexes des architectures des modules. Malheureusement, les simulateurs EM sont limités par leur incapacité à traiter simultanément les boîtiers et circuits actifs qu'ils protègent. C'est pour cette raison qu'un outil de simulation EM global adapté à ce type de simulation et aux besoins industriels a été proposé, validé et exploité au cours de cette thèse.

La méthode choisie est une implémentation de l'approche de compression, qui associe deux logiciels commerciaux de façon séquentielle. Ceci est permis par une procédure de calibrage numérique des ports internes qui fait l'interface entre les environnements de simulation EM et circuit. Cette approche modulable est rapide car elle ne requiert qu'une seule simulation EM pour de nombreuses simulations. La modification des circuits actifs ou des études de dispersion sont aisément envisageables. Cette approche est basée sur l'hypothèse de localisation. Une validation approfondie de cette hypothèse permet de conclure à la nécessité d'indépendance intrinsèque des éléments localisés vis-à-vis de l'environnement pour un bon fonctionnement de l'approche de compression. Cette hypothèse est confirmée grâce à l'application de l'approche de compression à des niveaux d'échelle différents (à l'échelle du boîtier ou du MMIC).

L'approche de compression proposée a été validée sur des structures complexes de boîtiers intégrant des amplificateurs MMIC, en régime linéaire ainsi que non-linéaire. L'influence des transitions, éléments d'interconnexion et du couplage EM, est parfaitement prise en compte par cet outil de simulation. Des règles de conception sur les dimensions des boîtiers (hauteur, largeur, positionnement des puces, . . .), des transitions et interconnexions sont déduites des simulations.

Abstract

The RFS (Radio Frequency Solutions) department of Thales Airborne Systems is in charge of transceiver (T/R) modules design. These T/R modules are dedicated to electronic warfare and radar applications (for instance active antenna) and use microwave monolithic integrated circuits (MMIC)(amplifiers, attenuators, mixers,...). These active circuits are packaged for protection reasons (atmospheric or EMC). Packaging must also improve the module reliability and manufacturing. Finally, packaging is more and more important in the modules design and packaging solutions must lead to cost reduction.

Unfortunately, packaging can product parasitic effects. So new simulation tools are needed in order to predict and to prevent these parasitic effects. It is necessary to use 3-D electromagnetic simulator in order to take into account complex EM phenomena produced by packages complex geometries. But EM simulation is not dedicated to active components simulation and simultaneous modeling of the package and the circuit inside the package is needed. This is the reason why a global EM simulation approach is proposed, validated and exploited.

The proposed approach is an implementation of the compression approach that links an EM and circuit simulator. Two commercial simulators are associated sequentially thanks to a numerical calibration of internal ports in the EM simulation. This simple simulation is not quite time-consuming because a single EM simulation is required in order to perform many global simulations. The active circuits may be modified or packaging effects on MMICs dispersion can be studied. The compression approach is based on the lumped element assumption. This is the keypoint of the compression approach where the so-called lumped element must be intrinsically independent of its environment. This is also verified thanks to the application of the compression approach at different scale (at the package scale or at the MMIC scale).

Finally, the proposed compression approach is validated thanks to nonlinear as well as linear simulations of complex MMIC packaging structures. The transition and interconnection effects, and the EM coupling effects are perfectly taking into account. Design rules about packages dimensions (cover height, width, chip location), transition and interconnection dimensions are found thanks to these global EM simulations.

Publications Personnelles

Publications Personnelles

Publications dans des revues internationales

- J-M.Lesage, R.Loison, R.Gillard, T. Barbier, Y.Mancuso, *A simple implementation of the compression approach for the global EM analysis of microwave circuits*, Special Issue of the International Journal of RF and Microwave CAD Engineering : Bridging between Microwave Engineering and Information Technologies, November 2004.
- J-M.Lesage, R.Loison, R.Gillard, T. Barbier, Y.Mancuso, *Global EM Analysis of Packaging Effects on MMIC Amplifier Isolation Using the Compression Approach*, Microwave and Optical technology Letters, August 2005.

Conférences avec actes

- J-M.Lesage, R.Loison, R.Gillard, T. Barbier, Y.Mancuso, *Dispersion analysis of packaged MMIC amplifiers using the compression approach*, European Microwave Conference, Amsterdam, October 2004.
- J-M.Lesage, R.Loison, R.Gillard, T. Barbier, Y.Mancuso, *Analyse EM globale à l'aide de la méthode de compression des effets de mise en boîtier sur l'isolation des puces MMIC*, 14^{èmes} Journées Nationales Microondes, Nantes, Mai 2005.
- J-M.Lesage, R.Loison, R.Gillard, T. Barbier, Y.Mancuso, *Size reduction of MMIC packages using compression approach simulations*, European Microwave Conference, Paris, October 2005.