Classification
Physics Abstracts
72.80E

Mesure et modélisation du courant de fuite de grille en excès des FET InGaAs

P. Carer, E. Caquot, J. C. Renaud, L. Nguyen et A. Scavennec

Centre National d'Etudes des Télécommunications (CNET), 196 avenue H. Ravera, 92220 Bagneux, France

(Reçu le 15 novembre 1989, accepté le 19 janvier 1990)

Résumé. — L'excès de courant de fuite de grille dans les JFET InGaAs a été attribué à l'ionisation par impact dans la région de champ électrique élevé dans le canal du transistor. Actuellement, cet excès de courant de fuite de grille apparaît également dans les FET à hétérostructures InAlAs/InGaAs. Une modélisation précise basée sur un modèle distribué confirme cette hypothèse d'ionisation par impact dans le canal et permet une évaluation du coefficient d'ionisation qui est de 30 cm^{-1} pour un champ électrique de $4,5 \times 10^4 \text{ V/cm}$ avec un dopage du canal de $2 \times 10^{16} \text{ cm}^{-3}$.

Abstract. — The excess gate leakage current in InGaAs JFET's has been attributed to impact ionization in the high field region of the channel. Actually this excess gate leakage current does also appear in heterostructure AlInAs/InGaAs FET. Accurate modelling based on a distributed approach confirms this impact ionization assumption and allows a computation of the electron ionization coefficient which has been found to be 30 cm^{-1} for an electric field of $4.5 \times 10^4 \text{ V/cm}$ with a channel doping of $2 \times 10^{16} \text{ cm}^{-3}$.

Introduction.

InGaAs est un matériau très prometteur pour sa grande mobilité et sa grande vitesse de saturation. De nombreux composants électroniques, utilisant ce matériau, ont été récemment développés pour concevoir des photorécepteurs associant une photodiode PIN InGaAs et un transistor à effet de champ FET InGaAs sur un substrat InP [1]. L'intégration sur un même substrat des éléments détecteur (PIN) et amplificateur (FET) entraîne une réduction des éléments parasites et des capacités associées et une miniaturisation du photorécepteur. Pour des liaisons optiques, ceci doit permettre d'améliorer la sensibilité et de diminuer le coût de ce composant par rapport au montage hybride équivalent à 1,3 ou $1,55 \mu\text{m}$ de longueur d'onde. Parmi les composants électroniques, les transistors à effet de champ à jonction (JFET) [1] ou les transistors à effet de champ à hétérostructure (HFET) [2] sont étudiés pour leurs bonnes performances et la compatibilité

de leur processus de fabrication technologique avec celui de la photodiode. Néanmoins, les FET InGaAs présentent un courant de fuite de grille dépendant de la tension drain-source. Cet effet a été observé dans le canal des FET InGaAs par Ohnaka [3], dans notre laboratoire (CNET Bagneux) et au laboratoire de STC (STC Technology LTD, Harlow, U.K.). Il a été également observé dans les JFET silicium [4]. Ce courant de fuite a actuellement une valeur 10^6 plus grande dans les FET InGaAs que dans les FET silicium. Ce phénomène peut dégrader de manière importante les performances du rapport signal sur bruit des photorécepteurs PIN-FET intégrés au régime bas débit (140 Mbits/s) et doit être compris et modélisé afin de minimiser son effet par une optimisation de la structure du composant.

Résultats expérimentaux.

Deux structures différentes de FET ont été réalisées et étudiées (Fig. 1), les deux ayant une couche de canal en InGaAs (avec un dopage compris entre 2×10^{16} et 10^{17} cm^{-3}). La longueur de grille est de $1,5 \mu\text{m}$. La différence entre ces deux structures

(*) Ce travail a été partiellement soutenu par le projet ESPRIT 263B.

Fig. 1. — Structures des transistors InGaAs JFET (a) et HFET (b).

[Schematic structures of the InGaAs JFET (a) and HFET (b).]

réside dans la réalisation de la grille : le premier transistor est un JFET (a) dont la grille est une jonction PN obtenue par une diffusion localisée de Zn dans le canal InGaAs [1], le second est un HFET (b) dont la grille est une diode Schottky sur une couche de barrière de grande bande interdite InAlAs [2]. Les figures 2-3 montrent les caractéristiques du courant de fuite de grille I_{gs} fonction de la tension grille-source (V_{gs}) pour différentes tensions drain-source (V_{ds}). Ces deux types de composants présentent un comportement similaire ; il en est de même pour le HJFET réalisé à STC [5] avec une grille à hétérojonction p-InP/n-InGaAs. Les caractéristiques $I_{gs}(V_{gs})$ pour différentes tensions V_{ds} sont présentées sur la figure 2 à 300 K et 165 K pour un transistor JFET. Le courant de fuite de grille décroît quand la température décroît comme il l'a été observé par Ohnaka [3] et par STC sur leurs HJFETs [5].

Analyse et modélisation.

Dans le régime de saturation, un champ électrique important apparaît dans la région grille-drain du canal. Dans cette région du canal, les électrons de haute énergie peuvent créer des paires électron-trou par ionisation par impact. Les électrons créés vont vers le drain contribuant ainsi au courant de drain I_{ds} tandis que les trous vont vers la grille ou vers le

Fig. 2. — Caractéristiques du courant grille-source $I_{gs}(\mu\text{A})$ fonction de la tension grille-source V_{gs} (Volts) pour différentes tensions drain-source V_{ds} (Volts) à deux températures $T(\text{K})$ pour le JFET InGaAs (lignes continues : $T = 300 \text{ K}$, $I_{dss} = 65 \text{ mA}$; pointillés : $T = 165 \text{ K}$, $I_{dss} = 75 \text{ mA}$).

[Gate-source current characteristics $I_{gs}(\mu\text{A})$, versus gate-source bias V_{gs} (Volts), for different drain-source bias V_{ds} (Volts), at two temperatures T for the InGaAs JFET (continuous line : $T = 300 \text{ K}$, $I_{dss} = 65 \text{ mA}$; dots : $T = 165 \text{ K}$, $I_{dss} = 75 \text{ mA}$).]

Fig. 3. — Caractéristiques du courant grille-source, $I_{gs}(\mu\text{A})$ fonction de la tension grille-source V_{gs} (Volts) pour différentes tensions drain-source V_{ds} (Volt) pour le HFET InGaAs à 300 K avec un courant source-drain de saturation I_{dss} égal à : $I_{dss} = 25 \text{ mA}$.

[InGaAs HFET : gate-source current characteristics, $I_{gs}(\mu\text{A})$, versus gate-source bias, V_{gs} (Volts), for different drain-source bias V_{ds} (Volts), at 300 K with a source-drain current saturation $I_{dss} = 25 \text{ mA}$.]

substrat. Le courant créé par ionisation par impact, peut être modélisé par la formule suivante :

$$dI_t = \gamma I_{ds} \alpha(x) dx \quad (1)$$

où dI_t est la fraction du courant de trous créés dans la section dx du canal qui vont vers la grille ; $\alpha(x)$ est le facteur de faible multiplication du point x , et γ est le rapport entre le nombre de trous créés par ionisation qui vont vers la grille et le total des trous créés par ionisation par impact. Le facteur de multiplication [4] $\alpha(x)$ est :

$$\alpha(x) = A \cdot \exp\left(-\frac{B}{E(x)}\right) \quad (2)$$

où $E(x)$ est le champ électrique dans le canal au point x , A et B étant des coefficients dépendant du matériau. En intégrant l'équation (1) sur la longueur du canal, le courant généré s'écoulant vers la grille est égal à :

$$I_t = \gamma I_{ds} \int \alpha(x) dx. \quad (3)$$

En négligeant tous les types de courant tunnel de fuite, (voir sur la Fig. 2, ce courant apparaît seulement pour une tension de grille très négative, au-delà du pincement) le courant total s'écoulant à travers la jonction p-n de la grille est obtenue par la somme du courant d'ionisation par impact (Eq. (3)) et du courant de génération-recombinaison I_{gr} de la jonction polarisée en inverse. On peut donc exprimer le courant de grille total I_g comme : $I_g = I_t + I_{gr}$.

Dans l'équation (3), les principaux paramètres utilisés pour le calcul du courant de grille sont le champ électrique et l'intégrale de $\alpha(x)$. On utilise un modèle distribué de FET [6] pour calculer localement dans le canal, les différentes grandeurs telles que : la zone de charge d'espace, la vitesse électronique, le champ électrique et la densité électronique. Dans ce modèle les équations de transport et de Poisson sont résolues numériquement (différences finies) avec une discrétisation de l'espace source-drain à une dimension dans l'axe du canal. Pour des valeurs données de tensions V_{ds} et V_{gs} , on calcule le courant I_{ds} correspondant et les valeurs du champ électrique en chaque point de discrétisation. Le courant de grille I_t est ensuite calculé à l'aide de l'équation (3).

Nous avons modélisé de cette façon un JFET InGaAs et la figure 4 montre la comparaison théorie-expérience pour les caractéristiques $I_{gs}(V_{gs})$ à température ambiante. La courbe en forme de « cloche » des caractéristiques $I_{gs}(V_{gs})$ pour des tensions V_{ds} supérieures à 2 Volts (le transistor étant alors en régime de saturation), peut être simplement expliquée par les deux effets successifs, d'accroissement du champ électrique puis de la diminution du courant de drain I_{ds} quand V_{gs} décroît. Les paramè-

Fig. 4. — Comparaison théorie-expérience des caractéristiques de courant grille-source I_{gs} (μA) fonction de la tension grille-source V_{gs} (Volts) pour différentes tensions drain-source pour la structure JFET à 300 K. Mobilité électronique = $7\,200\text{ cm}^2\text{ V/s}$, vitesse de saturation = 10^7 cm/s , longueur de grille = $1,5\text{ }\mu\text{m}$, espacement grille-source = espacement grille-drain = $2,5\text{ }\mu\text{m}$, dopage (type n) = $1,77 \times 10^{16}\text{ cm}^{-3}$, épaisseur de la couche du canal = $0,7\text{ }\mu\text{m}$, largeur de la grille = $150\text{ }\mu\text{m}$ (pointillés : mesures expérimentales ; lignes continues : théorie).

[Comparison of theoretical-experimental gate-source current I_{gs} (μA) versus gate-source bias V_{gs} (Volts), for different drain-source bias V_{ds} (Volts) for the JFET structure, at 300 K. Electron mobility = $7\,200\text{ cm}^2\text{ V/s}$, saturation velocity = 10^7 cm/s , gate length = $1.5\text{ }\mu\text{m}$, gate-source length = gate-drain length = $2.5\text{ }\mu\text{m}$, doping level (n. type) = $1.77 \times 10^{16}\text{ cm}^{-3}$, layer thickness = $0.7\text{ }\mu\text{m}$, gate width = $150\text{ }\mu\text{m}$ (dots : experimental, lines : theoretical).]

tres A et B de l'équation (2) ont été ajustés pour modéliser les caractéristiques expérimentales à 300 K et à 165 K, en supposant $\gamma = 1$.

Pour $T = 300\text{ K}$, les valeurs sont : $A = 120\text{ cm}^{-1}$, $B = 6 \times 10^4\text{ V/cm}$ pour un champ électrique compris entre $2-4,5 \times 10^4\text{ V/cm}$ c'est-à-dire pour une tension source-drain compris entre 2-4 Volts. Ce qui correspond à $\alpha = 30\text{ cm}^{-1}$ pour un champ électrique $E = 4,5 \times 10^4\text{ V/cm}$. Pour $T = 165\text{ K}$ les valeurs sont : $A = 100\text{ cm}^{-1}$, $B = 7 \times 10^4\text{ V/cm}$ pour un champ électrique compris entre $1,6-5 \times 10^4\text{ V/cm}$ c'est-à-dire pour une tension source-drain entre 2-4 Volts. Ce qui correspond à $\alpha = 20\text{ cm}^{-1}$ pour un champ électrique $E = 4,5 \times 10^4\text{ V/cm}$.

La décroissance du courant de fuite de grille avec la diminution de la température, pour des tensions V_{gs} et V_{ds} données, a été observée aussi bien dans les JFET [3] à homojonction que dans les HFET et HJFET [5] à hétérojonction. Cette décroissance

semble être due, suivant notre modèle et les résultats d'Ohnaka [3], à une décroissance de α quand la température décroît. La décroissance de α est très inhabituelle : elle a été attribuée à la variation du taux de diffusion des phonons optiques avec la température [3]. Cette explication reste controversée [7]. On peut noter cependant que le champ électrique se situe dans la gamme des 2.5×10^4 V/cm pour $V_{ds} = 2-4$ Volts et que les coefficients d'ionisation α ne sont pas bien connus par des champs électriques aussi faibles. D'autres études sur ce sujet, incorporant la dépendance du gap avec la température des coefficients d'ionisation, s'avèrent donc nécessaires.

Conclusion.

Le courant de fuite de grille a été modélisé en utilisant un modèle distribué qui inclue l'hypothèse de création par ionisation par impact de paires

électron-trou dans le canal, mais avec des coefficients d'ionisation assez différents de ceux extrapolés de [7] pour $\langle 100 \rangle$ InGaAs. Plusieurs FET InGaAs ont été étudiés (JFET, HFET, HJFET), tous montrent le même courant de fuite de grille avec quelques légères différences dues à leurs différentes structures. Cet excès de courant de fuite de grille dégrade les performances du rapport signal sur bruit des photorécepteurs intégrés, et doit être modélisé pour minimiser son effet grâce à une structure appropriée du composant.

Remerciements.

Les auteurs tiennent à remercier P. J. G. Dawe (STC Harlow, U.K.) pour sa contribution, Drs A. Sibille, S. Mottet, J. M. Dumas pour leurs fructueuses discussions, Dr J. P. Praseuth pour la croissance des hétérostructures, S. Vuye et M. Laporte pour leur assistance technique.

Bibliographie

- [1] RENAUD J. C., NGUYEN L., ALLOVON M., BLANCONNIER P., VUYE S., SCAVENNEC A., « GaInAs Monolithic photoreceiver integrating p-i-n/JFET with diffused junctions and a resistor », *J. lightwave technol.*, **6** (1988) 1507-1510.
- [2] GIRAUDET L., ALLOVON M., RENAUD J. Ch., SCAVENNEC A., « AlInAs/GaInAs MESFET grown by MBE », *Proceeding of the 17th ESSDERC* (Bologna, Italy, 1987) pp. 891-894.
- [3] OHNAKA K. and SHIBATA J., « Excess gate-leakage current of InGaAs junction field-effect transistors » *J. Appl. Phys.*, **63** (1988) 4714-4717.
- [4] YAMAGUCHI K. and ASAI S., « Excess Gate Current Analysis of Junction Gate FET's by Two-Dimensional Computer Simulation », *IEEE Trans. Electron Devices*, **ED-25** (1978) 362-369.
- [5] DAWE P. J. G., LEE W. S., ANTELL G. R., SPEAR D. A. H., BLAND S. W., « Monolithic GaInAs/InP FET inverter amplifier for long-wave length OEICs », *Electron. Lett.*, **24** (1988) 1349-1351.
- [6] CARNEZ B., CAPPY A., KASZYNSKI A., CONSTANT E. and SALMER G., « Modelling of a submicrometer gate field-effect transistor including effects of non-stationary electron dynamics », *J. Appl. Phys.* **51** (1980) 784-790.
- [7] OSAKA F., MIKAWA T. and KANEDA T., « Impact Ionisation coefficient of Electrons and Holes in (100)-oriented $Ga_{1-x}In_xAs_yP_{1-y}$ », *IEEE J. Quantum Electron.* **QE-21** (1985) 1326-1340.