Comment réaliser des TEC AsGa de transconductance supérieure à 700 mS/mm et à fréquence de coupure élevée

J. Vanbremeersch, P. Godts, E. Constant, Gilles Dambrine

► To cite this version:

J. Vanbremeersch, P. Godts, E. Constant, Gilles Dambrine. Comment réaliser des TEC AsGa de transconductance supérieure à 700 mS/mm et à fréquence de coupure élevée. *Revue de Physique Appliquée*, 1989, 24 (1), pp.51-56. 10.1051/rphysap:0198900240105100 . jpa-00246028

HAL Id: jpa-00246028

<https://hal.science/jpa-00246028>

Submitted on 1 Jan 1989

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Classification

Physics Abstracts

85.30 — 85.30T — 85.30D — 72.80E

Comment réaliser des TEC AsGa de transconductance supérieure à 700 mS/mm et à fréquence de coupure élevée

J. Vanbremeersch, P. Godts, E. Constant et G. Dambrine

Centre Hyperfréquences et Semiconducteurs, UA CNRS N° 287, Université des Sciences et Techniques de Lille Flandres-Artois, Bâtiment P3, 59655 Villeneuve d'Ascq Cedex, France

(Reçu le 1^{er} juillet 1988, accepté le 22 septembre 1988)

Résumé. — En utilisant un modèle prenant en compte les phénomènes de transport non stationnaire, nous montrons que les performances de MESFETs fonctionnant à tension grille positive dépendent de façon importante de la géométrie et des caractéristiques de la zone entre la source et la grille ; en particulier pour obtenir des performances maximales il faut que la valeur de la résistance carrée de la couche épitaxiée ainsi que la distance entre le début de la zone creusée (« recess ») du côté source et la grille soient les plus faibles possible. Sur ce principe, nous avons réalisé des MESFET ayant des transconductances hyperfréquences supérieures à 700 mS/mm avec des fréquences de coupure proches de 50 GHz. Nous décrivons ici l'ensemble des procédés permettant la modélisation, la réalisation technologique et la caractérisation hyperfréquences finale.

Abstract. — By using a model taking into account velocity overshoot, it is shown that the performance of GaAs MESFETs in enhancement mode strongly depends on the geometrical and electrical characteristics of the access region between source and gate. The square resistance of the unrecessed epilayer and the distance between the source-end of the recessed region and the gate have to be as low as possible. MESFETs with very low values for these parameters were realized in our laboratory. These exhibit very high microwave transductances (up to 800 mS/mm) with good cut-off frequencies (up to 50 GHz). We discuss in this paper the model, the technological process and results of microwave characterization.

1. Introduction.

Lorsque l'on réalise un transistor à effet de champ, on s'efforce généralement d'obtenir un composant présentant des transconductances aussi élevées que possible. En effet pour une fréquence de coupure donnée, la capacité active est d'autant plus élevée que la transconductance est importante ; il en résulte que l'influence des capacités parasites dans les circuits logiques ou hyperfréquences sera d'autant plus faible que les transistors utilisés auront des transconductances élevées.

Des composants de ce type peuvent être réalisés en utilisant des TEGFET à partir d'épitaxies de GaAlAs fortement dopées et d'épaisseur très fine. Cependant, en théorie le même résultat devrait pouvoir être obtenu en utilisant les MESFET AsGa classiques en mode d'enrichissement avec des tensions de grille largement positives (0,4-0,7 V). Dans ces conditions la zone désertée sous la grille est d'épaisseur très fine et la transconductance théorique

peut être très élevée. Malheureusement, le courant drain est aussi très élevé, la vitesse et l'énergie des porteurs dans la zone d'accès entre source et grille peuvent atteindre, quand cette région n'est pas bien optimisée, des valeurs importantes. De ce fait, les porteurs sont généralement injectés sous la grille avec des énergies élevées. Leur vitesse moyenne dans leur parcours sous la grille est aussi, beaucoup trop faible. En conséquence, le courant drain et la transductance sont inférieurs aux valeurs que l'on aurait pu espérer en l'absence de ce phénomène. Pour éviter ce problème et donc pour obtenir des composants performants, il faut optimiser particulièrement les zones d'accès du transistor. Dans ce but, l'utilisation d'un modèle tenant compte des effets de transport non stationnaire, nous permet, dans une première partie de définir les caractéristiques à respecter pour obtenir, à tension grille positive, les meilleures performances.

Nous décrivons ensuite dans les deux autres parties les différents procédés qui ont permis la

réalisation technologique puis la caractérisation hyperfréquences du composant obéissant à ces caractéristiques.

2. Définition des caractéristiques de la structure à réaliser pour obtenir des performances élevées à tension grille largement positive.

Cette étude a été menée à partir d'un modèle décrit en détail par ailleurs [1, 2] et exploitable sur microordinateur compatible IBM PC AT. L'intérêt du procédé choisi est qu'il prend en compte un nombre maximum d'effets physiques tels que :

- la quantification du gaz bidimensionnel dans un ou plusieurs puits ;
- l'existence de niveaux donneurs liés aux impuretés ;
- les phénomènes de dynamique non stationnaire tels que les effets de sur-vitesse ou de sous-vitesse ;
- l'échauffement des électrons donnant lieu à un transfert dans l'espace réel ;
- l'influence de la géométrie, c'est-à-dire les dimensions des différentes régions entre la source et le drain ;
- les effets de bord de part et d'autre de la grille ;
- les effets liés aux états superficiels de la partie creusée de l'épitaxie ;
- l'influence des zones d'accès ;
- l'injection de porteurs dans la couche tampon ;
- l'échauffement thermique du composant.

En pratique on utilise ce modèle dans la centrale de technologie de notre laboratoire pour l'optimisation des différentes structures à effet de champ que nous avons à réaliser. C'est ainsi que nous l'avons employé, pour déterminer l'influence des caractéristiques des zones d'accès sur les caractéristiques d'un MESFET AsGa, en étudiant plus particulièrement le rôle de deux paramètres $R_{\square}$ et LSG_r représentés sur la figure 1.

$R_{\square}$ représente la résistance carrée de la couche épitaxiée, LSG_r représente la longueur du canal creusé entre la grille et la source. Cette distance pourrait si nécessaire être modifiée indépendamment de la profondeur du recess en utilisant (sans doute avec difficulté) un double masquage et les possibilités dans ce domaine du masqueur électronique (précision d'alignement 0,1 μm). Ce procédé commence à être utilisé au laboratoire. Les résultats de l'étude effectuée à partir du modèle sont représentés figure 2. On peut remarquer la décroissance rapide du courant drain et de la transconductance lorsque l'on augmente soit $R_{\square}$ soit LSG_r . Ces résultats montrent bien la nécessité de choisir correctement l'épitaxie et la géométrie de la structure pour obtenir des TECs de bonne qualité. Ainsi, lorsque l'on veut obtenir des transistors présentant des transconductances proches des valeurs maximales sous des

Fig. 1. — Zones d'accès représentées par deux paramètres : $R_{\square}$: résistance carrée de l'épitaxie ; LSG_r : distance entre le bord du « recess » côté source et le début de la grille.

[Access zones are represented by two parameters : the square resistance of the epilayers : $R_{\square}$ the distance between source-end of the recess and the gate LSG_r .]

Fig. 2. — Variation du courant drain et de la transconductance en fonction de la résistance carrée de la couche (a) et de la distance entre le recess de grille côté source et la grille (b), $V_{ds} = 1,5 \text{ V}$ et $V_{gs} = +0,7 \text{ V}$; la couche active sous la grille de 120 nm est dopée à $6 \times 10^{17} \text{ cm}^{-3}$; $Lg = 0,3 \mu\text{m}$ et $Z = 90 \mu\text{m}$.

[Variations of drain current and transconductance as functions of the square resistance of the original layer (a), the distance between the source-end of the recess and the gate (b), at $V_{ds} = 1.5 \text{ V}$ and $V_{gs} = +0.7 \text{ V}$. Beneath the gate, the active layer is 120 nm thick and doped at $6 \times 10^{17} \text{ cm}^{-3}$, $Lg = 0.3 \mu\text{m}$ and $Z = 90 \mu\text{m}$.]

tensions grilles élevées, il faut utiliser des $R_{\square} < 100 \Omega$ et des distances $LSG_r < 50 \text{ nm}$. C'est donc la description de la réalisation d'une structure de ce type que nous proposons de donner.

3. Technologie.

Les réalisations technologiques ont été effectuées au sein de la centrale de technologie du Centre Hyperfréquences et Semiconducteurs. Les épitaxies du type $N^+/N/N^-/SI$ GaAs sont obtenues par épitaxies par jet moléculaire (M.B.E.).

Sur un substrat semi-isolant, nous faisons croître une couche de $0,8\text{ }\mu\text{m}$ de tampon GaAs non dopé suivie d'une couche active type N dopée Si à $6 \times 10^{17}\text{ cm}^{-3}$ d'épaisseur 120 nm et d'une couche N^+ surdopée à $2 \times 10^{18}\text{ cm}^{-3}$ d'épaisseur 150 nm . Les mobilités respectives sont de $3\,500\text{ cm}^2/\text{V/s}$ pour la couche à 6×10^{17} et $2\,000\text{ cm}^2/\text{V/s}$ pour la couche à 2×10^{18} .

La couche N^+ très dopée est nécessaire pour réduire au maximum la résistance carrée de l'épithaxie entre source et grille, cette résistance carrée est inférieure à $100\text{ }\Omega/\square$, la concentration de la couche N est choisie de façon à obtenir une mobilité restant, malgré le dopage élevé de valeur raisonnable.

Fig. 3. — Vue en coupe d'un transistor.

[Cross-section of a TEC.]

Les composants réalisés ont une longueur de grille de $0,3\text{ }\mu\text{m}$ et une largeur de $90\text{ }\mu\text{m}$ ($2 \times 45\text{ }\mu\text{m}$), la distance drain-source est de $2\text{ }\mu\text{m}$, la figure 3 donne une vue de coupe de la structure réalisée. La géométrie des masques utilisés a été prévue pour permettre la caractérisation hyperfréquence sur tranche à l'aide d'un dispositif « CASCADE MICROTECH » (Fig. 4).

Tous les niveaux sauf celui de grille sont réalisés en lithographie optique. Pour le niveau de grille nous avons utilisé le masquage électronique direct (masqueur CAMBRIDGE EBMF 2.4).

Après l'isolation électrique des composants réalisée par attaque chimique, les contacts ohmiques de source et de drain sont formés par l'utilisation d'un eutectique AuGeNi approprié pour un alliage réalisé par recuit flash à 430°C pendant 20 s . En même temps que les plots de contacts ohmiques sont

Fig. 4. — Jeu de masques étudié pour la mesure sous pointes hyperfréquences « CASCADE MICROTECH ».

[Specially designed masks for measurements by micro-waves probes « CASCADE MICROTECH ».]

déposées des marques qui serviront de repère d'alignement pour le masquage électronique des grilles. Ensuite une technique multicouches utilisant un dépôt de nitrure par PECVD et de PMMA (KTI 950K) est utilisée pour la définition du niveau de grille. L'utilisation du nitrure est non seulement souhaitable pour une bonne adhérence du PMMA mais permet aussi une sous-gravure de l'AsGa évitant le contact de la grille sur la couche N^+ .

Après l'insolation du PMMA au masqueur électronique et développement dans une solution 1-2 MIBK : IPA, le nitrure est gravé par un plasma RIE $\text{CF}_4 + \text{O}_2$. La région de grille est ensuite reculée par attaque chimique utilisant une solution ammoniacque-eau oxygénée-eau. Le temps d'attaque est réglé pour que le courant de saturation source drain soit réduit à 6% du courant avant attaque. Cette opération est immédiatement suivie du dépôt sous ultra-vide de la grille (après un léger décapage *in situ*) avec $30\text{ nm Ti}/50\text{ nm Pt}/30\text{ nm Ti}/500\text{ nm Au}$. Pour terminer, on réalise une passivation avec du polyimide (DUPONT 2555) suivie d'un épaissement des contacts.

Les figures 5a et 5b donnent une vue prise au microscope électronique d'un transistor avec une grille de longueur 300 nm décalé vers la source (cette photo a été prise avant le dépôt de polyimide et de l'épaissement final).

a)

b)

Fig. 5. — Vue d'un transistor $L_g = 0,3 \mu\text{m}$, $L_{DS} = 2 \mu\text{m}$ prise au microscope électronique (a) ; position de la grille dans le canal (b).

[SEM photographs of a transistor ($L_g = 0.3 \mu\text{m}$, $L_{DS} = 2 \mu\text{m}$) (a) overall view (b) gate in the recess.]

Fig. 6. — Caractéristique statique typique d'un transistor à V_{gs} compris entre 0 et $+0,7 \text{ V}$.

[Typical static characteristic of a transistor for V_{gs} between 0 and $+0.7 \text{ V}$.]

La figure 6 donne un exemple de la caractéristique statique d'un transistor de largeur $90 \mu\text{m}$.

4. Caractérisation hyperfréquence.

La caractérisation des propriétés hyperfréquences du composant a été effectuée directement sur tranche entre 1 et $26,5 \text{ GHz}$ en utilisant des sondes « CASCADE MICROTECH », couplées à un analyseur de réseau automatique Hewlett-Packard type 8510.

Les éléments du schéma équivalent du transistor sont déterminés à partir d'une méthode originale décrite en [3, 4, 5]. On utilise dans ce but les paramètres $\|S\|$ de la matrice de répartition mesurés dans une bande de fréquence comprise entre 50 MHz et 10 GHz ; l'originalité de la méthode est, qu'elle permet une détermination directe de tous les

Fig. 7. — Schéma équivalent d'un TEC en petit signal.

[Small signal equivalent circuit of a TEC.]

SERIE 168

$V_{ds} = 1.5\text{ V}$ $V = 90\text{ }\mu\text{m}$ $I_g = 0.3\text{ }\mu\text{m}$	$V_{gs} = 0.2\text{ V}$	$V_{gs} = 0.7\text{ V}$
Gm (mS)	40.3	72.5
F _T (GHz)	40	49
RS (Ω)	4.9	4.9
RG (Ω)	5.5	5.5
RD (Ω)	5.4	5.4
LS (pH)	0	0
LG (pH)	22	22
LD (pH)	52	52
CPG (fF)	20	20
CPD (fF)	43	43
CGS (pF)	0.16	0.23
CGD (pF)	0.032	0.05
CDS (pF)	0	0
GD (mS)	3.4	4
Ri (Ω)	5.8	4

Fig. 8. — Valeurs des éléments du schéma équivalent à $V_{gs} = +0,2$ et $+0,7$ V.

[Characteristic parameter value of small signal equivalent circuit for $V_{gs} = +0.2\text{ V}$ and $V_{gs} = +0.7\text{ V}$.]

Fig. 9. — Comparaison théorie (—) expérience (---) des paramètres $\|S\|$ entre 1 et 26,5 GHz ; ($V_{ds} = 1,5\text{ V}$; $V_{gs} = +0,2\text{ V}$).

[Comparison between theoretical (—) and experimental (---) $\|S\|$ parameters in the 1-26.5 GHz frequency range ; ($V_{ds} = 1.5\text{ V}$; $V_{gs} = +0.2\text{ V}$).]

paramètres du schéma équivalent représenté figure 7. Les valeurs de ces différents éléments sont données dans le tableau de la figure 8 pour deux valeurs de la tension de grille V_{gs} ($\pm 0,2$ et $+ 0,7$ V).

Après avoir déterminé ces paramètres, il est alors possible de vérifier que le schéma équivalent obtenu, correspond bien à la réalité et nous donnons figure 9 un exemple de comparaison, dans la gamme 1-26,5 GHz, entre les paramètres $\|S\|$ mesurés expérimentalement et ceux calculés à partir des valeurs données dans le tableau de la figure 8. On note le très bon accord entre la théorie et l'expérience.

A partir de ce procédé, il nous est maintenant possible d'étudier l'évolution des paramètres les plus

caractéristiques du transistor le G_m et f_T en fonction de V_{gs} . Nous donnons ces résultats pour notre transistor figure 10. On remarque qu'il est possible d'obtenir une transconductance supérieure à 700 mS/mm pour $V_{gs} = 0,7$ V tout en gardant une fréquence de coupure proche de 50 GHz. Notons cependant que les valeurs obtenues pour la conductance de sortie ($G_d = 44$ mS/mm) et pour la capacité $C_{gd} = 0,55$ pF/mm sont encore un peu trop élevées. Ces deux résultats peuvent s'expliquer théoriquement [6] d'une part, la valeur importante de g_d peut s'interpréter à partir d'une injection trop importante dans la couche tampon et d'autre part, la valeur élevée de C_{gd} est liée à la présence du côté drain d'une capacité additionnelle entre le bord de la grille et l'extrémité du canal creusé.

Fig. 10. — Variation expérimentale de la transconductance g_m et de la fréquence de coupure F_T en fonction de la tension de grille du transistor simulé figure 1 (avec $R_{\square} = 65 \Omega/\square$ et $LSG_r = 50$ nm).

[Experimental transconductance g_m and cut-off frequency F_T versus gate voltage of the transistor simulated in figure 1 (with $R_{\square} = 65 \Omega/\square$ and $LSG_r = 50$ nm).]

Conclusion.

Nous avons montré qu'à condition d'optimiser le dopage et la géométrie de la zone source grille, il est possible de réaliser des MESFET de transconductance élevée supérieure à 700 mS/mm, tout en gardant des fréquences de coupure de l'ordre de 50 GHz pour des longueurs de grille de 0,3 μm . Une amélioration de ces performances pourrait être possible d'une part, afin de diminuer la conductance de drain par l'adjonction d'une couche tampon en GaAlAs d'autre part, afin de réduire la capacité C_{gd} par un décentrage de la grille vers la source lors de son dépôt dans le « recess ».

Remerciements.

Les auteurs tiennent à remercier Mesdames et Messieurs Miens, Legry, Grimbart, Leroy, Playez pour leur collaboration aux réalisations technologiques et à la caractérisation des composants.

Bibliographie

- [1] CONSTANT, E., GODIS, P., DEPREUW, D., ZIMMERMANN, J., *Inst. Phys. Conf. Ser.* (à paraître en 1988).
- [2] HELIODORE, F., LEFEBVRE, M., SALMER, G., EL-SAYED, O. E., *IEEE Trans. Electron Devices* (à paraître en 1988).
- [3] CAPPY, A., Thèse de Doctorat, Lille, 1986.
- [4] DAMBRINE, G., CAPPY, A., HELIODORE, F., PLAYEZ, E., *IEEE Trans. Electron Devices* (à paraître, juillet 1988).
- [5] DAMBRINE, G., *Ann. Télécomm.* **911**, 1988.
- [6] GODIS, P., Thèse de Doctorat en Electronique, Lille, 1988.