Classification
Physics Abstracts
73.20 — 73.90

Dégradation des MESFETs GaAs : mécanismes liés à l'interface GaAs/SiO₂

J. M. Dumas (*), J. F. Bresse (**) et D. Lecrosnier (*)

(*) Centre National d'Etudes des Télécommunications, 22301 Lannion Cedex, France

(**) Centre National d'Etudes des Télécommunications, 196, avenue Henri-Ravera, 92220 Bagneux, France

(Reçu le 21 octobre 1986, accepté le 8 décembre 1986)

Résumé. — Nous montrons que les dérives à long terme observées sur des MESFETs GaAs de puissance, protégés avec une couche de SiO₂, sont dues à une dégradation de l'interface GaAs/SiO₂. La mise en œuvre de microanalyses Auger (taille du faisceau $\approx 0,1-0,2 \mu\text{m}$), nous a permis d'identifier une exodiffusion de gallium, induite lors du dépôt de silice, ainsi qu'un mécanisme d'oxydation de GaAs pendant le fonctionnement. Ces réactions modifient les propriétés électriques de la surface dans les zones d'accès, expliquant ainsi les dérives observées sur les paramètres statiques et hyperfréquences.

Abstract. — Long term degradation of GaAs power MESFET's protected with a SiO₂ layer is shown to be surface-induced. Using micro-Auger analysis (beam spot size $\approx 0.1-0.2 \mu\text{m}$), we have identified a gallium outdiffusion induced by the SiO₂ surface protection deposition and a GaAs oxidation mechanism during electrical operation. These reactions modify the electrical surface properties in the access regions thus explaining the static and microwave performance degradations.

1. Introduction.

Ces dernières années, plusieurs mécanismes de dégradation affectant les MESFETs GaAs (TEC) de puissance, furent identifiés, et des améliorations technologiques développées en conséquence ont conduit à une meilleure fiabilité [1, 2]. Toutefois, il est reconnu que des dégradations à long terme (apparaissant après plusieurs centaines d'heures de fonctionnement) affectent la puissance de sortie de ces dispositifs. Ce type de dégradation fut d'abord attribué à des défauts de « volume » situés dans la couche active [3, 4] ; puis à des phénomènes de surface, localisés au niveau des zones d'accès [5, 6]. Enfin, des résultats récents [7] font apparaître qu'une dégradation du contact Schottky conduit au même type de dérive. Les résultats, que nous reportons ici, confirment le rôle de la couche de protection sur les dérives à long terme.

2. Résultats d'essais de vieillissement.

Des essais de durée de vie ont été menés sur des TEC de puissance (1 W ; 12 GHz), disponibles commercialement. 100 dispositifs furent approvisionnés chez deux fabricants ; chaque lot étant issu d'une même plaquette. Pour le premier fabricant, la cou-

che active est obtenue par implantation ionique, dans des substrats faiblement dopés chrome ; pour le second, elle est réalisée par épitaxie en phase vapeur, sur une couche tampon. Tous les dispositifs sont protégés par une couche de silice. Pour le premier fabricant, il s'agit d'une couche de 4 000 Å d'épaisseur ; déposée en phase vapeur (CVD) à basse température (200-300 °C) à partir d'un mélange de silane et d'oxygène. Pour le second, la couche d'épaisseur voisine est évaporée (au canon à électrons), à partir d'une cible de silice, le substrat étant maintenu à 150 °C pendant l'évaporation.

Des groupes de 8 à 10 composants furent soumis aux essais suivants :

- a) blocage en inverse de la grille à 150 °C,
- b) fonctionnement continu à $V_{ds} = 5 \text{ V}$ et $I_{ds} = \frac{I_{dss}}{2}$ à des températures de canal (par rapport à la température ambiante) de 205 et 265 °C,
- c) stockage à 300 °C, sans polarisation.

Un ensemble de quatorze paramètres statiques et hyperfréquences fut mesuré périodiquement pendant le vieillissement.

Lors des essais sous contraintes électriques, une dégradation graduelle fut observée sur tous les

composants. Les dérives des paramètres de reprise (paramètres mesurés périodiquement lors des essais) sont reportés sur la figure 1 (afin de simplifier, un seul type de composant est représenté) :

a) Le courant drain-source I_{dss} mesuré à $V_{gs} = 0$ et $V_{ds} = 5$ V,

b) La tension grille-source V_{gs} , mesurée à $V_{ds} = 5$ V et $I_{ds} = 24$ mA (c.-à-d. à 10 mA par mm de largeur de grille),

c) La transconductance g_m mesurée près de $V_{gs} = 0$ et à $V_{ds} = 5$ V,

d) La tension de claquage grille-drain BV_{dgo} , mesurée à un courant de 250 μ A (c.-à-d. ≈ 100 μ A par mm de largeur de grille), et

e) La puissance de sortie $P_s(-1)$, mesurée à 1 dB de compression de gain, à une fréquence de travail de 8 GHz.

Fig. 1. — Caractéristiques de vieillissement (dérives des paramètres de reprise) moyennées sur 30 dispositifs d'un même fabricant, pour les essais suivants : ○ fonctionnement en blocage à $T_a = 150$ °C,

□ fonctionnement statique à $T_{c-a} = 205$ °C } $V_{ds} = 5$ V ;
 Δ fonctionnement statique à $T_{c-a} = 265$ °C }
 $I_{ds} = 400$ mA.

[Ageing characteristics averaged on 30 devices from one manufacturer : gate reverse bias at 150 °C (○), dc operation at 205 °C (□), and 265 °C (Δ).]

De plus, une faible augmentation de la résistance drain-source totale $R_{ds_{on}}$ (de 2,1 Ω à 2,3 Ω , soit 0,2 Ω) fut observée.

Enfin, le facteur d'idéalité, la hauteur de barrière, les courants de fuite grille-source et grille-drain n'ont pas évolué de manière significative. Ceci indique qu'aucune dégradation n'a affecté la grille Schottky, ce qui fut ensuite confirmé par une inspection visuelle menée à l'aide d'un microscope électronique à balayage (MEB).

Toutefois, les contacts ohmiques se sont dégradés après 650 h à 300 °C sans polarisation. Ceci conduit à une augmentation de 0,5-0,6 Ω sur $R_{ds_{on}}$ associée à une diminution de I_{dss} . L'inspection MEB et les analyses aux rayons X associées ont alors montré des modifications métallurgiques au niveau des contacts ohmiques et des surépaississements.

3. Analyse de la dégradation.

Une partie des dispositifs conduits en essais, fut analysée avec le MEB. La première observation montra des « particules », dans les zones d'accès, à l'intérieur de la couche SiO_2 (cf. Fig. 2), quel que soit son mode de dépôt (CVD ou évaporation au canon à électrons). Ces « particules » n'existaient pas sur l'échantillon de transistors gardés comme témoins. Les couches diélectriques des composants

Fig. 2. — Photographie M.E.B. d'une particule, dans la couche SiO_2 , le long de la grille côté drain ($G = 50\ 000$).

[SEM view of a « particule » inside the SiO_2 layer and along the drain edge of the gate.]

dégradés et témoins furent ensuite séquentiellement gravées. En fait ces « particules » apparurent être des accumulations de matériau, initiées à la surface de GaAs et croissant au travers la couche de silice. La figure 3a est une vue représentative du canal d'un transistor témoin : les zones planes et creusées apparaissent sans défaut. La figure 3b est, elle, représentative du canal d'un transistor dégradé.

Il fut trouvé que :

(i) la partie creusée est sévèrement perturbée et contient des accumulations de matériau,

Fig. 3. — Photographies M.E.B. des canaux après gravure de SiO_2 . (a) transistor témoin, (b) transistor dégradé.

[SEM views of channel areas after surface protection removal. (a) Not aged device. (b) Degraded device.]

(ii) ces accumulations sont également présentes dans les zones planes.

Ces observations suggèrent que la dégradation graduelle des dispositifs en essais de durée de vie avec polarisation pourrait être due à des modifications physico-chimiques à l'interface GaAs- SiO_2 .

Une autre partie des composants témoins et dégradés fut ensuite analysée avec une micro-sonde Auger JEOL JAMP 10. Cet appareil est équipé d'un dispositif de modulation de la brillance du faisceau qui améliore le rapport signal sur bruit aux faibles courants [8]. Ceci permet une diminution de l'intensité du faisceau électronique primaire avec une augmentation correspondante de la résolution spatiale. Lors des analyses, des courants de faisceau de l'ordre de 5-10 nA ont été utilisés avec des diamètres correspondants de faisceau de 0,1-0,2 μm . L'énergie du faisceau est de 5 keV. L'ensemble de ces conditions conduit au mode opératoire $E \cdot N(E)$ plutôt que le mode dérivé classique $E \cdot \frac{dN(E)}{dE}$. La visuali-

sation d'une accumulation de matériau dans le canal est réalisé grâce au MEB intégré à l'équipement. Un canon à ions permet la gravure *in situ* des couches SiO_2 sur quelques centaines d'angströms. Cette gravure nous permet un meilleur accès aux accumulations de matériau. La figure 4 montre les spectres relevés, en basse énergie (0-100 eV), sous les mêmes conditions expérimentales.

Les signatures de As (30 eV) et Ga (53 eV) [9] furent préalablement vérifiées sur une plaquette GaAs après décapage *in situ* (cf. Fig. 4a). L'élargissement des pics fut également observé sur cette plaquette, oxydée dans H_2O , à 100 °C pendant quelques minutes (cf. Fig. 4b). Comme précédemment mentionné dans la littérature [10, 11] cet élargissement est dû aux espèces oxydées (46 et 51 eV pour Ga). Le spectre (c) provient de la silice située entre la grille et le drain d'un TEC témoin. Le pic de silicium (72 eV) relatif à la présence de la

Fig. 4. — Spectres Auger relevés sur : — un échantillon de GaAs, (a), (b), — des TEC, (c), (d).

[Auger spectra from GaAs samples [(a), (b)] and FET's [(c), (d)].]

silice, apparaît avec un autre pic centré à 41 eV. Le spectre (d) est mesuré sur une particule (diamètre moyen $\approx 0,5 \mu\text{m}$) d'un TEC dégradé. En plus des deux pics précédents (avec toutefois une augmentation du pic situé à 41 eV), nous en observons un troisième centré à 25 eV. Nous attribuons cette signature à As parce que l'effet de charge dans la couche isolante induit un décalage en énergie, vers des valeurs plus faibles [12, 13]. Ce même décalage de 5 eV appliqué également au pic situé à 41 eV, l'amène à 46 eV. Cette valeur correspond au gallium oxydé [10, 11].

De ces résultats, il apparaît que les accumulations de matériau observées sur les dispositifs dégradés, contiennent de l'arsenic et du gallium sous forme oxydée.

Nous noterons que ce gallium oxydé existe également dans la silice des transistors témoins (cf. Fig. 4c). Cette présence peut être expliquée par un mécanisme d'exodiffusion de Ga pendant le dépôt de SiO_2 [14].

4. Discussion et conclusion.

Il résulte de cette étude que la couche de silice réagit avec l'arséniure de gallium, pendant le fonctionnement des dispositifs, pour des conditions proches de

celles rencontrées en utilisation normale (des températures de canal de $\approx 200^\circ\text{C}$ peuvent être atteintes).

Les observations par microscopie électronique à balayage (à fort grandissement) font apparaître des accumulations de matériau à l'interface $\text{SiO}_2\text{-GaAs}$, dans les zones d'accès du transistor. Ces accumulations analysées avec une micro-sonde Auger montrent la présence d'arsenic et de gallium oxydé. Selon Thurmond *et al.* [15], ces produits peuvent être expliqués par l'oxydation de GaAs et le diagramme d'équilibre Ga-As-O qui montrent que l'oxyde arsénieux réagit avec GaAs selon la réaction : $\text{As}_2\text{O}_3 + 2 \text{GaAs} \rightarrow \text{Ga}_2\text{O}_3 + 4 \text{As}$.

Cette modification de la surface peut induire des défauts électriques conduisant, par exemple, à une

augmentation des résistances séries, expliquant ainsi les dérives paramétriques reportées sur la figure 1. En effet, une augmentation de $0,2 \Omega$ (par rapport à 2Ω), comme celle mesurée, est suffisant pour entraîner une diminution de 50 à 100 mA sur I_{dss} (par rapport à 700 mA).

L'ensemble de ces résultats montre que la silice, quelle que soit la méthode de dépôt utilisée, ne permet pas une passivation de la surface de GaAs. C'est pourquoi des films à base de nitrure sont maintenant adoptés (Si_3N_4 déposé par CVD plasma, AlN). Les premiers résultats dont nous disposons actuellement semblent montrer une nette amélioration dans la stabilité à long terme des performances [16-18].

Bibliographie

- [1] IRVIN, J. C., *The Reliability of GaAs FET's, GaAs FET Principles and Technology*, J. V. Diloranzo and D. D. Khandelwal, Eds. (Dedham) (1982) 349-400.
- [2] DAVEY, J. E. and CHRISTOU, A., *Reliability and degradation of active III-V semiconductor devices* in M. J. Howes and D. V. Morgan (Eds.) « Reliability and degradation » Ch. 5 (Wiley U. K.) (1981) 237-300.
- [3] OMORI, M., WHOLEY, J. N. and GIBBONS, J. F., *Accelerated active life test of GaAs FET and a new failure mode* in 18th Annu. Proc. Reliability Physics (1980) 134-139.
- [4] FUKUI, H. A. *et al.* Reliability of power GaAs field-effect transistors *IEEE Trans. Electron. Devices* **ED-29** (1982) 395-401.
- [5] WEMPLE, S. H., NIEHAUS, W. C., FUKUI, H., IRVIN, J. C., COX, H. M., HWANG, J. C. M., DILORENZO, J. V. and SCHLOSSER, W. O., Long term and instantaneous burnout in GaAs power FETs : Mechanisms and solutions, *IEEE Trans. Electron Device Lett.* **ED-28** (1981) 834-840.
- [6] DUMAS, J. M., PAUGAM, J. and LE MOUËLLIC, C., Evidence of detrimental surface effects on GaAs power MESFET's *Electron. Lett.* **18**, no. 25/26 (1982) 1094-1095.
- [7] CANALI, C., CASTALDO, F., FANTINI, F., OGLIARI, D., UМЕНA, L. and ZANONI, E., Gate metallization sinking into the active channel in Ti/W/Au metallized power MESFET's, *IEEE Electron Dev. Lett.* **EDL-7**, no. 3 (1986) 185-187.
- [8] MOGAMI, A., Analytical techniques with the Auger scanning electron microscope, *Thin Solid Films* **57** (1979) 127-139.
- [9] *Handbook for Auger Electron Spectroscopy* (JEOL Ltd. Tokyo) 1982.
- [10] RANKE, W. and JACOBI, K., Electron stimulated oxidation of GaAs studied by quantitative Auger electron spectroscopy, *Surf. Sci.* **47** (1975) 525-542.
- [11] BARTELS, F. and MÖNCH, W., Chemisorption of oxygen at cleaved GaAs (110) surfaces : Photon stimulation and chemisorption states, *Surf. Sci.* **143** (1984) 315-341.
- [12] LE GRESSUS, C., private communication.
- [13] ARNAUD D'AVITAYA, F. and GOURRIER, S., private communications.
- [14] GYULAI, J., MAYER, J. W., MITCHELL, I. V. and RODRIGUEZ, V., Outdiffusion through silicon oxide and silicon nitride layers on gallium arsenide, *Appl. Phys. Lett.* **17**, no. 8 (1970) 332-334.
- [15] THURMOND, C. D., SCHWARTZ, G. P., KAMMLOTT, G. W. and SCHWARTZ, B., GaAs oxidation and the Ga-As-O equilibrium phase diagram, *J. Electrochem. Soc.* **127** (1980) 1366-1371.
- [16] DUMAS, J. M., LECROSNIER, D., PAUGAM, J. and VUCHENER, C., Comparative reliability study of GaAs power MESFETs : mechanisms for surface-induced degradation and a reliable solution, *Electron. Lett.* **21**, no. 3 (1985) 115-116.
- [17] BOCCON-GIBOD, D., Communication privée.
- [18] BRIÈRE, P., Communication privée.