REVUE DE PHYSIQUE APPLIQUÉE

Revue Phys. Appl. 19 (1984) 921-926

NOVEMBRE 1984, PAGE 921

Classification
Physics Abstracts
73.60F

Simulation d'un transistor MOS silicium-sur-isolant à désertion profonde avec contrôle du potentiel arrière (*)

F. Balestra et J. Brini

Laboratoire de Physique des Composants à Semiconducteurs (*)
ENSERG, 23 Av. des Martyrs, 38031 Grenoble Cedex, France

(Reçu le 16 mai 1984, accepté le 17 août 1984)

Résumé. — Nous considérons les structures MOSFET/SSI (silicium-sur-isolant) de types N et P contrôlées par deux grilles. Dans le cas d'une couche mince de silicium peu dopé, les deux interfaces du transistor MOS sont fortement couplées. Pour étudier l'action des paramètres d'interface sur les tensions de seuil, nous avons réalisé une intégration numérique de l'équation de Poisson. Nous obtenons le profil de potentiel et les densités d'électrons et de trous correspondantes en fonction des tensions de grilles avant (V_{g1}) et arrière (V_{g2}) appliquées. Nous déduisons aussi les caractéristiques $I_d(V_{g1}, V_{g2})$ à faible tension de drain. Les caractéristiques $I_d(V_{g2})$ simulées sont comparées aux caractéristiques $I_d(V_{g2})$ obtenues avec des transistors CMOS/SOS. Le saphir de ces dispositifs a été localement aminci pour contrôler le potentiel de surface arrière à l'aide d'une grille arrière. Cette comparaison nous fournit des mesures directes de la densité d'états rapides et de la charge fixe à l'interface arrière.

Abstract. — We consider SOI MOSFET structures of N and P type controlled by two gates. In the case of a lightly doped thin film silicon, the two interfaces of MOS transistor are strongly coupled. In order to study the action of the interface parameters on the threshold voltages, we carried out a numerical integration of Poisson's equation. We obtain the potential profile and the corresponding electron and hole densities, as a function of the applied front (V_{g1}) and back (V_{g2}) gate voltages. We also deduce the $I_d(V_{g1}, V_{g2})$ characteristics in the case of low drain voltage. The simulated $I_d(V_{g2})$ characteristics are compared with the $I_d(V_{g2})$ characteristics obtained with CMOS/SOS transistors. The sapphire of these devices has been locally thinned down to control the back surface potential by using a back gate. This comparison gives us direct measures of the fast state density and the fixed charge at the back interface.

Notation

e_{ox}	épaisseur d'oxyde (SiO_2)
e_{Si}	épaisseur de silicium
e_{SA}	épaisseur de saphir (Al_2O_3)
E_{ox}	champ électrique dans l'oxyde
E_s	champ électrique dans le silicium à l'interface avant
E_b	champ électrique dans le silicium à l'interface arrière
E_{SA}	champ électrique dans le saphir

h	pas spatial d'intégration
I_d	courant de drain
k	constante de Boltzmann
L	longueur de canal
N_{st}	densité d'états à l'interface arrière
N_d	dopage du silicium
$N(x)$	profil de dopage pour dopage variable
n_i	concentration intrinsèque
n	densité d'électrons dans le silicium
p	densité de trous dans le silicium
Q_{ss1}	charge fixe à l'interface avant
Q_{ss2}	charge fixe à l'interface arrière
q	charge de l'électron

(*) ERA-CNRS 659.

T	température absolue
V_d	tension de drain appliquée par rapport à la source
V_{g2}	tension appliquée sur la grille arrière par rapport à la source
V_{g1}	tension appliquée sur la grille avant par rapport à la source
V_{TN}	tension de seuil du transistor canal N
V_{TP}	tension de seuil du transistor canal P
W	largeur de canal
ϵ_{Si}	permittivité du silicium
ϵ_{SA}	permittivité du saphir
ϵ_{ox}	permittivité de l'oxyde
Φ_{MS1}	différence des travaux de sortie entre la grille avant et le semiconducteur
Φ_{MS2}	différence des travaux de sortie entre la grille arrière et le semiconducteur
Φ_s	potentiel de surface à l'interface avant
Φ_b	potentiel de surface à l'interface arrière
Φ_F	potentiel de Fermi
Φ_i	potentiel au point i pour le calcul des profils de potentiel.

1. Introduction.

Nous étudions les transistors CMOS/SOS de type N ou P fabriqués avec le même substrat de silicium faiblement dopé de type N. Le transistor de type P fonctionne en enrichissement et le transistor de type N fonctionne en désertion (technologie dite à désertion profonde).

On amincit le saphir jusqu'à des épaisseurs de l'ordre de 50 μm pour pouvoir contrôler le potentiel de surface arrière en appliquant une tension (2 kV) sur la grille arrière (par l'intermédiaire d'une métallisation du saphir). Les deux interfaces du transistor étant fortement couplées à cause du faible dopage du silicium il n'est pas possible de les considérer séparément, c'est pourquoi nous avons réalisé une simulation numérique de l'équation de Poisson dans ce type de structure.

En effet, bien que plusieurs auteurs [1-6] se soient attachés à donner une expression de la tension de seuil avant de ces structures dans diverses situations, aucune analyse détaillée de l'influence de l'interface arrière sur le fonctionnement de ces dispositifs n'existe à notre connaissance.

Nous pouvons ainsi observer l'action des paramètres d'interface sur les caractéristiques $I_d(V_{g1})$ et $I_d(V_{g2})$. Nous pouvons appliquer le même programme aux couches de silicium sur isolant quelconque, par exemple aux structures SSI dont la grille arrière est constituée par le substrat de silicium.

La comparaison avec les résultats expérimentaux permet d'obtenir une mesure directe de la densité d'états à l'interface silicium-saphir en utilisant la différence des tensions de seuil arrière des transistors canal N et canal P. Nous donnons aussi la valeur de la densité de charges fixes à cette même interface.

2. Programme de simulation.

Le programme utilise une méthode aux différences finies. Nous avons pris pour le calcul une méthode de surrelaxation non linéaire, avec un coefficient de surrelaxation calculé périodiquement.

Les variables d'entrée sont :

- le dopage ou le profil de dopage,
- la densité de charges fixes aux deux interfaces,
- la densité d'états de surface (uniformément distribués) à l'interface arrière (avec des états de type accepteur entre la bande de conduction et le milieu de la bande interdite, et des états de type donneur entre la bande de valence et le milieu de la bande interdite). Cette distribution a été choisie en accord avec [4, 5],
- les tensions de grilles avant et arrière appliquées par rapport à la source,
- les épaisseurs de la silice, du silicium et de l'isolant arrière.

Le programme fournit :

- le potentiel, les densités d'électrons et de trous dans la couche de silicium pour une valeur donnée des tensions de grilles avant et arrière,
- la caractéristique $I_d(V_g)$ (V_g avant ou arrière, l'autre étant fixée) des deux types de transistors. Ces courbes sont tracées à faible tension de drain ($|V_d| = 20 \text{ mV}$).

Nous avons représenté la structure MOS/SSI sur la figure 1. La figure 2 montre la décomposition

Fig. 1. — Structure MOSFET/SSI.

[SOI MOSFET structure.]

du profil de potentiel dans la structure pour la méthode utilisée. En appliquant le théorème de Gauss aux deux interfaces, en considérant que l'on n'a pas de charge dans les isolants et avec l'équation de Poisson, on obtient le système d'équations (S_1) suivant :

Fig. 2. — Décomposition du profil de potentiel utilisée dans la méthode aux différences finies.

[Decomposition of potential profile used in the finite difference method.]

— dans l'oxyde (SiO_2) :

$$E_{\text{ox}} = \text{constante}$$

— à l'interface SiO_2/Si :

$$\epsilon_{\text{Si}} E_s - \epsilon_{\text{ox}} E_{\text{ox}} = Q_{\text{ss1}}$$

— dans la couche de silicium :

$$\frac{\delta^2 \Phi}{\delta x^2} = \frac{-q}{\epsilon_{\text{Si}}} (p - n + N(x)) = f(\Phi)$$

$N(x)$ étant le dopage ou le profil de dopage

— à l'interface Si/saphir :

$$\epsilon_{\text{SA}} E_{\text{SA}} - \epsilon_{\text{Si}} E_b = Q_{\text{ss2}} - kTN_{\text{st}}(\Phi_b - \Phi_F)$$

— dans le saphir :

$$E_{\text{SA}} = \text{constante.}$$

Nous présentons en appendice les équations aux différences finies obtenues avec le précédent système d'équations (S_1), et les formules de surrelaxation non linéaire.

La figure 3 représente les profils de potentiel obtenus en faisant varier la tension de grille arrière. Nous

Fig. 3. — Variation du potentiel à l'intérieur du film de silicium avec plusieurs tensions appliquées sur la grille arrière. $V_{g1} = 0$, $N_d = 10^{20} \text{ m}^{-3}$, $e_{\text{ox}} = 65 \text{ nm}$, $e_{\text{SA}} = 50 \mu$, $e_{\text{Si}} = 0,6 \mu$, $Q_{\text{ss1}}/q = 10^{10} \text{ cm}^{-2}$, $Q_{\text{ss2}}/q = 10^{12} \text{ cm}^{-2}$, $N_{\text{st}} = 0$.

[Variation of potential inside silicon film with several applied voltages on the back gate. $V_{g1} = 0$, $N_d = 10^{20} \text{ m}^{-3}$, $e_{\text{ox}} = 65 \text{ nm}$, $e_{\text{SA}} = 50 \mu$, $e_{\text{Si}} = 0,6 \mu$, $Q_{\text{ss1}}/q = 10^{10} \text{ cm}^{-2}$, $Q_{\text{ss2}}/q = 10^{12} \text{ cm}^{-2}$, $N_{\text{st}} = 0$.]

pouvons observer le changement du potentiel de surface avant de plus de cent millivolts quand le potentiel de surface arrière varie de l'accumulation forte à l'inversion forte. Ce fort couplage entre les deux interfaces est dû au faible dopage du silicium. Dans ce cas, nous n'avons plus de point dans le silicium où l'on peut considérer que le potentiel et le champ électrique sont égaux à zéro.

3. Tension de seuil arrière.

Nous étudions les tensions de seuil des transistors canal N et canal P dans le cas de la technologie à désertion profonde précédemment décrite.

Les épaisseurs d'isolants sont, dans le cas étudié, $50 \mu\text{m}$ pour l'isolant arrière et 65 nm pour l'oxyde de grille avant, avec une couche de silicium de $0,6 \mu\text{m}$. Les caractéristiques sont tracées pour Φ_{MS1} et Φ_{MS2} égaux à zéro (tensions de grille effectives). On doit effectuer une translation de la valeur de Φ_{MS1} pour les tensions de grille avant en fonction du matériau de grille avant utilisé. Φ_{MS2} n'a pas d'importance du fait de sa faible valeur comparée aux tensions de grille arrière appliquées.

L'intégration des densités d'électrons et de trous pour obtenir le courant de drain est effectuée à mobilité constante sur toute la couche de silicium. Ceci est évidemment faux [7] mais la tension de seuil, qui est le sujet de notre travail, est indépendante de la mobilité choisie.

Nous avons particulièrement étudié l'influence de la densité de charges fixes et de la densité d'états à l'interface arrière sur la tension de seuil.

La figure 4 représente les caractéristiques $I_d(V_{g2})$

Fig. 4. — Caractéristiques de transfert $I_d(V_{g2})$ des transistors canal N et canal P avec Q_{ss2} variable. $V_{g1} = 0$, $N_d = 10^{20} \text{ m}^{-3}$, $e_{\text{ox}} = 65 \text{ nm}$, $e_{\text{SA}} = 50 \mu$, $e_{\text{Si}} = 0,6 \mu$, $Q_{\text{ss1}}/q = 10^{10} \text{ cm}^{-2}$, $N_{\text{st}} = 0$.

[$I_d(V_{g2})$ transfer characteristics of N-channel and P-channel transistors with various Q_{ss2} . $V_{g1} = 0$, $N_d = 10^{20} \text{ m}^{-3}$, $e_{\text{ox}} = 65 \text{ nm}$, $e_{\text{SA}} = 50 \mu$, $e_{\text{Si}} = 0,6 \mu$, $Q_{\text{ss1}}/q = 10^{10} \text{ cm}^{-2}$, $N_{\text{st}} = 0$.]

des transistors canal N et canal P sur papier semi-logarithmique pour différentes valeurs de la densité de charges fixes à l'interface arrière, les autres paramètres étant fixes, la densité d'états d'interface arrière est égale à zéro. Les tensions de seuil des transistors canal N et canal P, mesurées dans la zone linéaire des caractéristiques $I_d(V_g)$ en échelle linéaire en inversion forte ou accumulation forte, sont presque identiques pour les deux charges fixes. Le saphir étant très épais, les termes qui n'ont pas e_{SA} en facteur dans l'expression de la tension de seuil sont négligeables. Donc, la charge fixe à l'interface arrière a un effet de translation identique pour les deux tensions de seuil.

La figure 5 montre les caractéristiques $I_d(V_{g2})$ pour les deux types de transistors avec deux valeurs différentes de dopage du silicium, les autres paramètres étant fixes. Les tensions de seuil des transistors canal N et canal P sont encore égales et donc le dopage a seulement un effet de translation sur les tensions de seuil.

Fig. 5. — Caractéristiques $I_d(V_{g2})$ des transistors canal N et canal P avec dopage variable. $V_{g1} = 0$, $Q_{ss1}/q = 10^{10} \text{ cm}^{-2}$, $Q_{ss2}/q = 10^{11} \text{ cm}^{-2}$, $N_{st} = 0$.

[$I_d(V_{g2})$ characteristics of N-channel and P-channel transistors with various dopings. $V_{g1} = 0$, $Q_{ss1}/q = 10^{10} \text{ cm}^{-2}$, $Q_{ss2}/q = 10^{11} \text{ cm}^{-2}$, $N_{st} = 0$.]

Nous avons tracé sur la figure 6 les caractéristiques $I_d(V_{g2})$ correspondant à deux densités d'états d'interface arrière. Nous obtenons une forte différence de l'action des états d'interface sur les tensions de seuil des transistors canal N et canal P. Ceci est confirmé par la courbe de la figure 7. Nous montrons les tensions de seuil arrière des deux types de transistors en fonction de la densité d'états d'interface arrière N_{st} .

C'est la raison pour laquelle nous avons choisi comme paramètre la différence de tensions de seuil des transistors canal N et canal P. Nous traçons sur la figure 8 la différence des deux tensions de seuil en fonction de la densité d'états d'interface arrière. Cette

Fig. 6. — Caractéristiques $I_d(V_{g2})$ obtenues avec N_{st} différent de zéro comparées à $N_{st} = 0$. $V_{g1} = 0$, $N_d = 10^{20} \text{ m}^{-3}$, $Q_{ss1}/q = 10^{10} \text{ cm}^{-2}$, $Q_{ss2}/q = 10^{12} \text{ cm}^{-2}$.

[$I_d(V_{g2})$ characteristics obtained with non zero N_{st} compared to $N_{st} = 0$. $V_{g1} = 0$, $N_d = 10^{20} \text{ m}^{-3}$, $Q_{ss1}/q = 10^{10} \text{ cm}^{-2}$, $Q_{ss2}/q = 10^{12} \text{ cm}^{-2}$.]

Fig. 7. — Tensions de seuil arrière des transistors canal N et canal P en fonction de la densité d'état d'interface arrière N_{st} . $V_{g1} = 0$, $N_d = 10^{20} \text{ m}^{-3}$, $Q_{ss1}/q = 10^{10} \text{ cm}^{-2}$, $Q_{ss2}/q = 10^{12} \text{ cm}^{-2}$.

[Back threshold voltages of N-channel and P-channel transistors versus back interface state density N_{st} . $V_{g1} = 0$, $N_d = 10^{20} \text{ m}^{-3}$, $Q_{ss1}/q = 10^{10} \text{ cm}^{-2}$, $Q_{ss2}/q = 10^{12} \text{ cm}^{-2}$.]

différence est indépendante de la densité de charges fixes à l'interface arrière et indépendante du dopage du silicium.

Nous obtenons donc une mesure directe de la densité d'états à l'interface arrière par simple différence des tensions de seuil arrière des deux types de transistors. Nous avons aussi un moyen de déterminer la densité de charges fixes à l'interface arrière en utilisant la position des tensions de seuil des transistors canal N et canal P par rapport à zéro.

Fig. 8. — Différence des tensions de seuil arrière des transistors canal N et canal P en fonction de la densité d'états d'interface arrière N_{st} .

[Difference of back threshold voltages of N-channel and P-channel transistors as a function of the back interface state density N_{st} .]

4. Caractéristiques $I_d(V_g)$ expérimentales.

Les circuits utilisés pour l'expérience sont des transistors MOS/SOS de type N et P dont le saphir a été localement aminci par perçage ultra-sonore. Nous utilisons comme grille arrière de la colle conductrice

Fig. 9. — (a) Caractéristiques $I_d(V_{g2})$ expérimentales du transistor canal P. $V_d = -20$ mV. (b) Caractéristiques $I_d(V_{g2})$ expérimentales du transistor canal N. $V_d = 20$ mV.

[(a) Experimental characteristic $I_d(V_{g2})$ of P-channel transistor. $V_d = -20$ mV. (b) Experimental characteristic $I_d(V_{g2})$ of N-channel transistor. $V_d = 20$ mV.]

à l'argent. Les tensions appliquées sur la grille arrière varient entre -2000 V et $+2000$ V. Le dopage initial est de l'ordre de 10^{20} m^{-3} (type N).

Les figures 9a et 9b montrent la variation du courant de drain en fonction de la tension de grille arrière pour deux échantillons typiques canal N et canal P avec les paramètres suivants : $W/L = 64/5$, $|V_d| = 20$ mV.

Nous mesurons la tension de seuil dans la zone linéaire des courbes $I_d(V_g)$, de la même façon que sur les courbes simulées.

Nous pouvons faire quelques remarques sur ces courbes :

- les courants de fuite (à l'état bloqué) des caractéristiques expérimentales sont supérieurs à ceux obtenus par simulation car les courants de génération-recombinaison ne sont pas pris en compte dans la simulation.

- Nous mesurons les tensions de seuil expérimentales dans une zone où les caractéristiques de transport $I_d(V_{g2})$ ne sont pas vraiment linéaires. Les tensions de seuil arrière sont en fait supérieures (en valeur absolue) à celles mesurées dans cette expérience particulière.

L'épaisseur de saphir obtenue par abrasion du saphir pour les échantillons étudiés est le double de celle introduite dans la simulation. En tenant compte de ce facteur pour les tensions de seuil, la différence ($V_{TN} - V_{TP}$) pour les deux types de transistors (Fig. 8) fournit une densité d'états de surface à l'interface silicium-saphir de l'ordre de $6 \times 10^{13} \text{ cm}^{-2} \text{ eV}^{-1}$. La densité de charges fixes est inférieure à 10^{11} cm^{-2} ; cette valeur est tributaire de la répartition choisie pour les états d'interface arrière N_{st} . Par contre, la valeur de la densité N_{st} est indépendante de sa distribution en états de types accepteur et donneur.

5. Conclusion.

Nous avons réalisé un programme de simulation qui permet de déterminer les tensions de seuil exactes des transistors MOS/SSI. Le programme est particulièrement utile quand les deux interfaces sont couplées, c'est-à-dire quand on travaille avec des couches minces de silicium peu dopé.

Nous avons appliqué ce programme dans le cas particulier de la technologie CMOS/SOS à désertion profonde, ce qui nous a permis de mesurer la densité d'états à l'interface silicium-saphir en utilisant la différence des tensions de seuil des transistors canal N et canal P et de déterminer la densité de charges fixes à cette même interface.

Nous étudions actuellement l'action des paramètres d'interface sur la tension de seuil avant, ainsi que l'effet d'un profil de dopage sur les caractéristiques simulées.

On peut appliquer ce programme avec une légère modification au cas des MOS/SSI, dont la grille arrière est constituée par un substrat de silicium.

Remerciements.

Les auteurs remercient Mr. Montier et Y. Gris de EFCIS pour leur encouragement et pour nous avoir fourni les transistors MOS/SOS utilisés pour nos expériences.

Appendice.

Nous obtenons, en utilisant la décomposition du profil de potentiel représentée sur la figure 2 et le système d'équations (S₁), le système d'équations suivant (S₂) de la méthode aux différences finies.

Pour l'oxyde :

$$\Phi_1 - \left(1 - \frac{h}{e_{ox}}\right) \Phi_2 - \frac{h}{e_{ox}} V_{g1} = 0.$$

Pour l'interface SiO₂/Si :

$$\varepsilon_{ox} \Phi_1 - (\varepsilon_{Si} + \varepsilon_{ox}) \Phi_2 + \varepsilon_{Si} \Phi_3 - \frac{\varepsilon_{Si} h^2}{2} f(\Phi_2) + hQ_{ss1} = 0.$$

Dans la couche de silicium :

$$\Phi_{n+1} - 2\Phi_n + \Phi_{n-1} - h^2 f(\Phi_n) = 0, \\ 3 \leq n \leq N - 2.$$

Pour l'interface Si/saphir :

$$\varepsilon_{Si} \Phi_{N-2} - (\varepsilon_{Si} + \varepsilon_{SA}) \Phi_{N-1} + \varepsilon_{SA} \Phi_N - \frac{\varepsilon_{Si} h^2}{2} f(\Phi_{N-1}) + hQ_{ss2} - hkTN_{st}(\Phi_{N-1} - \Phi_F) = 0.$$

Pour le saphir :

$$\Phi_N - \Phi_{N-1} - \frac{h}{e_{SA}} (V_{g2} - \Phi_{N-1}) = 0.$$

Les formules de bases de la méthode de surrelaxation non linéaire ont été données par Lieberstein. Etant donné le système d'équations algébriques non linéaires avec N inconnues :

$$F_1(x_1, x_2, \dots, x_N) = 0$$

$$F_2(x_1, x_2, \dots, x_N) = 0$$

.

.

.

$$F_N(x_1, x_2, \dots, x_N) = 0,$$

on définit :

$$F_{jk} = \frac{\delta F_j}{\delta x_k},$$

et on utilise les formules itératives suivantes (Newton-Raphson) :

$$x_1^{j+1} = x_1^j - \alpha \frac{F_1(x_1^j, x_2^j, \dots, x_N^j)}{F_{11}(x_1^j, x_2^j, \dots, x_N^j)}$$

.

.

$$x_n^{j+1} = x_n^j - \alpha \frac{F_n(x_1^{j+1}, x_2^{j+1}, \dots, x_{n-1}^{j+1}, x_n^j, \dots, x_N^j)}{F_{nn}(x_1^{j+1}, \dots, x_{n-1}^{j+1}, x_n^j, \dots, x_N^j)}$$

.

.

$$x_N^{j+1} = x_N^j - \alpha \frac{F_N(x_1^{j+1}, \dots, x_{N-1}^{j+1}, x_N^j)}{F_{NN}(x_1^{j+1}, \dots, x_{N-1}^{j+1}, x_N^j)},$$

α est le coefficient de surrelaxation déterminé périodiquement.

Nous avons appliqué ces formules au précédent système d'équations (S₂), pour obtenir les formules itératives utilisées dans le programme.

Bibliographie

- [1] SPLINTER, M. R., *IEEE Trans. Electron. Devices* **ED-25** (1978) 996.
- [2] KRANZER, D., SCHLÜTER, K. and TAKACS, D., *IEEE Trans. Electron. Devices* **ED-25** (1978) 890.
- [3] KOWSHIK, V. and DUMIN, D. J., *IEEE Trans. Electron. Devices* **ED-28** (1981) 993.
- [4] SASAKI, N. and TOGEL, R., *Solid State Electron.* **22** (1979) 417.
- [5] WORLEY, E. R., *Solid State Electron.* **23** (1980) 1107.
- [6] LIM H.-K. and FOSSUM, J. G., *IEEE Trans. Electron. Devices* **ED-30** (1983) 1244.
- [7] HSU, S. T., *IEEE Trans. Electron. Devices* **ED-25** (1978) 913.