Adressage d'écrans matriciels électroluminescents

D. Pecile, R. Menn, R. Tueta, C. Brunel

► To cite this version:

D. Pecile, R. Menn, R. Tueta, C. Brunel. Adressage d'écrans matriciels électroluminescents. Revue de Physique Appliquée, 1984, 19 (2), pp.127-131. 10.1051/rphysap:01984001902012700 . jpa-00245164

HAL Id: jpa-00245164

<https://hal.science/jpa-00245164>

Submitted on 1 Jan 1984

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Classification
 Physics Abstracts
 78.60F — 42.80

Adressage d'écrans matriciels électroluminescents

D. Pecile, R. Menn, R. Tueta et C. Brunel

Centre National d'Etudes des Télécommunications,
 Laboratoire de Bagneux, 196, rue de Paris, 92220 Bagneux, France

(Reçu le 3 juin 1983, révisé le 13 octobre, accepté le 8 novembre 1983)

Résumé. — Un écran matriciel plat, destiné à équiper les terminaux Minitel d'annuaire électronique, devrait, dans une première phase, compter 250 lignes et 320 colonnes pour une diagonale de 6 pouces. L'électroluminescence à couplage capacitif, dans les couches minces de ZnS:Mn, est bien adaptée à cet objectif.

Le procédé de réalisation consiste à déposer sous vide les différentes couches sur un substrat en verre, portant les électrodes ITO. Une première approche des techniques d'adressage repose sur quelques simplifications, comme le mécanisme physique de la mémoire parfaite de la polarité de la dernière impulsion supérieure au seuil. Les techniques d'adressage envisagées ici, développent une tension adressée dissymétrique. Les fonctions électriques assurées par l'interface « interrupteur-interrupteur » et par l'interface « interrupteur-générateur » permettent de déterminer les distributions des tensions dans la matrice. Un tableau des consommations en puissance, suivant le type d'interface et suivant l'arrangement des électrodes, indique des valeurs inférieures ou égales à 12 W, dans le cas d'une fréquence image de 50 Hz.

Abstract. — A flat matrix display, as an equipment for electronic Minitel terminals, should have, at least, 250 rows, 320 columns, and a 6 inches diagonal. AC thin film electroluminescence appears to be well fitted to this purpose.

The fabrication process consists in the vacuum deposition of the different layers onto a glass substrate, bearing the ITO electrodes. A few simplifying assumptions allow a first insight to the addressing schemes. We limited ourselves to the « switch-switch » addressing scheme and to the « switch-generator » addressing scheme. The electrical functions of the corresponding interfaces allow to determine how voltages are distributed on the matrix elements. Electrical consumption is discussed according to the addressing scheme and to the arrangement of the columns : it is of the order of 12 W or less, for a 50 Hz frame frequency.

1. Introduction.

Un pari s'est engagé sur la conception et la réalisation d'un terminal télématique fiable, de volume réduit, mais offrant une bonne qualité de visualisation. Le terminal Minitel d'annuaire électronique, comporte un tube à rayons cathodiques de diagonale 9 pouces : les caractères s'inscrivent dans des matrices de 10×8 points, 40 caractères trouvent place sur chacune des 25 rangées [1]. Un écran matriciel plat destiné à un terminal, doit donc offrir une complexité d'information équivalente, c'est-à-dire compter $25 \times 10 = 250$ lignes et $40 \times 8 = 320$ colonnes. Mais, grâce à l'excellente qualité de l'affichage et en particulier grâce à l'excellente stabilité spatiale des images, une diagonale de 6 pouces pourrait être suffisante, assurant ainsi une grande compacité dans les 3 dimensions [2].

Les concepteurs de systèmes doivent pouvoir disposer de modules d'affichage avec un nombre réduit

d'accès électriques. Ces modules incluront donc, non seulement la structure électro-optique, mais aussi les circuits d'interface, les circuits de traitement du signal comme les registres à décalage, les alimentations spécifiques, la connectique. Chacun de ces composants associés joue un rôle dans l'émergence d'une technologie de visualisation, par son coût et/ou son encombrement. L'analyse qui suit se rapporte à la réalisation de structures électroluminescentes à couplage capacitif, et à une première approche des techniques d'adressage en affichage « tout ou rien ».

2. Procédé d'élaboration des structures électroluminescentes.

La structure conventionnelle des dispositifs matriciels électroluminescents à excitation alternative (ACTFEL) est représentée figure 1. Afin d'éliminer les problèmes de pollution des interfaces de couches, nous avons été

Fig. 1. — Structure électroluminescente matricielle, vue en coupe le long d'une électrode en aluminium.

[Electroluminescent matrix structure, view along an aluminium electrode.]

amenés à réaliser un bâti d'évaporation, équipé d'un changeur de masque *in situ* et d'un canon à électrons à 4 creusets, où l'on peut déposer successivement et sous un même vide les couches nécessaires à l'obtention de la cellule électroluminescente [3]. Les sources d'évaporation de la couche active sont obtenues par dopage chimique du ZnS au manganèse, suivi d'un traitement thermique, et d'une mise en forme par compactage isostatique. Les couches d'oxydes diélectriques sont évaporées à partir de poudre de pureté 99,999 %, également compactée, puis frittée sous oxygène. Le substrat de base, en verre ordinaire, est revêtu d'une électrode frontale transparente en oxyde d'indium dopé à l'oxyde d'étain (ITO).

Des écrans matriciels de 26×26 eldims ont été réalisés. La résolution est de l'ordre de 1 point/mm et les dimensions d'un élément d'image sont $0,8 \times 0,8 \text{ mm}^2$. Des rendements électro-optiques de 1 à 3 lm/W ont été observés. Les moyens de fabrication de ces écrans sont en cours de modification pour permettre la réalisation d'un dispositif pour Minitel.

La fiabilité de l'écran pour Minitel doit se rapporter à $250 \times 320 = 8 \times 10^4$ cellules élémentaires. Pour assurer la fiabilité, un inventaire des dégradations a été dressé [3-5] :

- claquage de diélectrique au niveau des « marches » ITO,
- microclaquage à propagation concentrique,
- décollement de l'électrode d'aluminium.

Les claquages au niveau des « marches » ITO semblent provenir des champs élevés qui se forment sur les pointes du conducteur : un profil adéquat de photogravure réduirait ce type de dégradation.

Les microclaquages à propagation concentrique, semblent liés à la microstructure des couches de diélectrique. L'adhérence de l'électrode d'aluminium dépend des conditions de dépôt.

3. Adressage, généralités, hypothèses physiques.

Les procédés d'adressage envisagés relèvent de la méthode « une ligne à la fois » [2]. On ne rappellera pas l'organisation logique générale des circuits de commande : déplacement du signal de balayage « ligne » par un registre à décalage, conversion série-

parallèle par un registre à décalage « colonnes », éventuellement mise en mémoire des informations « colonnes ».

Les circuits d'adressage comportent des circuits de commande et les circuits destinés à exciter les éléments électro-optiques de la matrice. Pour préserver la compacité du module et pour des raisons économiques, ces deux types de circuits devront être intégrés sur une puce de silicium. Les constructeurs disposent souvent, 32 sorties sur les circuits intégrés d'adressage d'écrans matriciels de visualisation [6, 7]. Un circuit d'excitation simple, avec des exigences modérées en tension et en puissance, ménagera la surface occupée sur la puce.

Une structure matricielle à l lignes et c colonnes permet d'atteindre $l \cdot c$ éléments par $l + c$ accès, mais un élément subit séquentiellement une excitation « adressée » et une excitation « parasite ». Cette excitation « parasite » doit être circonscrite pour éviter un allumage ou une variation de luminance indésirés, et un surcroît de consommation d'énergie.

Des approximations et des hypothèses, simplificatrices permettent une première approche des procédés d'adressage :

— Un seuil d'allumage $\eta \cdot V$ où V est la tension de fonctionnement, et η est tel que $0 < \eta < 1$. Par exemple : $V = 220 \text{ V}$ et $\eta V = 160 \text{ V}$. La pente raide de la courbe luminance-tension de l'élément électroluminescent justifie cette approximation. Cette particularité s'expliquerait par l'homogénéité du champ électrique dans un empilement de couches minces rigoureusement contrôlé.

— La simulation de l'écran par un arrangement matriciel de condensateurs. Les diagrammes de tension et de courant montrent que l'élément électro-optique a le comportement linéaire d'un condensateur, si la tension ne dépasse pas le seuil, ηV . Les valeurs de la capacité par unité d'aire, C_u , données dans la littérature et mesurées dans notre laboratoire, se distribuent autour de 100 pF/mm^2 . Au-dessus du seuil ηV , le courant de conduction qui apparaît alors, reste une fraction faible du courant total.

— La faculté, pour un élément d'écran, de mémoriser la polarité de la dernière impulsion de tension ayant provoqué une émission de lumière. La figure 2 donne une description idéale de cette propriété. L'émission de lumière est liée au transit d'électrons de conduction dans la couche ZnS:Mn. L'interface diélectrique/ZnS qui stoppe le flux d'électrons conserverait des états chargés, même lorsque la tension et le courant externe sont nuls (Fig. 3); ces états expliqueraient le mécanisme physique de la mémoire de la polarité de la dernière impulsion d'amplitude supérieure au seuil ηV .

— La luminance moyenne d'un élément électroluminescent excité par des créneaux alternatifs de période 1 à 20 ms, dépend peu de la largeur des impulsions, dans la gamme 50 μs environ à quelques cen-

Fig. 2. — Mémoire idéale de la polarité de l'impulsion ayant produit une émission lumineuse. L'impulsion électrique 1 produit un flash lumineux. Les impulsions 2 et 3 restent sans effet car elles ont la même polarité que 1. L'amplitude de l'impulsion 4 est insuffisante pour que le flash ait lieu. Les conditions requises de polarité et d'amplitude, sont remplies par l'impulsion 5. Mais l'impulsion 6 de même polarité que 5 est sans effet.

[Ideal memory of the polarity of the electric pulse which produced a luminous flash. Let us assume that pulse 1 is active. Pulses 2 and 3 are inactive because their polarity is the same as that of pulse 1. Amplitude of pulse 4 is too small, so not light is emitted. Polarity and amplitude requirements are fulfilled by pulse 5. Pulse 6, of the same polarity as 5, is inactive.]

Fig. 3. — Mécanisme physique de la mémoire de la polarité des impulsions. La dernière impulsion électrique ayant produit un flash lumineux a plaqué des états chargés sur l'interface inférieure. On conçoit qu'une impulsion, de polarité opposée, d'amplitude supérieure à un seuil, soit nécessaire pour produire un nouveau flash.

[Physical insight of the memory of the pulse polarity. The last electric pulse, which produced a luminous flash, pushed charged states onto the lower interface. It can be understood that an active pulse must be of opposite polarity and of an amplitude above a threshold.]

taines de μs . Elle dépend peu, aussi, de la raideur du front de montée.

4. Techniques d'adressage à excitation dissymétrique.

On n'examinera, ici, que la catégorie des techniques d'adressage développant aux bornes des eldims une tension dissymétrique (Fig. 4). Au cours du cycle de la ligne i , un eldim i, j est soumis à une impulsion positive, d'amplitude V ou ηV ; une impulsion de

Fig. 4. — Allure de la tension $V_{i,j}$ adressée sur l'eldim i, j d'un écran matriciel.

[Outline of the $V_{i,j}$ voltage, addressed, on pixel i, j of a matrix panel.]

raffraîchissement, amplitude $-\frac{V}{2}(1+\eta)$ est appliquée à l'ensemble des eldims, après le cycle de la dernière ligne.

Les temps de décroissance de la luminescence des centres « manganèse » sont de l'ordre de la ms : dans l'affichage d'une image fixe, la fréquence f du cycle image ne peut être inférieure à 50 Hz, pour éviter le papillotement. Les performances électro-optiques des structures électroluminescentes récentes autorisent également cette fréquence minimale : une excitation en créneaux alternatifs, de largeur supérieure à environ $50\ \mu\text{s}$, fournit une luminance moyenne, proportionnelle à la fréquence d'excitation (dans la gamme de quelques dizaines à quelques centaines de Hz); et cette luminance moyenne est supérieure à $1\ \text{cd}/\text{m}^2/\text{Hz}$. Dans les applications numériques données plus loin, on supposera $f = 50\ \text{Hz}$.

Fig. 5. — Technique « I-I » : structures d'interface et distribution des tensions dans l'écran.

[« Switch-switch » technique : interface structures and distribution of the voltages in the matrix.]

Deux types de structures d'interface sont souvent cités [6, 7] :

- la structure interrupteur-interrupteur « I-I »,
- la structure interrupteur-générateur, « I-G ».

Par souci de clarté, les figures 5 et 6 montrent les fonctions électriques assurées aux extrémités des électrodes d'écran, et non les schémas détaillés des circuits.

Fig. 6. — Technique « I-G » : structures d'interface et distribution des tensions dans l'écran.

[« Switch-generator » technique : interface structures and distribution of the voltages in the matrix.]

Dans la technique « I-I » (Fig. 5), chacune des électrodes de l'écran est reliée à un interrupteur (transistor, dont l'état ouvert ou fermé est commandé par un signal logique, et supportant une tension drain-source $V = 220$ V), et à la cathode d'une diode. Les bornes communes, « lignes impaires », « lignes paires », « colonnes », autorisent une excitation collective soit des lignes impaires, soit des lignes paires, soit des lignes, soit des colonnes. Le cycle i comporte 3 étapes : précharge uniforme à $\frac{V}{2}(1 - \eta)$, précharge des colonnes écartées de la ligne i à $-\frac{V}{2}(1 - \eta)$, charge à V ou ηV des eldims de la ligne i . La distribution des tensions dans la matrice, au cours de la 3^e étape, est donnée sur la figure 5 : pour la commodité de la représentation, les éléments portés à la tension V

sont regroupés, mais ils peuvent occuper une position quelconque sur la ligne i . Avec l'ordre de grandeur donné pour η , les tensions parasites sont inférieures à la tension de seuil ηV .

Dans la technique « I-G » (Fig. 6), chacune des lignes est associée à un interrupteur (état ouvert ou fermé commandé par le signal logique de balayage ligne ; tension de service $V = 220$ V) l'autre borne de l'interrupteur est reliée à un générateur commun de « flottement ». Les f.é.m. du générateur de colonne, 0 ou $V(1 - \eta)$, sont commandées par le signal logique correspondant à l'eldim de la ligne i . Une résistance interne ou la résistance distribuée des électrodes, non représentées ici, limiteraient le courant à la mise sous tension.

La figure 6 indique la distribution des tensions dans la matrice au cours du cycle de la ligne i : l'amplitude des tensions parasites dépend du taux α_i d'allumage des eldims de la ligne i , mais ces tensions restent inférieures à la tension de seuil ηV .

5. Puissances électriques.

On adopte les notations suivantes pour les caractéristiques géométriques de l'écran :

W , largeur de la zone utile

L , hauteur de la zone utile

δ , rapport de l'aire des zones émissives à l'aire de la zone utile.

Dans les applications numériques qui viendront plus loin :

$$\delta = 0,4; \quad W = \frac{4}{3} L.$$

Dans la technique « I-I », l'expression de la puissance extraite des alimentations continues est :

$$\delta W L C_u f \left\{ V^2 \left(\frac{1 + \eta}{2} \right)^2 + V^2 \left[\left(\frac{1 + \eta}{2} \right)^2 + \sum_{i=1}^l (2 - \alpha_i) \left(\frac{1 - \eta}{2} \right)^2 \right] \right\}.$$

Dans la technique « I-G », l'expression de la puissance extraite des alimentations continues est :

$$\delta W L C_u f \left\{ V^2 \left(\frac{1 + \eta}{2} \right)^2 + V^2 \left[\frac{1}{l} \sum_{i=1}^l \alpha_i + (1 - \alpha_i) \eta^2 + (l - 1)(1 - \eta)^2 \frac{1}{l} \sum_{i=1}^l \alpha_i (1 - \alpha_i) \right] \right\}.$$

L'écriture de ces expressions met en évidence la consommation de puissance due à l'adressage dans un arrangement matriciel. Pour une excitation collective (lignes réunies entre elles, colonnes réunies entre elles) le terme entre crochets se réduirait à l'unité.

L'influence du taux d'allumage par ligne, α_i , est différente selon la technique envisagée : dans la

technique « I-I », la puissance est maximale lorsqu'aucun eldim n'est sollicité.

Ces expressions permettent d'estimer la puissance des alimentations haute tension qui équiperaient un module d'affichage diagonale 6 pouces, 2501×320 col. ($\alpha_i = 0$ pour la technique « I-I », $\alpha_i \simeq 0,5$ pour la technique « I-G ».)

Ces estimations figurent dans le tableau I. Les expressions montrent, que, toutes choses égales par ailleurs, la puissance croît avec l ; on a donc envisagé, aussi dans le tableau I, un écran où chacune des colonnes serait scindée en 2 demi-colonnes et où le nombre d'accès serait donc $l + 2c = 890$. Ces valeurs sont à rapprocher de la puissance nécessaire au tube à rayons cathodiques du terminal Minitel, 12 W environ, de la puissance nécessaire aux circuits logiques TTL d'un module d'affichage : 5 W environ. Il faut cependant noter que nous avons omis de prendre en compte la dissipation de puissance due aux capacités des transistors « interrupteurs » : dans l'exemple donné, cette dissipation serait de l'ordre de 0,5 à 1 W.

Tableau I. — Puissance des alimentations continues, haute tension, d'un module d'affichage ($f = 50$ Hz; $\delta = 0,4$; $C_u = 100$ pF/mm²; $V = 220$ V; $\eta V = 160$ V; $W = \frac{4}{3} L$; $\sqrt{W^2 + L^2} = 6$ pouces, $l = 250$).

[High voltage power supplies for an electroluminescent display unit ($f = 50$ Hz; $C_u = 100$ pF/mm²; $V = 220$ V; $\eta V = 160$ V; $W = \frac{4}{3} L$; $\sqrt{W^2 + L^2} = 6$ inches; $l = 250$).]

Technique	320 colonnes 320 drivers colonnes	2x(320 demi colonnes) 640 drivers colonnes
"I-I"	12W	6,6W
"I-G"	6,6W	4,1W

Un terme correctif, prenant en compte, la composante du courant responsable de l'électroluminescence, peut être introduit dans les expressions littérales des puissances, données plus haut : $\Pi \delta \alpha W L B \rho^{-1}$, où B est la luminance moyenne d'un élément soumis à une

excitation identique à la tension adressée, où ρ est le rendement électro-optique dans les conditions d'excitation. Des valeurs typiques, dans les exemples numériques donnés sont $B = 100$ cd/m² et $\rho = 2$ lm/W. Les corrections à apporter dans le tableau I, n'excèderaient pas 10 % sur la valeur la plus faible. Les estimations qui ont été données, ont aussi une incidence sur les circuits intégrés d'adressage, car l'essentiel de la puissance consommée est dissipée dans les structures d'interface. En effet, l'introduction de résistances dissipatives, sous forme répartie, discrète ou intégrée, conduirait à des constantes de temps réductrices.

Des fourchettes de consommation effective pourraient être estimées avec des distributions statistiques de α_i , liées aux types d'images affichées.

6. Conclusion.

Nous avons fourni quelques indications sur la technologie de réalisation des écrans électroluminescents. Nous avons donné quelques éléments d'appréciation sur les techniques d'adressage et les circuits intégrés correspondants, en relation avec les mécanismes physiques mis en œuvre. Les choix retenus résulteront de nombreux compromis technico-économiques. Des efforts se développent par ailleurs sur les techniques d'assemblage; par exemple, l'hybridation « puce sur verre » (Chip on glass) semblerait s'imposer [8].

Les sous-ensembles des modules d'affichage sont mis en chantier, avant même la maîtrise complète de la technologie de la structure matricielle. Les composants associés à cette structure électro-optique, et leur assemblage, joueront un rôle essentiel, car leur coût représentera 60 à 70 % du coût du module, selon une estimation généralement retenue.

Bibliographie

[1] Normes Vidéotex, avis S-100 du CCITT.

[2] BUDIN, J. P., *L'Echo Recherches* **108** (1982) 41-47 et **109** (1982) 47-57.

[3] MENN, R., TUETA, R., IZRAËL, A., BRAGUIER, M., Conference Record of the International Display Research Conference, 19-21 oct. 1982, Cherry Hill (N.J. USA), 38-41 (SID, Society for Information Display, Los Angeles, USA).

[4] TANNAS, L. E., SID 83 Int. Symp. Digest of Technical Papers, 14-15.

[5] OKAMOTO, K., WAKITAMI, M., SATO, S., SHOSHIN, M., SHIZUO, A., SHOZO, U., SID 83 Int. Symp. Digest of Technical Papers, 16-17.

[6] TAKEDA, M., KANATANI, Y., KISHISHITA, H., INOBUCHI, T., OKANO, K., Proceedings of the SID, Vol. 22/1 (1981), 57-62.

[7] *Display Driver Handbook* (Texas Instruments) 1983.

[8] DROGUET, J. P., Journées nationales d'études sur les technologies d'affichage et les besoins en visualisation. Nantes, France, 26 au 28 avril 1983. A paraître dans la revue *Le Vide, les couches minces*.