Modèle ICIM-CI multiports d'une référence de tension

Siham Hairoud Airieau, Tristan Dubois, Geneviève Duchamp, André Durier

▶ **To cite this version:**

Siham Hairoud Airieau, Tristan Dubois, Geneviève Duchamp, André Durier. Modèle ICIM-CI multiports d'une référence de tension. CEM 2016 (18ème Colloque International et Exposition sur la Compatibilité ÉlectroMagnétique), Jul 2016, Rennes, France. pp.0. hal-02141398

HAL Id: hal-02141398
https://hal.science/hal-02141398

Submitted on 27 May 2019

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Open Archive Toulouse Archive Ouverte (OATAO)

OATAO is an open access repository that collects the work of Toulouse researchers and makes it freely available over the web where possible.

This is an author-deposited version published in: http://oatao.univ-toulouse.fr/
Eprints ID: 18195

To cite this version: Hairoud Airieau, Siham and Dubois, Tristan and Duchamp, Geneviève and Durier, André *Modèle ICIM-CI multiports d'une référence de tension.* (2016) In: CEM 2016 (18ème Colloque International et Exposition sur la Compatibilité ÉlectroMagnétique), 11 July 2016 - 13 July 2016 (Rennes, France)

Any correspondence concerning this service should be sent to the repository administrator:
staff-oatao@listes-diff.inp-toulouse.fr

MODELE ICIM-CI MULTIPORT D'UNE REFERENCE DE TENSION

S. HAIROUD AIRIEAU[1, 2], T. DUBOIS[1], G. DUCHAMP[1], A. DURIER[2]

[1] Univ. Bordeaux, Lab. IMS, 351 Cours de la Libération, 33400 Talence, siham.hairoud-airieau@ims-bordeaux.fr
[2]IRT SAINT EXUPERY, 118 Route de Narbonne, 31432 Toulouse,
siham.hairoud-airieau@irt-saintexupery.com

Résumé. Cet article présente la méthodologie de construction du modèle d'immunité conduite (ICIM-CI) d'une référence de tension commerciale. Il s'agit d'un modèle multiport qui prend en compte les perturbations injectées à travers les différents ports du circuit sous test.

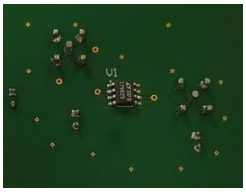
I. CONTEXTE

Dans l'industrie, l'immunité électromagnétique est souvent caractérisée à t_0, c'est-à-dire, au début de la « vie utile » des composants et des circuits. Ceci est d'autant plus vrai pour des applications comme l'aérospatial, où il devient impossible de refaire la caractérisation après la mise en service du système. Aujourd'hui, il est difficile de prédire l'évolution de ces caractéristiques dans le temps. Des études récentes ont montré une variation des paramètres CEM suite à l'application de différents types de stress [1-3]. Les travaux présentés dans cet article s'inscrivent dans le cadre du projet ROBUSTESSE du domaine Aéronef plus Electrique de l'IRT Saint Exupéry. De nouvelles études sont menées dans ce projet dans le but de développer des modèles prédictifs permettant d'assurer la compatibilité électromagnétique à long terme des systèmes embarqués, autrement dit, prendre en compte les effets de l'environnement et du vieillissement lors de la caractérisation CEM des composants et des circuits. L'objectif de ce papier est de présenter la première brique de l'étude c'est à dire la méthodologie de construction du modèle complet de l'immunité conduite d'un composant commercial à t_0. Une des perspectives de ce travail serait d'enrichir et de compléter ce modèle afin de prendre en compte les effets du vieillissement pour un profil de mission donné.
Les sections II et III présentent respectivement le circuit sous test et la structure du modèle ICIM-CI. La section IV présente les mesures d'immunité conduite utilisées pour la validation du modèle proposé dans la section V. Les conclusions et perspectives de ces travaux sont données dans la dernière section de cet article.

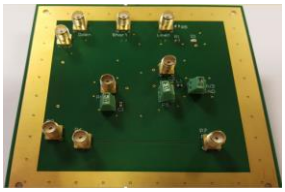
II. DÉMONSTRATEUR ELECIS-V

Le circuit intégré étudié est une référence de tension LTC1798 commercialisée par Linear Technology. Elle fournit une tension V_{out} stable égale à 2,5 V (ΔV_{out_max} égale à ± 3,7 mV) pour des tensions d'alimentation continues (V_{dd}) allant de 2,7 V à 12,6 V.

La Figure 1 montre le démonstrateur ELECIS-V qui a été développé suivant la norme IEC 61967-1. Il se compose d'un PCB constitué de 4 couches conductrices en cuivre, d'une épaisseur totale de 1.6 mm, imprimées sur substrat de type FR4 standard. Les dimensions de cette carte de test unitaire sont : 10 cm x 10 cm. Le LTC1798-2,5V est un circuit à package classique. Ce dernier est assemblé sur la face « TOP » du PCB (cf. Figure 1.1), tandis que tous les composants passifs de type C.M.S (Composants pour Montage en Surface) et les connectiques sont assemblés sur la face « BOTTOM » (cf. Figure 1.2).



sous-figure 1. « TOP »



sous-figure 2. « BOTTOM »

Figure 1. Démonstrateur ELECIS-V

III. MODÉLE ICIM-CI

Le modèle ICIM-CI (Integrated Circuit Immunity Model-Conducted Immunity) est un modèle CEM en cours de standardisation IEC-62433-4 et porté par le comité français UTE-AFNOR depuis 2013 [4-5]. Ce modèle permet de quantifier le signal de perturbation RF nécessaire pour provoquer un disfonctionnement du composant ainsi que les chemins de couplages conduisant la perturbation au sein du composant. Le modèle ICIM-CI est composé principalement de deux blocs (cf. Figure 2) : le bloc PDN (Passive Distribution Network) et le bloc IB (Immunity Behavioral).

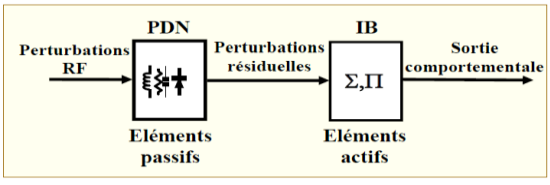


Figure 2. Aperçu du modèle ICIM-CI

III.1. Bloc PDN

Le premier bloc (PDN) décrit les chemins de couplage. Il représente, entre autres, les éléments passifs du boitier, les fils de bonding, les capacités on chip, etc. Le PDN, bien que considéré passif, peut parfois contenir des éléments non passifs comme les diodes de protection contre les ESD (diodes de Clamping). Il s'obtient généralement à partir de la mesure de paramètres S.

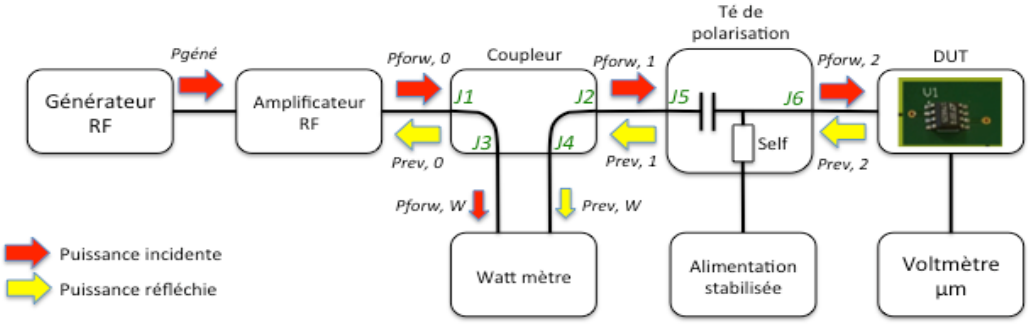


Figure 3. Illustration du banc DPI - bande de fréquences [10 MHz – 1 GHz]

III.2. Bloc IB et critère d'immunité

Le deuxième bloc (IB) traduit la réponse du DST (Dispositif Sous Test) à l'agression appliquée, sur les entrées / sorties de celui-ci. Il s'obtient la plupart du temps à partir de la mesure normative DPI (Direct Power Injection) dont le banc est présenté en figure 3. Un critère d'immunité peut être appliqué à la sortie comportementale du bloc IB. Il représente un seuil au-dessus duquel les performances du DST sont dégradées et donc au-dessus duquel le DST est considéré comme perturbé.

IV. MESURES DPI

Deux mesures DPI ont été réalisées pour un critère d'immunité fixé à une dérive ΔV_{out} de -5 mV de la tension de sortie du LTC1798-2,5V (légèrement supérieure à la variation autorisée par le fabricant).

IV.1. Banc de Mesure DPI

Une mesure DPI (Direct Power Injection) consiste à injecter une perturbation à travers une capacité dite DPI sur une broche du composant. Les puissances incidentes et réfléchies sont mesurées à l'aide d'un coupleur bidirectionnel 40 dB et d'un wattmètre. Le banc DPI utilise différents éléments de mesure supplémentaires, comme le coupleur, les tés de polarisation, des câbles et autres pouvant induire des pertes de puissance du signal injecté (parcourt entre J_1 et J_6, cf. Figure 3). Afin de quantifier toutes ces pertes, il est intéressant de caractériser le banc de mesure DPI.

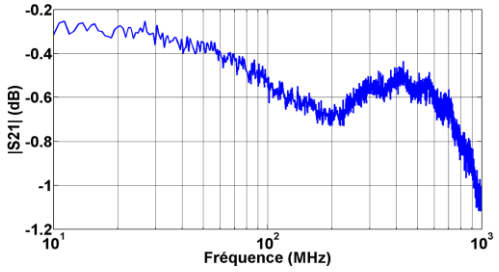


Figure 4. Paramètre S_{21} calculé à partir de la mise en cascade du coupleur et du té de polarisation

La Figure 4 montre que le coefficient de transmission S_{21} du coupleur et du té de polarisation mis en cascade. Des pertes dépendantes de la fréquence sont mesurées pouvant atteindre 1,1 dB. Vu l'ordre de grandeur de ces pertes, il est important de les prendre en compte lors des mesures DPI afin d'avoir des mesures précises. Une étape de calibration du banc de mesure est alors nécessaire. Les effets sur les mesures d'immunité de la non prise en compte de cette calibration sera illustré dans la section suivante.

IV.2. Injection de la perturbation RF

La perturbation est injectée à travers un té de polarisation. Nous nous intéresserons à l'injection d'une perturbation en entrée du circuit, c'est-à-dire sur sa broche d'alimentation et ensuite, sur sa broche de sortie (cf. Figure 5).
Lors d'une injection en entrée, le signal de perturbation est envoyé sur la broche RF du té de polarisation, l'alimentation continue est quant à elle branchée sur l'entrée DC du té de polarisation. Lors d'une injection en sortie, le signal de perturbation est envoyé sur la broche RF du té de polarisation, la broche DC est connectée au multimètre présentant alors une charge $R_{load} > 10$ GΩ. Précisons que l'injection simultanée d'une perturbation sur l'entrée et sur la sortie du composant n'est pas traitée dans ce papier.

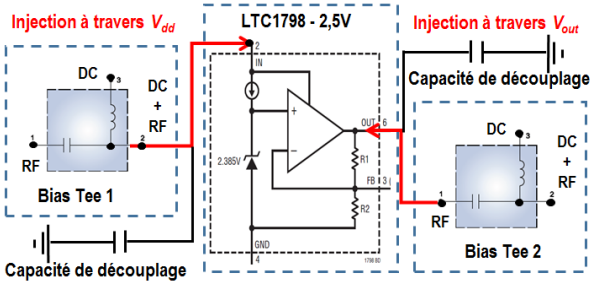


Figure 5. Schéma bloc LTC1798 + tés de polarisation

IV.3. Injection à travers V_{dd}

La Figure 6 montre les niveaux de puissances injectées (P_{inj}), réfléchies (P_{rev}) et transmises (P_{trans}), nécessaires pour provoquer une dérive de -5 mV de la tension de sortie (V_{out}). Rappelons que la puissance transmise (ou absorbée) peut être calculée (en linéaire) en utilisant les

équations 1 ou 2. Dans l'équation 2, le paramètre (S_{11}) correspond au coefficient de réflexion du circuit étudié.

$$P_{trans} = P_{inj} - P_{rev} \quad \text{Eq. 1}$$
$$P_{trans} = P_{inj} * (1 - |S_{11}|^2) \quad \text{Eq. 2}$$

Pour une injection à travers le pin d'alimentation (V_{dd}), le DST montre une forte susceptibilité pour des fréquences comprises entre 200 MHz et 400 MHz. En effet, il suffit de -18 dBm à 300 MHz pour atteindre le critère d'immunité. Enfin, il est difficile de perturber le circuit pour des fréquences inférieures à 70 MHz, car il faut injecter un signal d'une puissance supérieure à 30 dBm pour induire la dérive souhaitée. Précisons que la forte immunité du circuit en basse fréquence est principalement due à la présence de condensateur de découplage (conf. Figure 5).

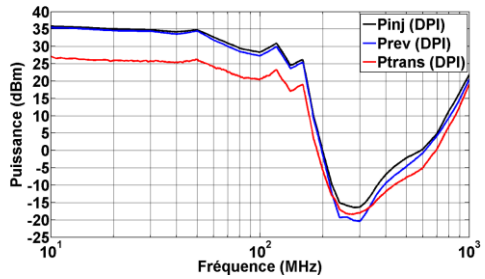


Figure 6. DPI classique - Injection à travers V_{dd}

La Figure 7 permet de comparer la puissance transmise (ou absorbée) issue d'une mesure DPI « classique » ($P_{trans(banc\ DPI)}$) dans laquelle la calibration du banc de mesure ne serait pas prise en compte, à celle obtenue après une compensation des pertes dans les éléments de mesure du banc ($P_{trans(DST)}$). L'écart le plus important est constaté à 1 GHz et vaut 10,4 dB.

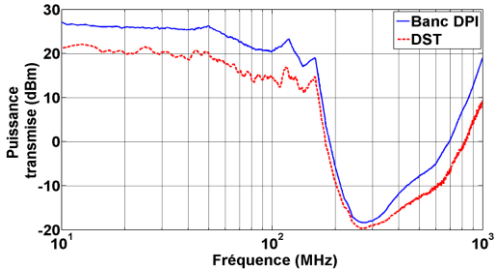


Figure 7. Comparaison entre la puissance absorbée par le DST et la puissance absorbée par le DST + les éléments du banc DPI - Injection à travers V_{dd}

IV.4. Injection à travers V_{out}

Comme pour l'injection à travers V_{dd}, l'injection à travers V_{out} montre que le DST présente une forte susceptibilité pour les fréquences comprises entre 200 MHz et 400 MHz (cf. Figure 8). Une comparaison avec la Figure 6 montre que le circuit intégré est plus susceptible aux perturbations, lorsque celles-ci sont injectées à travers V_{out}. De plus, il est susceptible dans toute la bande de fréquence étudiée, c'est-à-dire, entre 10 MHz et 1 GHz pour des niveaux de puissances inférieures à 30 dBm.

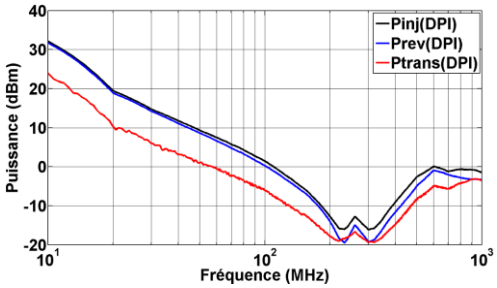


Figure 8. DPI classique - Injection à travers V_{out}

La Figure 9 montre un écart important entre $P_{trans(banc\ DPI)}$ et $P_{trans(DST)}$. Cet écart est relativement faible (1 dB) dans la zone de susceptibilité du circuit (200 MHz – 400 MHz) mais reste élevé pour les autres fréquences (> 7 dB).

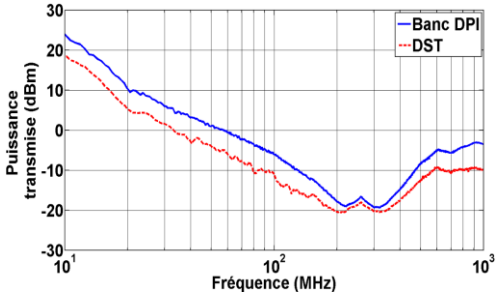


Figure 9. Comparaison entre la puissance absorbée par le DST et la puissance absorbée par le DST + les éléments du banc DPI - Injection à travers V_{out}

En conclusion, il est important de quantifier les pertes dans les éléments de mesure d'un banc de mesure DPI afin d'estimer les bons niveaux de puissances transmises au composant sous test induisant la dérive souhaitée du la tension de sortie V_{out} du LTC1798-2,5V.

V. MODÈLE ICIM-CI: NOUVELLE APPROCHE

Le modèle ICIM-CI proposé ici s'appuie sur le standard IEC 62132-4. Il se compose d'un bloc PDN et de deux blocs IB. Cette approche est illustrée par la Figure 10 et permet de proposer un modèle prenant en compte l'injection des perturbations RF à travers deux ports différents du circuit intégré testé. Le schéma électrique du PDN permet de modéliser l'ensemble des paramètres S mesurés. Chaque block IB correspond à l'injection de la perturbation RF à travers un port donné (V_{dd} ou V_{out}). Dans ces deux cas, le critère d'immunité sera appliqué à V_{out}.

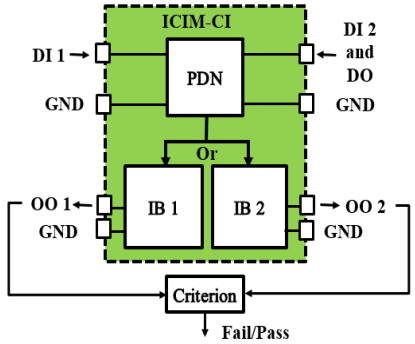


Figure 10. Nouvelle approche de modélisation de l'immunité conduite

V.1. Schéma électrique du PDN

Le PDN a été développé sous ADS (Advanced Design System). La Figure 11 montre le schéma électrique équivalent du PDN, obtenu à partir d'éléments passifs. Celui-ci comprend la modélisation des connecteurs, des interconnexions, des condensateurs de découplage ainsi que des impédances d'entrée et de sortie du circuit intégré. La Figure 12 permet de faire la comparaison entre les paramètres S obtenus en mesure (courbes en ligne continue) et en simulation (courbes en ligne en pointillées).

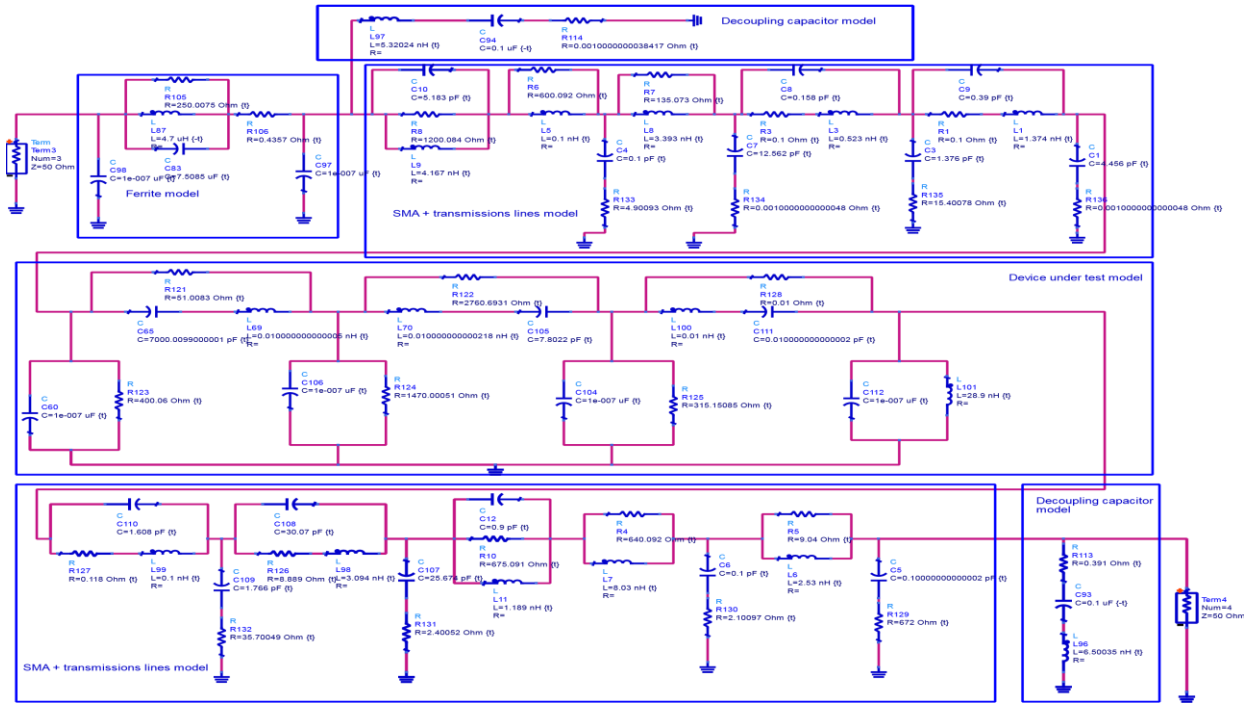
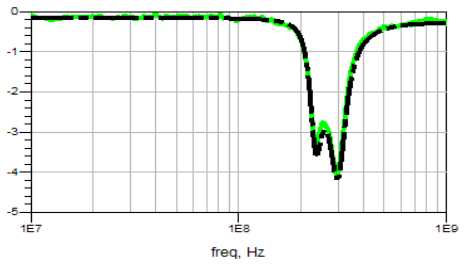
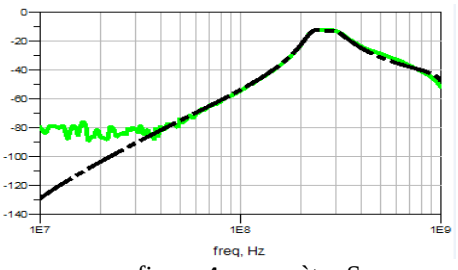


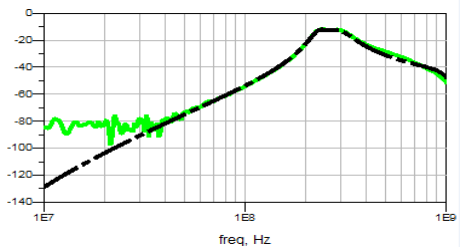
Figure 11 : schéma électrique du PDN polarisé à 3,3 V – simulation ADS



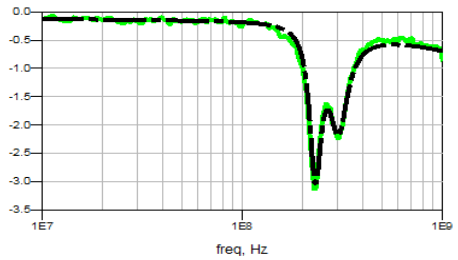
sous-figure 3. paramètre S_{11}



sous-figure 4. paramètre S_{12}



sous-figure 5. paramètre S_{21}



sous-figure 6. paramètre S_{22}

Figure 12. Paramètre S – mesure (courbes en vert) et simulation ADS (courbes en pointillés)

A noter qu'à partir de -70 dB les résultats de mesures au VNA correspondent au bruit de saturation de l'appareil de mesure. Les résultats observés montrent une bonne concordance entre les mesures et les simulations. Enfin, ces paramètres reflètent bien la zone de susceptibilité du composant, entre 200 MHz et 400 MHz, observée en mesures DPI.

Grâce au schéma électrique équivalent du PDN (cf. Figure 11), il est possible de remonter aux paramètres S du circuit intégré « seul » (cf. Figure 13). En effet, ce schéma électrique fait apparaitre un bloc supplémentaire qui pourrait correspondre au package et/ou à des éléments internes propres à la référence de tension. La Figure 13 montre que le composant est susceptible en basses fréquences (entre 10 MHz et 100 MHz) si les perturbations sont injectées à travers V_{dd} et robustesse pour ces mêmes fréquences, si les perturbations sont injectées à travers V_{out}. Elle montre aussi qu'à partir de 100 MHz, les coefficients de transmission sont de l'ordre de 0 dB, ce qui signifie que le composant est très susceptible en hautes fréquences, d'où l'intérêt des capacités de découplage.

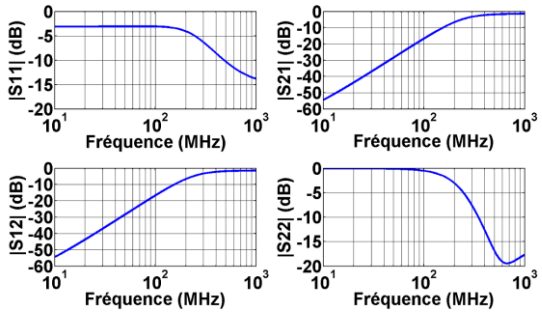


Figure 13. Paramètres S du LTC1798-2,5V

Remarque : le modèle présenté dans la suite de ce papier s'appuie sur le PDN présenté dans la Figure 11.

V.2. Modèle comportemental

a - Injection à travers V_{dd}

Afin de construire le bloc IB, une campagne de mesure DPI a été menée dans le but de modéliser l'évolution de la tension de sortie en fonction de la puissance et de la fréquence du signal RF injecté à travers V_{dd}. Un critère d'immunité (ΔV_{out} de -5 mV) sera appliqué à la tension de sortie (V_{out}) calculée à partir du modèle développé. Ce dernier sera validé grâce à la mesure DPI effectuée pour ce même critère d'immunité. A noter qu'une fois validé, le modèle est en mesure de fournir des courbes de puissances pour différents critères d'immunité.

La Figure 14 montre à titre d'exemple que pour une fréquence de 800 MHz, V_{out} suit une régression linéaire en fonction de la puissance injectée. La plage de puissances parcourues varie de -20 dBm à +30 dBm. Cette variation linéaire reste valable pour toutes les fréquences testées comprises entre 10 MHz et 1 GHz.

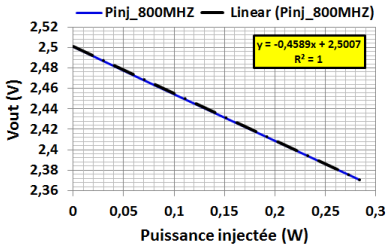


Figure 14. V_{out} en fonction de la puissance injectée

Ainsi, la réponse de la référence de tension à un signal de perturbation injecté à travers la broche V_{dd} sera modélisée suivant une régression linéaire dont l'expression est donnée par l'équation 3 :

$$V_{out}(f, P_{inj}) = V_{ref} + c_{in}(f) * P_{inj} \qquad \text{eq. 3}$$

Ici V_{ref} est égale à 2,5V et correspond à la valeur initiale de la tension V_{out} avant perturbation. La Figure 15 présente la variation du coefficient c_{in} en fonction de la fréquence f. Ce coefficient présente une similarité avec le paramètre S_{11} (cf. Figure 12). A défaut d'avoir un modèle mathématique simple qui permet de modéliser ce paramètre, il sera stocké dans une table de correspondance.

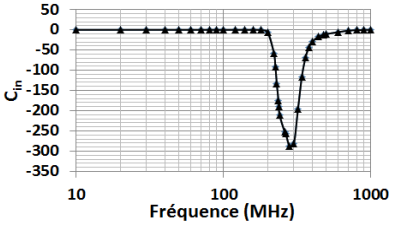


Figure 15. Valeurs empiriques du coefficient c_{in}

Le modèle (cf. eq. 3) permet de calculer V_{out} en fonction de la puissance injectée et de la fréquence. Le critère d'immunité ΔV_{out} de -5 mV a été choisi pour valider ce modèle, et permet de remonter à la puissance injectée nécessaire pour induire la dérive de la tension de sortie du LTC1798-2,5V. La puissance transmise (ou absorbée) est ensuite calculée à partir de la puissance injectée et du coefficient de réflexion S_{11} du DST, comme le montre l'équation 2. Les résultats obtenus par le modèle ont été comparés à ceux obtenus en mesure (cf. Figure 16). La courbe noire représente la puissance injectée calculée à partir du modèle proposé ci-dessus. Cette dernière montre une bonne concordance avec la courbe de puissance injectée obtenue à partir de mesures DPI (courbe rouge). La courbe bleue représente la puissance transmise issue des résultats de mesure DPI et montre une bonne similarité avec la courbe verte calculée à partir du modèle.

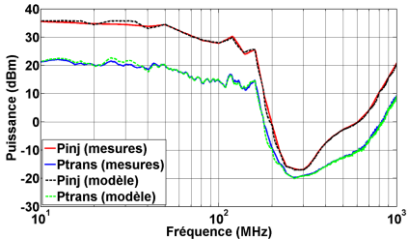


Figure 16. DPI - Comparaison entre mesures et modèle

b - Injection à travers V_{out}

Ce modèle a été construit en suivant la démarche présentée dans la sous-section V.2.a. Dans ce cas, le signal de perturbation a été injecté à travers la broche de sortie V_{out}. Là encore, la réponse du circuit à un signal de perturbation suit à nouveau une régression linéaire (cf. Figure 17). Cette tendance reste valable pour toutes les fréquences testées. Dès lors, la tension de sortie du LTC1798-2.5V a été modélisée suivant une régression linéaire dont l'expression est donnée par l'équation 4.

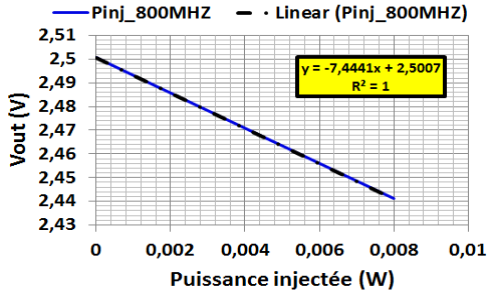


Figure 17. V_{out} en fonction de la puissance injectée

$$V_{out}(f, P_{inj}) = V_{ref} + c_{out}(f) * P_{inj} \qquad \text{eq. 4}$$

La Figure 18 présente la variation du coefficient c_{out} en fonction de la fréquence f. Nous pouvons dès lors remarquer une similarité avec le paramètre S_{22} (cf. Figure 12).

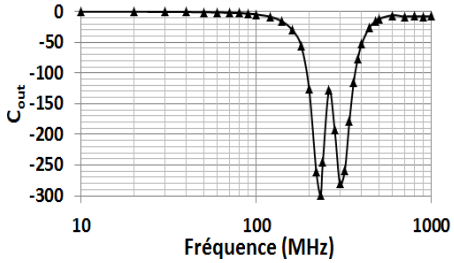


Figure 18. Valeurs empiriques du coefficient c_{out}

Comme pour le cas précédent, le modèle (cf. eq. 4) est validé grâce aux résultats de mesure DPI. Le critère d'immunité choisi est appliqué à V_{out} et vaut -5 mV. La Figure 19 montre une bonne concordance entre mesure (puissance injectée : courbe en rouge et puissance transmise : courbe bleue) et simulation (puissance injectée : courbe en noire et puissance transmise : courbe verte).

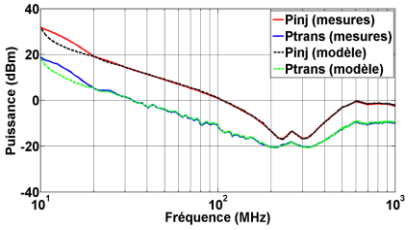


Figure 19. DPI - comparaison entre mesures et simulations

VI. CONCLUSION

Cette étude a présenté la méthodologie de construction du modèle ICIM–CI multiport d'une référence de tension commerciale. Une caractérisation du banc DPI a permis de quantifier et de compenser les pertes engendrées par ce dernier, ce qui a révélé d'importants écarts de puissance. Un modèle du PDN décrivant les quatre paramètres S a été proposé. Ce dernier a été validé grâce aux résultats de mesures. Il a permis de mettre en évidence les différents éléments du démonstrateur ELECIS-V. Un modèle comportemental a été développé à t_0 pour des perturbations injectées à travers différents ports du circuit intégré étudié. Celui-ci fait appel à des coefficients dont les valeurs empiriques sont stockées dans des tables de correspondance. Dans la suite de ce travail, une phase de vieillissement sera entreprise, le modèle d'immunité sera ensuite complété afin de prendre en compte l'impact du vieillissement sur les caractéristiques d'immunité du composant.

REMERCIEMENTS

Ce projet est sponsorisé par Airbus Operations, Airbus Group Innovations, Continental Automotive France, Hirex Engineering, Labinal Power Systems, Nexio, Thales Alenia Space France, Thales Avionics, et l'Agence Nationale de Recherche (ANR).

REFERENCES

[1] R. Fernandez, I. Gil, «Impact of Temperature on the Electromagnetic Susceptibility of Operational Amplifiers» Progress in Electromagnetics Research Symposium, 2012.

[2] H. Huang, A. Boyer, S. Ben Dhia, B. Vrignon, «Prediction of Aging Impact on Electromagnetic Susceptibility of an Operational Amplifier» Asia-Pacific International EMC Symposium 2015, p. 4, May 2015.

[3] T. Dubois, S. Hairoud, M. H. Gomes de Oliveira, H. Frémont et G. Duchamp, «Characterization and model of temperature effect on the conducted immunity of Op. Amp» Microelectronics Reliability, 2015.

[4] C. Marot, J-L. Levant. Future IEC62433-4: integrated circuit - EMC IC modeling – Part 4: Models of Integrated Circuits for EMI behavioural simulation, Conducted Immunity Modeling (ICIM-CI). IEC standard proposal, 2008.

[5] M. Ramdani & al. The Electromagnetic Compatibility of Integrated Circuits - Past, Present, and Future. IEEE Transactions on Electromagnetic Compatibility, 2009.