HAL
open science

Evaluation des pertes par commutation pour la conception des convertisseurs et applications des composants grand gap

Julio Brandelero, Bernardo Cougo, Thierry Meynard, Nicolas Videau, Olivier Goualard, Xavier Bonnin, Henri Schneider

To cite this version:

Julio Brandelero, Bernardo Cougo, Thierry Meynard, Nicolas Videau, Olivier Goualard, et al.. Evaluation des pertes par commutation pour la conception des convertisseurs et applications des composants grand gap. Symposium de Génie Électrique 2014, Jul 2014, Cachan, France. hal-01065310

HAL Id: hal-01065310

https://hal.science/hal-01065310

Submitted on 18 Sep 2014

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Evaluation des pertes par commutation pour la conception des convertisseurs et applications des composants grand gap

Julio BRANDELERO($), Bernardo COUGO(£), Thierry MEYNARD(*), Nicolas VIDEAU(*),Olivier GOUALARD(*), Xavier BONNIN(*), Henri SCHNEIDER(£)

($)CIRTEM 1389, L'Occitane. Labege, France.
(£) LAAS/ CNRS. 7, avenue du Colonel Roche. 31400 Toulouse, France.
(*)Université de Toulouse ; INPT, LAPLACE 2, rue Camichel. 31000 Toulouse, France.

RESUME - L'évaluation des pertes par commutation est une étape essentielle de la conception des convertisseurs statiques. Cependant, les pertes en commutation ne sont pas toujours correctement renseignées dans les notices des fabricants. La première manière de retrouver ces pertes est d'extrapoler les informations des spécifications techniques des fabricants par simulation ou analytiquement, la deuxième est de réaliser des mesures de pertes en commutation avec le composant. Nous présenterons ainsi une méthode de mesure de pertes par commutation non intrusive pour des composants rapides, tels que les composants 'grand gap' et les MOSFETs silicium. Nous développerons par la suite, un modèle comportemental d'un interrupteur de puissance de type MOSFET grâce à une routine de simulation automatisée en vue de l'estimation des pertes et les relevés expérimentaux seront présentés. Ces estimations sont ensuite utilisées pour dimensionner divers convertisseurs. Finalement, différentes topologies de convertisseurs statiques à base de composants GaN sont présentées et testées pour différentes applications.

Mots-clés— Electronique de puissance, pertes, modélisation, conception, semiconducteurs, grand gap, SiC, GaN.

1. INTRODUCTION

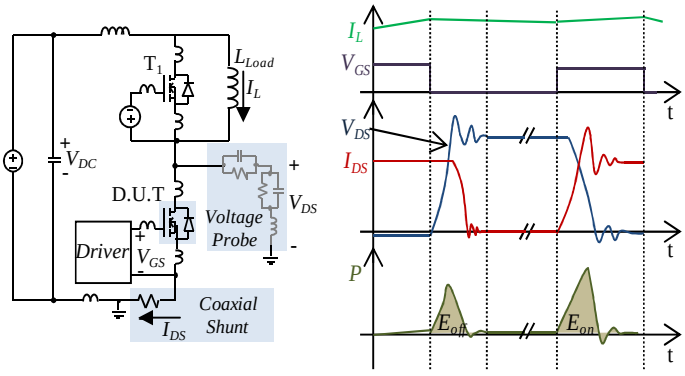
Le dimensionnement des convertisseurs statiques repose sur divers compromis, mais les pertes dans les semi-conducteurs constituent un point d'entrée particulièrement important car elles impactent tous les critères de performance (masse, fiabilité, coût, etc…). Au cours des dernières décennies, l'importance de cette information a conduit les fabricants d'IGBT à donner des informations de plus en plus complètes dans leurs notices, mais dans le cas des composants plus rapides (MOSFETs Si basse tension, composants grands gap) ces informations sont souvent bien plus parcellaires. Cela peut être dû au fait que les pertes dépendent de l'environnement [1] (drivers, câblage, diode de l'autre composant de la cellule de commutation, etc..) ou au fait que les mesures sont plus difficiles à réaliser. Toujours est-il que le concepteur a besoin de ces informations et qu'il faut donc arriver à faire ces mesures. L'objectif de cet article est de présenter différents travaux réalisés au LAPLACE répondant à cette problématique.

Dans un premier temps, nous décrivons une méthode de mesure des pertes dans les semi-conducteurs qui est à la fois précise et compatible avec les composants les plus rapides. La mise en œuvre de cette méthode expérimentale restant malgré tout relativement chronophage, on peut se demander s'il est possible de prévoir ces pertes avec une précision raisonnable à partir de simulations utilisant des modèles relativement simples et paramétrés à l'aide des seules notices constructeurs, d'une part, et d'une description minimale de l'environnement du semi-conducteur, d'autre part (autre interrupteur de la cellule, driver, maille de commutation avec inductance de câblage et circuit d'amortissement). Lorsque le composant est caractérisé et que le modèle de pertes est validé, on peut envisager de concevoir des cellules de commutation utilisant ces composants dans des conditions différentes et comparer différents modes de fonctionnement : mise en parallèle directe, commutation dure ou douce, etc…

2. METHODE NON INTRUSIVE POUR LA MESURE DES PERTES EN COMMUTATION

Les mesures de pertes dans les interrupteurs de puissance sont souvent réalisées en utilisant la méthode de la 'double impulsion' [2], Fig. 1-a ; une première impulsion permet d'amener le courant à sa valeur de référence, une seconde permet de réaliser un amorçage et un blocage commandés permettant de réaliser la mesure des pertes dans les conditions souhaitées (tension, courant et température). L'énergie de commutation est alors obtenue en mesurant la tension V_{DS} aux bornes de l'interrupteur et le courant I_{DS} qui le traverse, et en calculant l'intégrale de V_{DS}•I_{DS} sur le 'temps de commutation', Fig. 1-b. Cette méthode est largement répandue, mais elle a toutefois quelques inconvénients. D'une part, une sonde de courant doit être insérée dans la maille de commutation ce qui augmente l'inductance de maille, les surtensions et les pertes elles-mêmes. D'autre part, la sonde doit être calibrée, compensée et posséder une bande passante très élevée. Enfin, si l'intégrale du produit V_{DS}•I_{DS} sur une période du système représente l'énergie dissipée, ce produit sur un intervalle plus restreint, et arbitraire, comme fait dans la méthode de la double

impulsion, correspond à un ensemble d'énergies stockées, restituées et dissipées [3].



a) b)

Fig. 1 : a) Circuit typique pour la mesure de l'énergie de commutation des transistors; b) Chronogrammes de la tension et du courant associés au transistor.

La méthode non-intrusive pour mesurer les pertes par commutation des composants grand gap proposée est une version modifiée de ce que les auteurs de [4] nomment la « méthode d'opposition », Fig. 2. Cette méthode est utilisée pour tester le convertisseur et ses composants au point de fonctionnement nominal, en ne fournissant que l'énergie liée aux pertes. Ceci est principalement utilisé dans les convertisseurs de puissance élevée, lorsque des charges et des installations de forte puissance ne sont pas disponibles [5], [6]. Dans [4], les auteurs expliquent en détail la méthode d'opposition et montrent les avantages par rapport aux méthodes calorimétriques classiques sur les mesures de pertes des convertisseurs. Cette méthode est utilisée en [7], dans le but de vérifier la fiabilité de fonctionnement des IGBT pour un fonctionnement à puissance nominale. En [8], cette méthode est utilisée pour estimer les pertes d'un convertisseur DC-DC avec un Transformateur Intercellulaire (ICT) monolithique de 12 phases tandis qu'en [9], la méthode est appliquée à un nouvel onduleur multiniveaux à cellules imbriquées fonctionnant en commutation douce (ZVS).

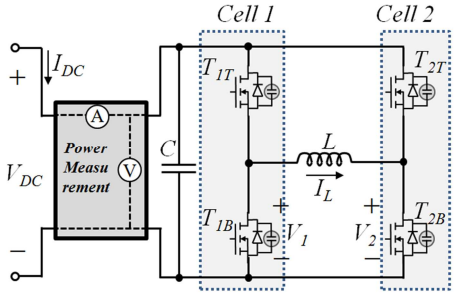


Fig. 2 : Circuit utilisé dans le procédé proposé pour mesurer l'énergie de commutation des transistors.

La méthode proposée dans le présent document, utilisée pour mesurer les pertes par commutation de transistors rapides, tels que les composants à grand gap (GaN et SiC) et les MOSFET Silicium (Si), est basée sur l'idée selon laquelle les cellules de commutations sont connectées au même bus de tension et reliées par une inductance faible perte. Le courant dans l'inductance (i.e. courant de sortie de la cellule) est imposé par le rapport cyclique et le déphasage des commandes entre les deux cellules. La Fig. 2 présente le schéma électrique de la configuration relative à la méthode proposée. Dans cette figure, *Cell1* et *Cell2* sont identiques et α_1 et α_2 sont les rapports cycliques de ces deux cellules, respectivement. ϕ est le déphasage entre les tensions de sortie (V_1 et V_2) de ces deux cellules.

La puissance mesurée par le bloc de mesure de puissance (composée par un simple voltmètre et ampèremètre DC) est la puissance totale dissipée par le système pour un point de fonctionnement donné. Afin d'avoir une estimation précise des pertes par commutation, les autres pertes dans le système doivent être négligeables ou au moins bien connu pour être en mesure de les soustraire. Ces autres pertes sont énumérées ci-dessous :

• Pertes de l'inductance : elles sont généralement divisées en pertes fer et pertes cuivre. Etant donné que la fréquence de commutation des applications utilisant des composants à grand gap est élevée (disons entre 100kHz et 1MHz), une bobine à air est suffisante pour atteindre la valeur d'inductance nécessaire. Ainsi, seules les pertes cuivre sont présentes dans l'inductance. Ces dernières peuvent être très faibles à basse fréquence, il est nécessaire d'utiliser du fil de Litz afin de limiter l'influence de la fréquence sur ces pertes.

• Les pertes par conduction du transistor : la résistance à l'état passant de chaque transistor dans la configuration expérimentale peut être mesurée par des mesures statiques, pour différents courants, tensions grille-source et températures, si nécessaire. Les pertes par conduction peuvent être calculées avec ces valeurs, connaissant la valeur efficace du courant qui les traverse.

• Pertes du condensateur de bus : dans la méthode d'opposition en courant continu, Chapitre 2.2, le courant circulant dans le condensateur ainsi que ses pertes sont négligeables. Cependant, dans la configuration en courant alternatif, Chapitre 2.1, un courant élevé peut circuler à travers les condensateurs. Les pertes dans les condensateurs peuvent être calculées grâce à la forme d'onde de courant et la résistance série équivalente donnée dans la fiche technique du condensateur.

A priori, la méthode d'opposition, telle que celle décrite dans [4], ne permet pas la mesure séparée des pertes à l'amorçage et au blocage. En revanche, nous proposons deux modes de commande différents pour estimer les pertes à l'amorçage et au blocage. Ils sont décrits ci-dessous.

2.1 Mode de mesure de pertes au blocage

La première étape pour mesurer les pertes en commutation d'une cellule de commutation est de mesurer seulement les pertes au blocage. Cela peut se faire en imposant $\alpha_1 = \alpha_2 = 0{,}5$ et en changeant le déphasage ϕ (donné en degrés) entre les tensions de commande des deux cellules de la Fig. 2. En conséquence, le courant dans l'inductance aura une forme d'onde trapézoïdale d'amplitude I_p qui peut être calculée comme suit:

$$I_p = \frac{\phi}{180} \cdot \frac{V_{DC}}{4 \cdot L \cdot f} \quad (1)$$

où L est la valeur de l'inductance entre les deux cellules, f est la fréquence de commutation et V_{DC} est la tension du bus continu. Des formes d'ondes de courant et de tension de ce mode sont illustrées à la Fig. 3a. A l'instant précédent $t=t_0$, le courant de l'inductance est positif et la tension aux bornes de l'inductance est positive (V_1-V_2 sur la Fig. 2), ce qui signifie que le courant circule à travers les transistors T_{1T} et T_{2B}. A t_0, T_{1T} est bloqué et le courant commence à traverser la diode de corps de T_{1B} (ou T_{1B} dans le mode inverse, lorsqu'il est amorcé après le temps mort). Ainsi, les pertes associées à la commutation à t_0 ne sont que des pertes au blocage de T_{1T}, étant donné que T_{1B} est amorcé (après le temps mort) à zéro de tension. La même analyse peut être effectuée aux instants t_1, t_2 et t_3, où les pertes au blocage respectives de T_{2B}, T_{1B} et T_{2T} seront observées.

En négligeant les pertes du condensateur de bus du convertisseur, l'énergie de blocage pour un transistor peut être calculée comme :

$$E_{off} = \frac{1}{4} \cdot \frac{P - I_{Lrms}^{\ 2} \cdot (R_L + R_{CN} + 2 \cdot R_{DSon})}{f} \quad (2)$$

où P sont les pertes mesurées à l'entrée du système, R_L est la résistance série de l''inductance, R_{CN} est la résistance des connexions et I_{Lrms} est le courant efficace dans l'inductance, qui peut être calculé comme indiqué ci-après, la forme d'onde étant trapézoïdale.

$$I_{Lrms} = I_p \sqrt{1 - \frac{2}{3} \cdot \frac{\phi}{180}} \quad (3)$$

Avec le système de la Fig. 2 et la méthode présentée ici, on peut obtenir les valeurs d'énergie au blocage pour différentes tensions et courants en changeant simplement la tension d'alimentation du bus DC et le déphasage entre les deux cellules de commutation. Différentes fréquences de commutation peuvent être utilisées afin de vérifier que les mêmes énergies au blocage sont mesurées à des fréquences différentes, et donc vérifier la validité de la procédure de mesure des pertes par commutation.

2.2 Mode de mesure de pertes à l'amorçage

Les pertes à l'amorçage sont mesurées selon le principe de la méthode d'opposition. En fixant α_1=α_2=0,5 et ϕ = 0, en théorie, les potentiels sur les bornes de l'inductance sont identiques et aucun courant n'y circule. Toutefois, si l'un des rapports cycliques est légèrement modifié, une tension avec une faible composante continue apparait aux bornes de l'inductance et des résistances du circuit. Si l'inductance L et la fréquence de commutation sont suffisamment élevées, le courant dans l'inductance aura une ondulation négligeable. Dans un convertisseur idéal où la commutation se produit instantanément et où il n'y a pas de temps mort, le courant DC I_{Ldc} circulant à travers l'inductance pour une différence de rapports cycliques $\Delta\alpha = \alpha_1$-α_2 entre les deux cellules est :

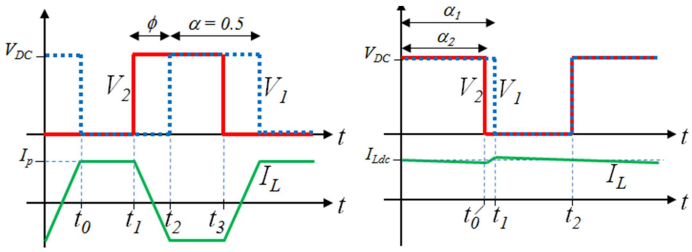
$$I_{Ldc} = \frac{\Delta\alpha \cdot V_{DC}}{(R_L + R_{CN} + 2 \cdot R_{DSon})} \quad (4)$$

Les formes d'onde de tension et courant relatives à ce mode sont illustrées à la Fig. 3b. Dans cet exemple, α_1 est légèrement supérieur à α_2 et ainsi, I_L est toujours positif. Par conséquent, au moment précédent $t=t_0$, le courant circule à travers les transistors T_{1T} dans le mode direct et T_{2T} dans le mode inverse. A t_0, T_{2T} est bloqué et le courant commence à traverser sa diode de corps. Après le temps mort, T_{2B} est amorcé et il commence à conduire le courant de l'inductance, en plus du courant de recouvrement inverse de la diode de corps de T_{2T}. Ainsi, les pertes liées à la commutation à l'instant t_0 sont les pertes à l'amorçage de T_{2B} augmentée de l'énergie de recouvrement inverse de la diode de corps de T_{2T}. A l'instant t_1, T_{1T} est bloqué et le courant commence à circuler à travers la diode de corps de T_{1B} (ou par T_{1B} dans le mode inverse, lorsqu'il est amorcé après le temps mort). Ainsi, les pertes en commutation associées à l'instant t_1 sont seulement des pertes au blocage de T_{1T}, étant donné que T_{1B} est amorcé (après le temps mort) à zéro de tension. Lorsque la commutation survient à l'instant t_2, un raisonnement analogue montre que n'interviennent que les pertes au blocage de T_{2B} et à l'amorçage de T_{1T}. Il est à noter que, dans ce mode de mesure de pertes, on peut mesurer à chaque cycle de commutation, deux énergies d'amorçage, deux énergies de blocage et deux énergies de recouvrement inverse de la diode de corps du transistor.

Etant donné que le courant continu circulant dans l'inductance, les connexions et les transistors est connue, ainsi que leur résistance, les pertes par conduction totales P_{cond} dans le circuit peuvent être facilement calculées. Ainsi, l'énergie d'amorçage du transistor, incluant les pertes de recouvrement inverse de la diode de corps, est :

$$E_{on} = \frac{1}{2} \cdot \frac{P - I_{Ldc}^{\ 2} \cdot (R_L + R_{CN} + 2 \cdot R_{DSon})}{f} - E_{off} \quad (5)$$

où E_{off} est l'énergie de blocage obtenue en (2), calculée à partir du premier mode de mesure des pertes expliqué ci-dessus, pour les mêmes conditions de courant et de tension.



a) b)

Fig. 3 : Formes d'ondes typiques de tension et courant du circuit de la Fig. 2 pour a) le mode de mesure de pertes au blocage et pour b) le mode de mesure de pertes au à l'amorçage.

3. MODELISATION DES PERTES PAR COMMUTATION DES MOSFETS PAR UN MODELE DE SIMULATION

La mesure expérimentale est la méthode la plus rigoureuse pour évaluer les pertes ; toutefois, elle demande beaucoup de temps et il serait intéressant de prévoir les pertes à partir des seules données disponibles dans les notices des constructeurs et d'un modèle simplifié de semi-conducteur.

L'utilisation de codes à éléments finis modélisant physiquement le transistor par sa géométrie, la densité de

dopage est une première manière d'estimer les pertes, citons ici le Medici et ISE [10]. Cependant, cette approche est chronophage et n'est pas envisageable pour le traitement massif de données.

Les modèles analytiques étant beaucoup plus rapides [11]; se propose d'établir la limite de validité de cette approche. La difficulté de l'exercice est liée à la présence de fortes non-linéarités que l'on ne sait en général pas traiter. L'approche analytique consiste alors à transformer le circuit non-linéaire en un circuit linéaire par morceau. Chacun de ces circuits étant alors traitable analytiquement, comme décrit dans [1], [11], [12], [13] et [14]. Cependant, dès que le circuit équivalent devient complexe ou si le nombre de « morceaux » augmente, trouver les équations correspondant à sa résolution n'est pas une sinécure. Les équations de chaque étape consistent un jeu d'équations différentielles d'ordre très élevés, qui sont quant à elles, insolubles de manière analytique ou avec une résolution dépendante de plusieurs facteurs du circuit.

Les mêmes modèles analytiques de composants peuvent donner naissance à des modèles de simulation, tels que les modèles Spice et Saber fournis par les fabricants, citons comme exemple [15]. Dans ce cas, le solveur de ces simulateurs est en charge de la résolution. Ces modèles sont largement utilisés pour l'analyse de pertes, car ils correspondent à un bon compromis entre la précision et le temps de simulation. De plus, l'influence des paramètres du driver et du routage peuvent être aisément analysés pour un transistor. Cela évite les approches de calcul lourdes pour le dimensionnement de drivers comme celle de l'étude décrit en [14]. Cependant, les modèles Spice ne sont pas toujours fournis par les fabricants. Pour cela, nous avons créé un circuit équivalent pour modéliser les caractéristiques statiques et dynamiques d'un MOSFET (*Metal-Oxide-Semiconductor Field-Effect Transistor*) et son environnement. Ce circuit est construit sous Psim© qui sera lui-même couplé avec Matlab©. Cela nous donne un environnement de programmation avec un puissant logiciel de simulation. Cette approche est donc envisageable pour le traitement massif des bases de données de composants.

Le circuit de simulation sera commandé par Matlab© qui joue un rôle de préprocesseur en créant le modèle du composant. Psim©, le processeur, simulera la commutation, alors que Matlab© fera le post-traitement des allures de courant et tension pour calculer les pertes. L'algorithme de modélisation et simulation des composants est montré à la Fig. 4. Le modèle de simulation généré par Matlab© utilise uniquement les données du fabricant et des connaissances générales sur les MOSFETs, comme la résistance à l'état passant $R_{ds\ ON}$, la transconductance g_{fs}, la tension de seuil V_{th}, les capacités non linéaires C_{iss}, C_{oss}, C_{rss}, le courant et le temps de recouvrement de la diode I_{rr}, t_{rr}.

Le modèle complet de simulation est constitué du modèle du transistor lui-même et du modèle du boitier. Pour le transistor, nous avons modélisé ses comportements statique et dynamique. Pour la diode nous utilisons un modèle incluant l'effet des charges stockées et donc le courant de recouvrement. Pour le boitier, seul un modèle simple des effets de peau et de proximité a été considéré.

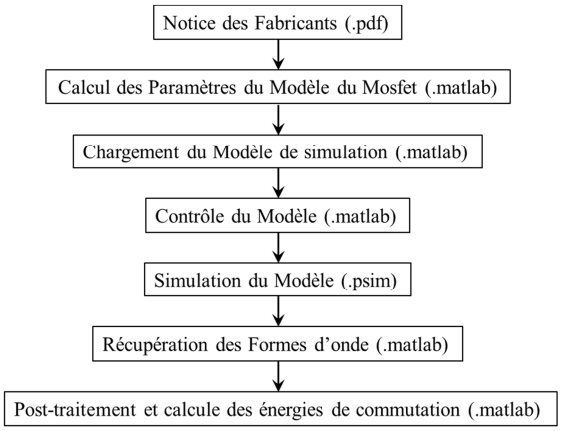


Fig. 4 : Algorithme utilisé pour determiner les pertes dans les transistors MOSFET

3.1 Modèle Statique du Semi-conducteur MOSFET

Le MOSFET est un composant commandé, bidirectionnel en courant et unidirectionnel en tension. A l'application d'une tension $V_{gs}>V_{th}$, il y a création d'un canal (N ou P) entre la source et le drain qui lui confère le pouvoir d'être commandé lors d'un courant $I_{ds}>0$ ou un $I_{ds}<0$. Cependant, la structure du MOSFET ajoute une diode parasite, aussi appelée diode de corps. Cette diode, pourrait prendre le relais lorsque le canal voit passer une courant drain-source négatif. Il suffit que la tension V_{ds} créée par le canal soit plus élevée que la tension créée par la diode pour que le courant I_{ds} se repartisse entre le canal et la jonction PN.

Le modèle classique utilisé est une source de courant contrôlée par la tension de grille (avec un gain g_{fs}) en parallèle avec une diode. Cette diode en parallèle conduit la différence de courant entre la source de courant contrôlée et le courant de drain. Pour une conduction bidirectionnelle en courant du canal, on duplique et symétrise le circuit. On ajoute une résistance en série pour représenter les pertes liées à la conduction. La loi d'évolution du courant dépend de la tension de seuil du MOSFET, V_{th}, et de la valeur la transconductance g_{fs}. Pour le réaliser, les sources de courant sont contrôlées selon l'expression: $I_d = g_{fs}.(V_{gs}-V_{th})^2$. En parallèle avec le circuit de puissance, on place le modèle statique de la diode de corps. Le circuit de simulation proposé est présenté Fig. 5.

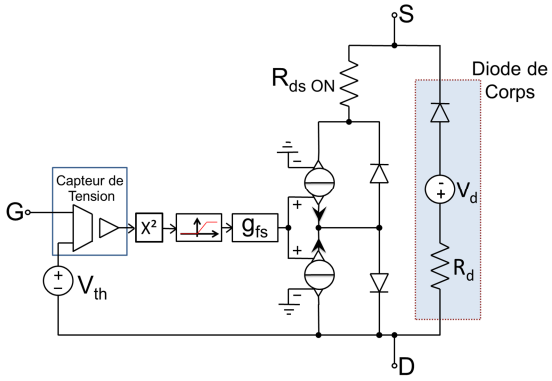


Fig. 5 : Circuit proposé pour la modèliser la partie statique du transistor

3.2 Modèle Dynamique du Semi-conducteur

Un important paramètre à considérer dans le modèle du transistor MOSFET est la non-linéarité des condensateurs parasites. Ces capacités parasites varient en fonction de la tension V_{ds}. Des méthodes pour les modéliser sont décrites dans plusieurs ouvrages. Ces capacités peuvent être approximées par des modèles très robustes comme les fonctions gaussiennes ou par des fonctions exponentielles comme présenté dans [13]. Pour avoir un modèle de simulation plus synthétique et plus rapide, nous allons utiliser une approximation de type exponentiel. Pour ce faire, nous supposerons la capacité C_{gs} constante (définit comme C_{iss}-C_{rss}) et les capacités C_{gd} (défini comme C_{rss}) et C_{ds} (défini comme C_{oss} -C_{rss}) variables.

Les courbes donnant l'évolution de ces capacités parasites en fonction de la tension V_{ds} ont une partie très non linéaire et une autre plutôt constante, voir Fig. 6. Pour être modélisées fidèlement, ces courbes sont séparées en 3 parties. Lorsque la une tension est inférieure à V_{dsMIN}, la valeur sera supposée constante. Lorsque V_{ds} comprise entre V_{dsMIN} et V_{dsMAX}, nous utiliserons le modèle exponentiel. Pour une tension supérieure à V_{dsMAX}, la valeur sera maintenue constante, voir Eq. (6).

$$C(V_{ds}) = \begin{cases} a \cdot V_{dsMIN}^{\ b} & pour\ \ V_{ds} < V_{dsMIN} \\ a \cdot V_{ds}^{\ b} & pour\ V_{dsMIN} < V_{ds} < V_{dsMAX} \\ a \cdot V_{dsMAX}^{\ b} & pour\ \ V_{dsMAX} < V_{ds} \end{cases} \qquad (6)$$

Avec *C*, les capacités C_{ds} et/ou C_{gd}, *a* et *b* des coefficients à trouver pour chaque MOSFET.

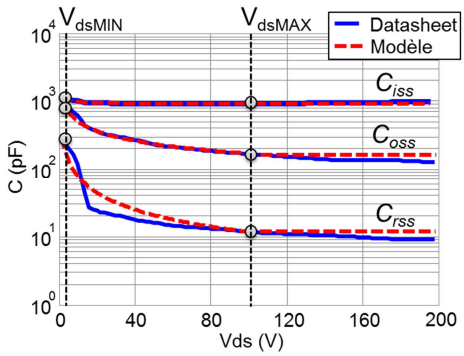


Fig. 6 : Evolution des capacités parasites du composant MOSFET SiC 1200V (C2M0080120D) et le modèle exponnentielle proposé.

3.3 Modèle de la diode avec charges stockées

Basé sur un macro-modèle décrit dans [16], les charges stockées seront modélisées par un circuit avec une résistance, une inductance et une source de courant contrôlée, voir Fig. 7.

Lorsque le courant I_d est continu, il circule dans l'inductance L_D, et la source de courant contrôlée K_D fournit un courant nul. Pendant la décroissance du courant I_D, une tension non nulle apparait aux bornes de l'inductance L_D créant ainsi un courant dans la source K_d. Lorsque le courant dans la diode atteint la valeur de recouvrement à $t = t_0 + t_s$, la diode se bloque et l'inductance L_D transfère son énergie dans la résistance R_D.

Pour calculer les paramètres du circuit nous proposons les étapes suivantes.

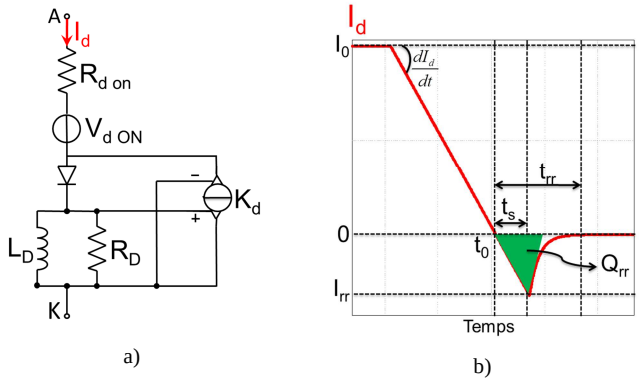


Fig. 7 : Modèle proposé pour modeliser les charges stockés dans la diode. a) Circuit de Simulation b) Formes d'ondes obtenues par simulation

Pour $t_0 < t < t_0+t_s$, la diode est toujours passante et le courant I_d est donné par le courant circulant dans les trois éléments L_D, R_D et K_d :

$$I_D = I_{L_D} + I_R + K_D \cdot V_{L_D} \qquad (7)$$

En développant l'équation (7) nous pouvons déterminer la constante K_d pour atteindre le courant de recouvrement I_{rr} lors du blocage de la diode. Cette constante peut être trouvée en respectant la formule ci-dessous :

$$K_d = \frac{I_{rr}}{L_d \frac{dI_d}{dt}} \left(1 - \exp\left(\frac{-I_0 - I_{rr}}{L_d \frac{dI_d}{dt}\left(K_d + \frac{1}{R_D L_d} \right)} \right) \right)^{-1} \qquad (8)$$

Pour $t_0+t_s < t < t_0+t_{rr}$ la diode est bloquée, le courant I_d vaut :

$$I_d = -I_{rr} \exp\left(-\frac{R_D (t - t_s)}{L_D} \right) \qquad (9)$$

Pour déterminer le temps de décharge, on prend $I_d = I_{rr}/10$ qui correspond par définition à $t = t_0+t_{rr}$. On obtient alors :

$$\frac{L_D}{R_D} = \frac{t_{rr} - t_s}{\ln(10)} = \frac{1}{\ln(10)} \left(t_{rr} - I_{rr} \cdot \left(\frac{dI_d}{dt} \right)^{-1} \right) \qquad (10)$$

Le modèle dépendant de deux paramètres L_D/R_D et K_d, l'inductance peut être choisie arbitrairement à 1pH, par exemple. La très faible valeur de L_D implique une tension négligeable à ses bornes par rapport aux autres tensions du circuit.

Les spécifications techniques des fabricants donnant généralement deux des trois paramètres I_{rr}, t_{rr} et Q_{rr}, le modèle est mis en œuvre grâce à la relation qui lie I_{rr}, t_{rr} et Q_{rr}, donnée ci-dessous et dans [16] :

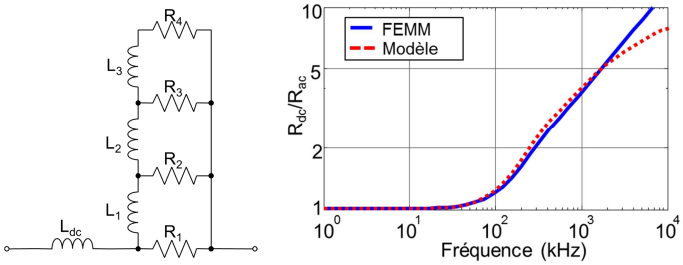
$$\left(\frac{1}{2} - \frac{1}{\ln(10)} \right) \left(\frac{dI_d}{dt} \right)^{-1} I_{rr}^2 + \frac{t_{rr}}{\ln(10)} I_{rr} - Q_{rr} = 0 \qquad (11)$$

3.4 Modélisation de la Maille de Commutation

Pour des commutations très rapides (di/dt importants), les inductances du boitier et celles de la maille de commutation ont

des conséquences importantes dans le circuit de commutation [1]. Le routage de la partie puissance est important pour réduire les mailles de commutation et donc réduire les inductances parasites.

Au sein des pistes en cuivre du circuit imprimé, deux principaux phénomènes interviennent sur la conductivité : les effets de peau et les effets de proximité. Pour modéliser ces phénomènes, on utilisera un modèle donnant la variation de la résistance avec la fréquence, Fig. 8a, ce modèle est décrit en [17] pour un conducteur rond. Les inductances L_1, L_2 et L_3 se comportent approximativement comme des interrupteurs selon la fréquence.

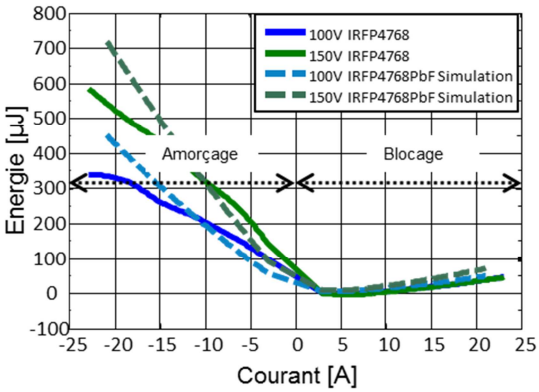


a) b)

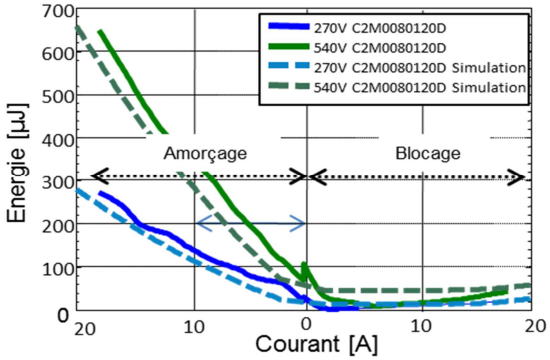
Fig. 8 : Modelisation de l'effet d'augmentation de la resistance avec la fréquence a) Modèle de simulation b) Comparaison entre le modèle aux eléments finis et le modèle de simulation en fonction de la fréquence

3.5 Resultats

Le banc de test développé dans le Chapitre 2 a permis d'évaluer un certain nombre de semi-conducteurs. Nous présentons à la Fig. 9 deux transistors testés avec leurs résultats de simulation respectifs. Le premier est un composant MOSFET Si 250V et le deuxième un MOSFET SiC 1200V. Nous trouvons une forte corrélation entre les énergies de simulation et celles mesurées. Les différences entre les énergies à l'amorçage et au blocage sont retrouvées de manière correcte par la simulation. Les modèles de simulation semblent donc pouvoir indiquer une tendance correcte et, même si il faut rester prudent dans ce domaine, ils pourront être utilisés dans des phases de conception du convertisseur, notamment pour une pré-évaluation d'un composant dont la notice constructeur manque de données précise sur les pertes.



a)



b)

Fig. 9 : Energies de commuitation mésurées et simulées en fonction du courant et de la tenson V_{ds} a) MOSFET Si 250V b) MOSFET SiC 1200V

4. EXEMPLES DE REALISATIONS A BASE DE COMPOSANTS GAN

Les associations série et parallèle constituent un degré de liberté important pour élargir le domaine d'application d'un composant, ou pour élargir la palette des composants pouvant satisfaire à une application donnée [18]. Différents exemples de réalisation utilisant des transistors GaN seront décrits pour illustrer cette possibilité.

Les transistors à base de Nitrure de gallium (GaN) apparaissent comme un potentiel candidat pour remplacer, dans un futur proche, les composants à base de Si, permettant ainsi d'améliorer le compromis densité de puissance / efficacité. Contrairement aux transistors silicium, qui est une technologie mature, les premiers transistors HEMT GaN disponibles dans le commerce sont encore bien en dessous de leurs limites théoriques [19]. Néanmoins, les transistors GaN offrent déjà une meilleure figure de mérite $(Q_{GD} + Q_{GS}) \times R_{DSON}$ et $Q_G \times R_{DSON}$ que les meilleurs transistors silicium [19]. Cela suggère que des convertisseurs statiques à haut rendement et très compacts [20] peuvent être réalisés avec les transistors de puissance GaN récemment introduits sur le marché, malgré leurs faibles calibres en tension (<200V) et en courant (<33A_{DC}) à l'heure actuelle.

4.1 Mise en parallèle de composants de puissance GaN

Pour contourner les faibles calibres en courant des composants GaN, nous nous sommes intéressés à la mise en parallèle d'interrupteurs pour créer des interrupteurs ayant un plus fort calibre en courant [21]. Pour cela, nous avons conçu trois différentes cartes comportant : un, deux et quatre composants GaN en parallèle, voir Fig. 10 a) b) et c). Chaque carte est contrôlée par un seul circuit d'attaque de grille, LM5113, de Texas Instruments®. La première carte emploie des composants EPC1001, tandis que la configuration 2 et 3 emploie des composants EPC2001, tous les deux avec des calibres de tension de 100V.

Toutefois, deux types d'inductances parasites ont un impact significatif sur les performances des transistors et leur fonctionnement : l'inductance commune au circuit de puissance et de commande, $L_{GS.}$ et l'inductance propre du circuit de puissance L_{DG} [19]. La première induit une tension grille-source, lors de transitions rapides de courant, opposée à

la tension grille-source appliquée par la commande, et limitant ainsi la vitesse de commutation du transistor [22].

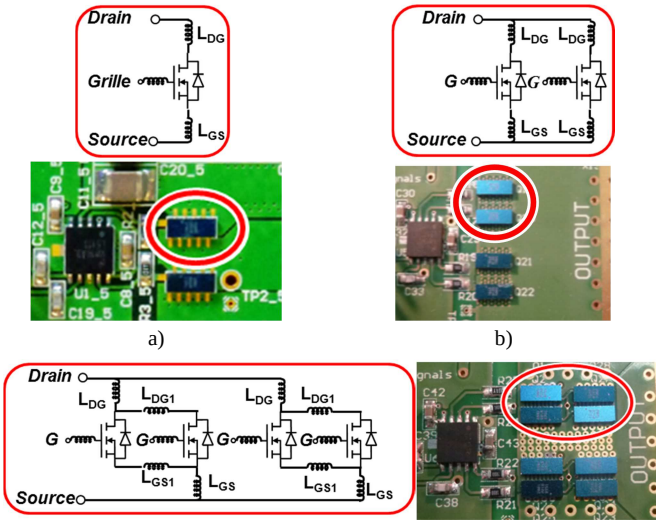


Fig. 10 : Différentes cartes développées pour la mesure des pertes par commutation avec des composants GaN ; a) Configuration 1 : Un GaN par interrupteur ; b) Configuration 2 : Deux GaN en parallèle par interrupteur ; c) Configuration 3 : Quatre GaN en parallèle par interrupteur.

La première configuration, Fig. 10 a), utilise deux cellules de commutation de la carte cinq phases présentée plus loin dans la Fig. 12, avec les composants EPC1001. Cette carte possède les plus faibles inductances parasites des trois cartes (estimation de l'inductance de maille de puissance à partir de relevés expérimentaux égale à 0,52nH). La deuxième configuration, Fig. 10 b), possède deux transistors en parallèle. Malgré des efforts particuliers consentis au routage, cette configuration présente de plus grandes inductances parasites que la première configuration. Finalement, la troisième configuration Fig. 10c, présente quatre transistors en parallèle. Cette carte a été développée avec une technologie standard de PCB ayant des vias de 250µm et une pastille de 500µm. Cette technologie ne permet pas une connexion symétrique des pistes de cuivres reliant le drain et la source de tous les transistors placés côte à côte [24]. En conséquence, la disposition des transistors sur la carte doit être modifiée (par rapport à celle de la configuration 2), ce qui provoque une asymétrie des inductances pour chacun des transistors.

Afin d'illustrer les difficultés liées à l'influence des paramètres externes au composant, nous présenterons les résultats de mesures de pertes en commutation réalisées pour les trois cellules de commutation à la Fig. 11. Les inductances parasites asymétriques de la Config. 3 sont plus élevées que celui de la Config. 1 et Config. 2 et les résultats expérimentaux montrent des pertes de commutation plus élevées, effet déjà observé pour une seule cellule de commutation dans [23]. La configuration avec un seul transistor présente des énergies de commutation au blocage supérieur à la configuration avec deux transistors, car le temps mort de la première configuration est de 26ns tandis que le temps morts de la deuxième configuration est de 5ns. Nous notons aussi que les énergies à l'amorçage sont toujours supérieures aux énergies au blocage caractéristique qui peut être mise à profit afin de réduire les pertes par commutation comme cela est développé par la suite.

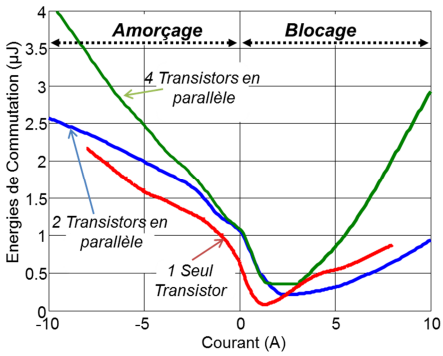


Fig. 11 : Énergies de commutation pour un seul transistor mesurées sous une tension de 28V, dans les trois configurations.

4.2 *Mise en parallèle de cellules de commutation avec GaN*

Une autre possibilité pour gérer des courants plus élevés que les capacités actuelles des composants GaN disponibles dans le commerce est la parallélisation de plusieurs cellules de commutation [25]. Cette voie permet à chaque composant d'atteindre sa meilleure performance en commutation. De plus, la topologie multicellulaire permet d'augmenter la fréquence du courant d'entrée et de sortie et ainsi réduire les ondulations de tension avec des condensateurs de filtrage de même valeur. Pour réaliser un convertisseur intégré, les inductances de sortie ont été couplées et intégrées dans le PCB (Transformateur Inter-Cellules, *ICT*), voir Fig. 12. Le convertisseur a été testé en mode abaisseur avec une tension d'entrée de 48V et un courant de sortie maximal de 86A.

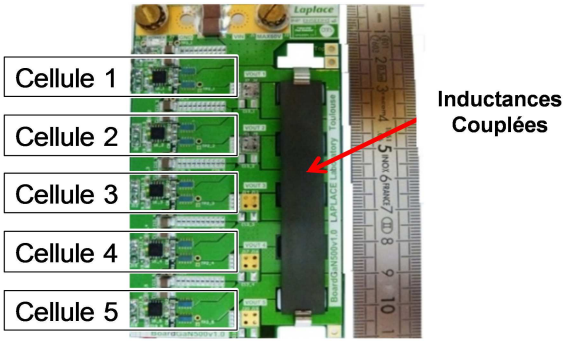


Fig. 12 : (a) Carte avec cinq phases en parallèle à travers des inductances magnétique couplées et en utilisant des composants GaN EPC 100V (poids: carte 22g, ICT: 29g).

Les formes d'ondes expérimentales obtenues pour une conversion 48V à 24V à puissance maximale (1.8kW) sont présentées à la Fig. 13. Le courant de sortie présente une fréquence apparente de 1,5 MHz, soit 5 fois la fréquence de découpage. En raison du faible coefficient de couplage entre les phases des transformateurs inter-cellules, l'ondulation du courant de chaque phase est à la fréquence de découpage, au lieu d'être à cinq fois cette fréquence comme elle le serait avec un ICT classique fortement couplé [8].

L'ondulation maximale de courant de phase est égale à 10.7A, qui représente une ondulation de courant relative de 76%. Grace à l'entrelacement des ordres de commande, l'ondulation relative du courant de sortie est inférieure à 1%. La large ondulation du courant nous permet d'amorcer un courant au beaucoup plus petit qu'au blocage, cela réduire les pertes

dans les composants de puissance, car les énergies au blocage sont inférieures aux énergies à l'amorçage, voir Fig. 11.

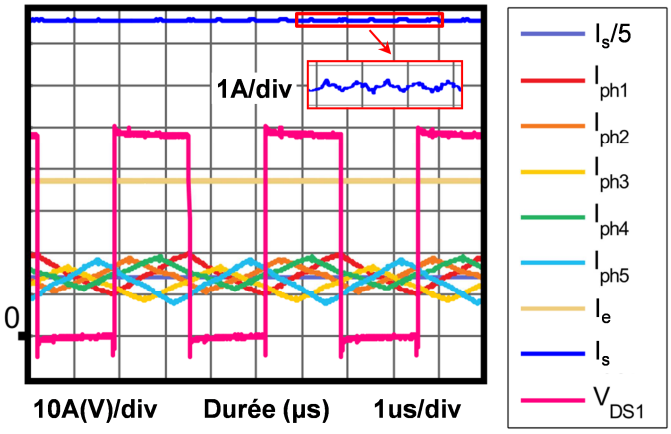


Fig. 13 : Formes d'ondes experimentales: Entrée $48V_{DC}$ / Sortie $24V_{DC}$ (P_e = 1842W, P_s = 1792W, $f_{déc}$ = 300kHz, $f_{IS\ effective}$ = 1.5MHz, $t_{temps\ mort}$ = 15ns, $<I_{ph1}>$ = 15.8A, $<I_{ph2}>$ = 15.6A, $<I_{ph3}>$ = 13.5A, $<I_{ph4}>$ = 16.1A, $<I_{ph5}>$ = 14.1A)

Les rendements théoriques et expérimentaux sont présentés à la Fig. 14. Le rendement expérimental est basé sur la mesure de la puissance de sortie / entrée. Les rendements théoriques sont calculés à partir des énergies de commutation acquises par la méthode décrite dans le Chapitre 2. Les densités de flux magnétique ont été obtenues à partir d'un modèle aux réluctances et les pertes ont été calculées en utilisant le modèle IGSE.

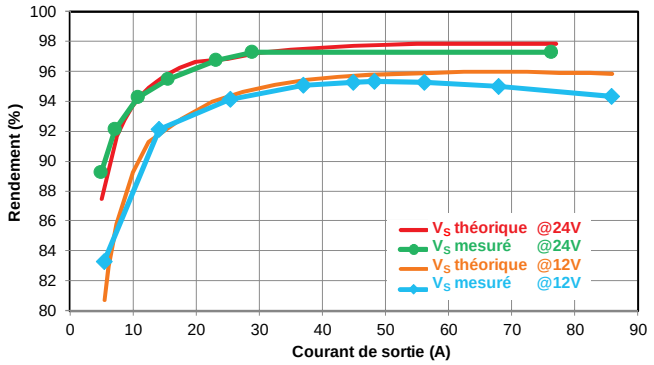


Fig. 14 : Rendement Theorique (theo) et mesuré pour differentes tensions de sortie lors d'une variation du courant de sortie. ($V_{entrée}$ = 48V, $f_{découpage}$ =300kHz, temps mort = 15ns)

4.3 *Mise en série de cellules de commutation avec GaN – Flying cap*

Une solution pour augmenter la tenue en tension d'un convertisseur est d'employer une topologie multiniveaux série [26]. Sur la Fig. 15a, nous présentons le schéma de principe d'un convertisseur DC-DC à capacités flottantes ou '*Flying Cap*' trois niveaux utilisant des composants GaN 40V.

La carte de puissance a été conçue avec des composants GaN 40V où chaque driver contrôle deux composants de puissance qui ne sont pas de la même cellule de commutation. Ce choix permet la réduction des inductances parasites du circuit de commande, voir Fig. 15b.

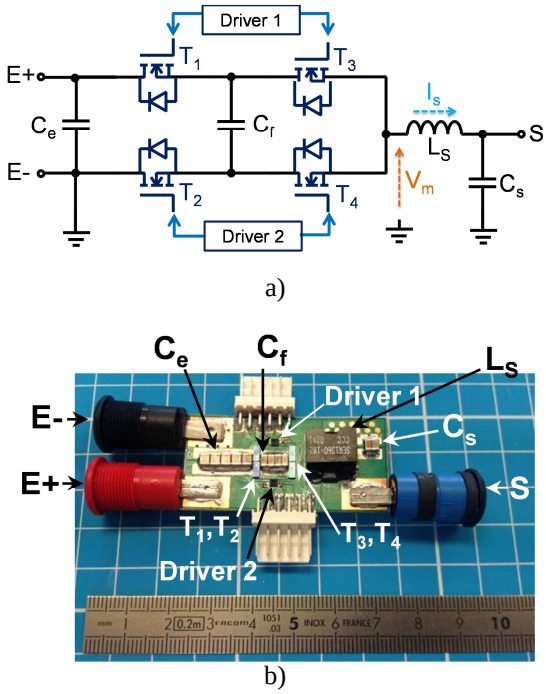


Fig. 15 : Convertisseur 'Flying Cap' trois niveaux. a) Schéma de principe b) Carte de puissance

Les formes d'onde expérimentales sont présentées Fig. 16. La tension au point milieu (V_m) est comprise entre 40V et 20V et sa fréquence est de 200kHz, soit deux fois la fréquence de découpage de chaque interrupteur.

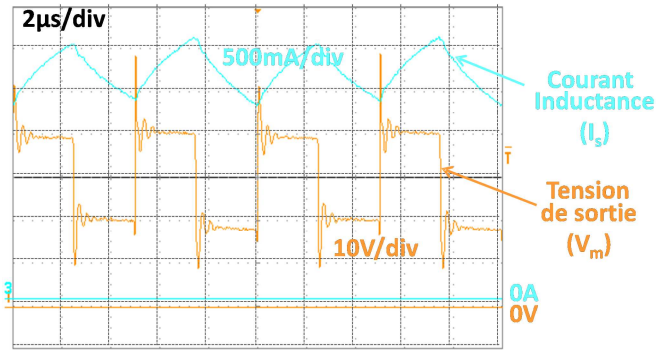


Fig. 16 : Formes d'ondes experimentales: Entrée $40V_{DC}$ / Sortie $30V_{DC}/2.75A_{DC}$. Fréquence de commutation 100kHz, frequence du courant de sortie 200kHz.

4.4 *Convertisseur à résonance avec GaN*

Les dispositifs de décharge à barrière diélectrique (DBD) sont aujourd'hui largement utilisés pour réaliser la génération de plasmas froids à pression atmosphérique [27]. Les applications industrielles des DBD s'étendent dans divers domaines industriels, tels que le traitement de surface, la décontamination, la fabrication de semi-conducteurs, l'éclairage, en particulier la génération de rayons UV.

Dans certains dispositifs comme les lampes DBD excimère, le premier allumage nécessite une tension très supérieure que la tension de claquage en régime stationnaire. Le dispositif utilisé est caractérisé par une tension de seuil de 3000V pour le premier claquage et d'une tension de seuil de 1100V en

régime stationnaire, la conception du convertisseur doit prendre en compte le pire des cas [28]. Les dispositifs DBD doivent être alimentés par des sources de courant alternatif en raison de la présence des barrières diélectriques. Un élément capacitif non linéaire est utilisé pour modéliser électriquement ce dispositif [29]. L'élément capacitif du dispositif alimenté dans cette étude possède une valeur de 16pF avant l'établissement de la décharge et 75pF une fois que le dispositif est allumé.

La puissance injectée dans les dispositifs DBD peut être approximée par :

$$P_{dbd} = \pi \cdot C_{gaz} \cdot V_{th} \cdot \hat{V}_{inv} \cdot f \qquad (12)$$

où C_{gaz} est la valeur de la capacité structurelle de l'espace gazeux du dispositif, V_{th} est la tension de claquage du dispositif, V_{inv} est l'amplitude du premier harmonique de la tension d'alimentation et f la fréquence d'alimentation. Ainsi, pour augmenter la puissance injectée, nous pouvons augmenter la tension d'alimentation ou augmenter la fréquence.

Ici, nous avons choisi d'alimenter le dispositif avec une alimentation à résonance en profitant de l'élément capacitif du dispositif DBD. Pour contourner la non-linéarité de la capacité du dispositif, une commande de poursuite de la fréquence de résonance a été mise en place, voir Fig. 17. La partie puissance est réalisée avec deux phases de la carte cinq phases décrite à la Fig. 12, les travaux complets de cette application sont décrits dans [28].

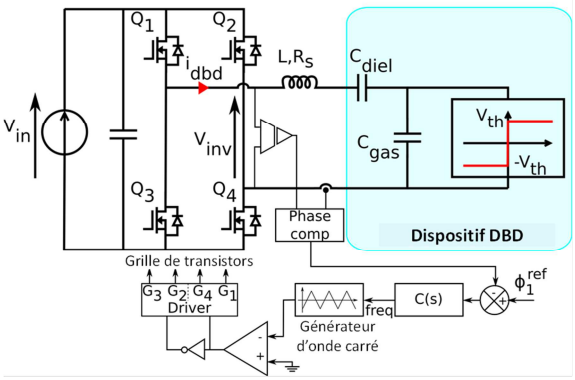


Fig. 17 : Schéma de principe de l'alimentation à resonance avec régulation de la fréquence de découpage.

Afin de guider le choix des transistors de puissance, une comparaison de plusieurs interrupteurs est donnée à la Fig. 18 utilisant la méthode d'estimation des pertes développée dans le chapitre 3. La comparaison est effectuée à une puissance de sortie constante égale à 66 W. L'équation (12) montre que la puissance injectée est proportionnelle au produit $V_{in} \cdot f$. Par conséquent, la tension d'entrée V_{in} évolue en $1/f$, afin de garantir une puissance constante dans le dispositif DBD. En outre, le courant efficace doit augmenter proportionnellement à f. La Fig. 18 montre que, pour cette application, les dispositifs constitués de GaN sont de bons candidats face aux meilleurs transistors MOSFETs Si.

Les formes d'ondes expérimentales sont présentées à la Fig. 19. La fréquence de fonctionnement est de 781 kHz, et la puissance injectée est de 39 W.

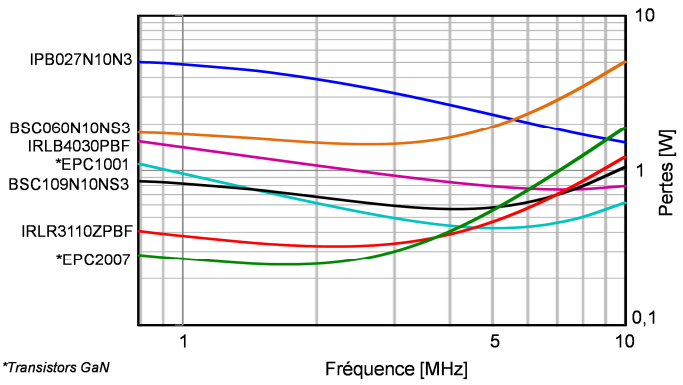


Fig. 18 : Pertes des transistors 100V en fonction de la fréquence. Les paramètres V_{in} et i_{rms} changent avec la valeur de fréquence pour assurer une puissance constante de 66 W. Tous les composants sont des dispositifs MOSFET Si exceptés le EPC1001 et le EPC2007 qui sont des HEMT GaN.

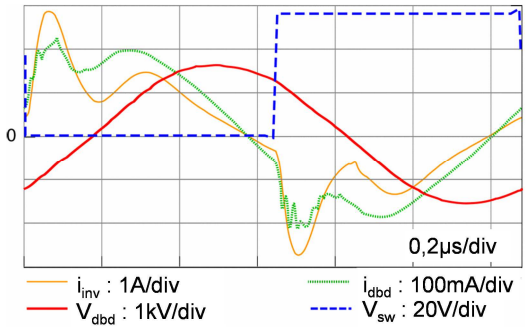


Fig. 19 : Formes d'ondes experimentales pour une tension Vin = 55V

5. Conclusion

Compte tenu des dimensions des composants GaN EPC, de leur vitesse de commutation et de leur sensibilité à l'inductance de maille, la méthode d'opposition semble être la seule manière de mesurer les pertes avec une précision suffisante. Cette méthode a dû être adaptée pour permettre la mesure séparée des pertes à l'amorçage et au blocage, et pour imposer la température de jonction. La réalisation d'un banc de mesure de pertes par commutation a constitué un investissement non négligeable, mais le savoir-faire acquis et les pertes par commutations mesurées ont permis de concevoir, d'une façon précise, divers convertisseurs à base de composants HEMT GaN. Ce banc de test est, d'autre part, compatible avec d'autres technologies de semi-conducteurs tels que les MOSFETs Si et SiC.

L'estimation des pertes par commutation en utilisant une simulation automatisée de la cellule de commutation a donné des résultats proches de la réalité dans le cas considéré, mais il est difficile d'avoir une réponse générale quant à la validité de cette approche. Cette estimation pourra être utilisée dans des phases de conception du convertisseur, notamment pour une pré-évaluation d'un composant dont la notice constructeur manque de données précise sur les pertes.

Diverses applications utilisant des composants GaN ont été présentées. Les applications des Chapitre 4.2 et Chapitre 4.3 ont montré que, malgré les faibles calibres en tension et en

courant de ces composants, les topologies multiniveaux permettent d'élargir leur domaine d'application.

La première application présentée illustre les difficultés de parallélisation de ces composants en montrant quantitativement la diminution de la performance en dynamique lors de la parallélisation de plusieurs composants, ces travaux sont aussi détaillés dans [21]. La deuxième application montre comment contourner les difficultés de la parallélisation directe des composants en choisissant une topologie multicellulaire, ces travaux sont aussi détaillés dans [19] et [25]. La troisième application amène à une topologie à condensateur flottant qui permet d'atteindre des tensions de conversion supérieures au calibre des composants, cette application est détaillée dans [26]. La dernière application démontre la faisabilité des alimentations à résonance à haute fréquence et haute tension avec des composants GaN afin d'alimenter les dispositifs de décharge à barrière diélectrique, les travaux sont détaillés en [28].

Finalement, les composants GaN possèdent des temps de commutation extrêmement courts : d'une part les grands dv/dt (quelques dizaines de volts en moins de 5ns) provoquent des problèmes de compatibilité électromagnétique qui devront être plus profondément étudiés dans des travaux futurs, d'autre part les grands di/dt augmentent fortement le niveau d'exigence quant au routage (réduction des inductances parasites), des cartes de puissance et lui confère donc un rôle prépondérant dans la procédure de dimensionnement

6. REFERENCES

[1] T. Meade, D. O'Sullivan, R. Foley, C. Achimescu, M.G. Egan, P. McCloskey, « Parasitic inductance effect on switching losses for a high frequency Dc-Dc converter », Twenty-ThirdAnnual IEEE APEC, pp.3-9, Fev. 2008.

[2] Chen Zheng, D. Boroyevich, R. Burgos, F. Wang, "Characterization and modeling of 1.2 kv, 20 A SiC MOSFETs," IEEE ECCE, pp.1480,1487, 20-24 Sept. 2009.

[3] Chucheng Xiao, Gang Chen, W.G. Odendaal, « Overview of power loss measurement techniques in power electronics systems », 37th IAS Annual Meeting Industry Applications Conference, vol.2, pp.1352-1359, Oct. 2002.

[4] F. Forest, J.-J. Huselstein, S. Faucher, M. Elghazouani, P. Ladoux, T.A. Meynard, F. Richardeau, C. Turpin, « Use of opposition method in the test of high-power electronic converters », IEEE Transactions on Industrial Electronics, vol.53, no.2, pp.530-541, April 2006.

[5] Ladoux P., Blaquiere J. M., Alvarez S., Carroll E., Streit P., « Test bench for the characterisation of experimental low voltage» IGCTs , IEEE PESC 04. vol.4, pp. 2937- 2942, Vol.4, 2004.

[6] Von Bloh J., De Doncker R. W.: «Characterizing medium-voltage high-power devices under conventional and soft-switching conditions», IEEE IAS 1999, vol.1, pp.373-378, 1999.

[7] Vallon J.: «Introduction à l'étude de la fiabilité des cellules de commutation à IGBT sous fortes contraintes», Ph.D. thesis, INP Toulouse, France.2003.

[8] Cougo B., Costan V., Meynard T., Forest F., Laboure E.: «A new intercell transformer for interleaved converters», EPE 2009, Sept. 2009.

[9] Turpin C., Deprez L., Forest F., Richardeau F., Meynard T.: « A new ZVS imbricated cell multilevel inverter with auxiliary resonant commutated poles», IEEE PESC 2001, vol.2, pp.1159-1164, 2001.

[10] Medici «two dimensional Device Simulation Program», User Manual, 4.1 ed., Avant Corporation, 2005

[11] J. WANG, H. CHUNG, and T. LI : «Characterization and Experimental Assessment of the Effects of Parasitic Elements on the MOSFET Switching Performance», in Power Electronics, IEEE Transactions on 2010

[12] Rodríguez, M.; Rodríguez, A.; Miaja, P.F.; Lamar, D.G.; Zúniga, J.S., «An Insight into the Switching Process of Power MOSFETs: An Improved Analytical Losses Model, » *Power Electronics, IEEE Transactions on* , vol.25, no.6, pp.1626,1640, June 2010

[13] Ren Y., Xu M., Zhou J., Lee F.C : « Analytical loss model of power MOSFET», Power Electronics, IEEE Transactions on , vol.21, no.2, pp.310,319, March 2006

[14] Zhiliang Zhang; Eberle, W.; Zhihua Yang; Yan-Fei Liu; Sen, P.C., «Optimal Design of Resonant Gate Driver for Buck Converter Based on a New Analytical Loss Model», *Power Electronics, IEEE Transactions on* , vol.23, no.2, pp.653,666, March 2008

[15] Robert Beach, Aydin Babakhani and Robert Strittmatter: «Circuit Simulation Using EPC Device Models»; APPLICATION NOTE, Efficient Power Conversion Corporation,

[16] Courtay A., «MAST Power Diode and Thyristor Models Incluing Automatic Parameter Extraction», SABER User Group Meeting

[17] Kim, S.; Neikirk, D.P. : « Compact equivalent circuit model for the skin effect» , *Microwave Symposium Digest, 1996., IEEE MTT-S International* , vol.3, no., pp.1815,1818 vol.3, 17-21 June 1996

[18] Meynard, T. A.; Foch, H., «Multi-level conversion: high voltage choppers and voltage-source inverters», *Power Electronics Specialists Conference, 1992. PESC '92 Record., 23rd Annual IEEE* , vol., no., pp.397,403 vol.1, 29 Jun-3 Jul 1992

[19] Videau N., «Convertisseurs continu-continu non isolés à haut rapport de conversion pour Piles à Combustible et Electrolyseurs - Apport des composants GaN» Ph.D. thesis, INP Toulouse, France.2014

[20] Reusch, D.; Lee, F.C.; Gilham, D.; Yipeng Su, «Optimization of a high density gallium nitride based non-isolated point of load module», *Energy Conversion Congress and Exposition (ECCE), 2012 IEEE* , vol., no., pp.2914,2920, 15-20 Sept. 2012

[21] Cougo, B.; Schneider, H.; Brandelero, J.; Meynard, T., «Accurate switching energy estimation of parallel eGaN FETs for modern aircraft applications», *Wide Bandgap Power Devices and Applications (WiPDA), 2013 IEEE Workshop on* , vol., no., pp.108,111, 27-29 Oct. 2013

[22] Yang, B.; Zhang, J., «Effect and utilization of common source inductance in synchronous rectification», *Applied Power Electronics Conference and Exposition, 2005. APEC 2005. Twentieth Annual IEEE* , vol.3, no., pp.1407,1411 Vol. 3, 6-10 March 2005

[23] Reusch, D.; Strydom, J., «Understanding the Effect of PCB Layout on Circuit Performance in a High Frequency Gallium Nitride Based Point of Load Converter», *Power Electronics, IEEE Transactions on* , vol.PP, no.99, pp.1,1, 0

[24] A. Lidow, J. Strydom, M. de Rooij, and Y. Ma, «GaN Transistors for Efficient Power Conversion," Power Conversion Publications, 2012

[25] Videau, N.; Meynard, T.; Bley, V.; Flumian, D.; Sarraute, E.; Fontes, G.; Brandelero, J., «5-phase interleaved buck converter with gallium nitride transistors», *Wide Bandgap Power Devices and Applications (WiPDA), 2013 IEEE Workshop on* , vol., no., pp.190,193, 27-29 Oct. 2013

[26] Goualard, O.; Videau, N.; Doan, T.B.; Bley, V.; Lebey, T.; Meynard, T.; «Integrated screen printed capacitors in a GaN DC-DC converter allowing double side cooling», *Electronics System-Integration Technology Conference, 2014. ESTC 2014. Sept. 2014*, unpublished

[27] U. Kogelschatz, «Dielectric-barrier discharges: Their history, discharge physics, and industrial applications», Plasma Chemistry and Plasma Processing, vol. 23, pp. 1–46, 2003, 10.1023/A:1022470901385. [Online]. Available: http://dx.doi.org/10.1023/A:1022470901385

[28] Bonnin, X.; Brandelero, J.; Videau, N.; Piquet, H.; Meynard, T., «A High Voltage High Frequency Resonant Inverter for Supplying DBD Devices with Short Discharge Current Pulses», *Power Electronics, IEEE Transactions on* , vol.29, no.8, pp.4261,4269, Aug. 2014

[29] R. D´ıez, J. Salanne, H. Piquet, S. Bhosle, and G. Zissis, «Predictive model of a dbd lamp for power supply design and method for the automatic identification of its parameters», The European Physical Journal Applied Physics, vol. 37, pp. 307–313, 2007.