



**HAL**  
open science

## Conception de VCOs 15 GHz à très faible bruit de phase intégrés sur technologie BiCMOS SiGe 0,25 $\mu$ m

Jérémy Hyvert, Jean-Marie Paillot, David Cordeau, Pascal Philippe

### ► To cite this version:

Jérémy Hyvert, Jean-Marie Paillot, David Cordeau, Pascal Philippe. Conception de VCOs 15 GHz à très faible bruit de phase intégrés sur technologie BiCMOS SiGe 0,25 $\mu$ m. JNM 2013, May 2013, Paris, France. pp.J2-DA-P10. hal-00824592

**HAL Id: hal-00824592**

**<https://hal.science/hal-00824592>**

Submitted on 22 May 2013

**HAL** is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Copyright

## Conception de VCOs 15 GHz à très faible bruit de phase intégrés sur technologie BiCMOS SiGe 0,25µm

Jérémy Hyvert<sup>1,2</sup>, Jean Marie Paillot<sup>1</sup>, David Cordeau<sup>1</sup>, Pascal Philippe<sup>2</sup>

<sup>1</sup>Université de Poitiers – CNRS-XLIM, UMR 7252, Angoulême France

<sup>2</sup>NXP Semiconductors France, 2 Esplanade Anton Philips Campus EfiSciences, 14906 Caen  
jeremy.hyvert@gmail.com

### Résumé

Ce papier présente les résultats issus de l'étude de deux topologies d'oscillateurs contrôlés en tension entièrement intégrés sur une technologie BiCMOS SiGe:C 0,25µm, développée par NXP Semiconductors (QUBiC4X). La principale caractéristique analysée porte sur les performances en terme de bruit de phase. Les topologies retenues sont des architectures reconnues comme étant parmi les plus performantes dans les bandes L ou S. Il nous a donc semblé intéressant d'évaluer leurs performances dans la bande Ku pour laquelle les technologies III-V sont généralement utilisées.

### 1. Introduction

Les systèmes de radiocommunications point-à-point et les communications par satellite de type VSAT fonctionnant en bande Ku utilisent des modulations complexes à haute efficacité spectrale. Ces modulations exigent des porteuses radiofréquences de très haute pureté spectrale. De nos jours, les oscillateurs nécessaires à la génération de ces porteuses ne sont intégrables que dans des technologies III-V. À partir de certains critères de conception des VCOs à faible bruit de phase [1], l'objectif de cette étude consiste à montrer qu'il est possible de réaliser des VCOs intégrés en technologie BiCMOS ayant les performances en pureté spectrale comparables à celles obtenues avec des VCOs en technologies III-V.

### 2. Les objectifs visés

Les objectifs qui doivent être atteints pour satisfaire les systèmes de communications cités ci-dessus sont extrêmement drastiques en BiCMOS. En effet, pour des fréquences de fonctionnement comprises entre 14,30 GHz et 15,70 GHz, le niveau de bruit de phase ne doit pas excéder -79 dBc/Hz @10 kHz, -103 dBc/Hz @100 kHz et -123 dBc/Hz @1 MHz. La recherche du bruit de phase minimum étant une priorité, les résultats des études [2] et [3] seront pleinement utiles. La tension de commande des VCOs est comprise entre 0,3 et 1,9 V. Notons que ces performances doivent être maintenues dans une plage de température allant de -40 °C à +85 °C. En revanche, pour cette étude, la contrainte sur la

consommation électrique a été limitée à 325 mW. Cette valeur relativement élevée permet une certaine souplesse lors de la conception pour atteindre les très faibles niveaux de bruit de phase requis d'un point de vue système.

### 3. Les architectures retenues

Afin de répondre au mieux aux critères de faible bruit de phase, deux pistes successives ont été menées lors de cette étude :

- 1) Utiliser des architectures de VCO reconnues pour présenter un fort potentiel en terme de bruit de phase. Dans ce papier, deux architectures seront simulées.
- 2) Coupler les VCOs entre-eux.

Si un nombre élevé d'oscillateurs permet de réduire le bruit de phase, d'un point de vue « layout », un nombre de quatre oscillateurs couplés est un excellent compromis. En effet, le dessin des masques pour un nombre supérieur serait très difficile à réaliser. Il est montré dans [4] que coupler plusieurs oscillateurs permet d'améliorer les performances en terme de bruit de phase. Cette amélioration  $A$  est quantifiée et s'exprime par la relation suivante :

$$A = 10\log(N) \quad (1)$$

où  $N$  est le nombre d'oscillateurs couplés.

Dans ces conditions et d'un point de vue système, une amélioration théorique de 6 dB sur le bruit de phase pourra être obtenue par rapport aux performances fournies par un VCO seul. En contrepartie, la consommation sera multipliée par  $N$ . Le couplage s'effectue comme indiqué sur la Figure 1.

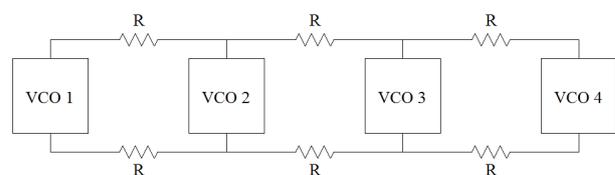


Figure 1. Schéma de principe du couplage des oscillateurs

### 3.a. Colpitts différentiel « Gm boosted » type 1 NMOS

L'architecture Colpitts différentiel « Gm boosted » type 1 NMOS est une architecture présentée dans [5] et dont le schéma est rappelé sur la Figure 2.

Pour l'étude présentée ici, les transistors NMOS  $M_1$  et  $M_2$  utilisés ont les paramètres dimensionnels suivants :  $W = 6 \mu\text{m}$ ,  $L = 0,25 \mu\text{m}$ , nombre de doigts = 2, nombre de transistors en parallèle = 10.

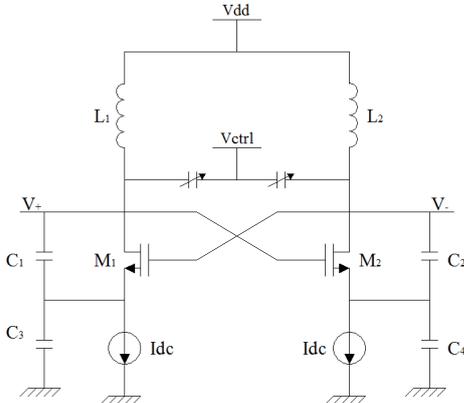


Figure 2. Schéma électrique de l'architecture Colpitts différentiel « Gm boosted » type 1 NMOS

Le résonateur utilisé est réalisé avec une inductance différentielle de 184,3 pH. Son facteur de qualité à 15 GHz est de 22,6. Les varactors (diode varicap à jonction P+/Nwell) sont quant à eux dimensionnés de telle sorte qu'ils couvrent la bande de fréquence désirée. Leur facteur de qualité est dans le pire des cas de 10,3.

Le rapport des capacités  $C_1/C_3$  et  $C_2/C_4$  (capacités MIM) joue un rôle essentiel dans les conditions de démarrage de l'oscillateur. En effet, il est montré dans [5] que le facteur d'amélioration « Gm boosted » est de  $1 + C_3/C_1$ . Il faut donc privilégier  $C_3 \gg C_1$  ( $C_4 \gg C_2$ ).

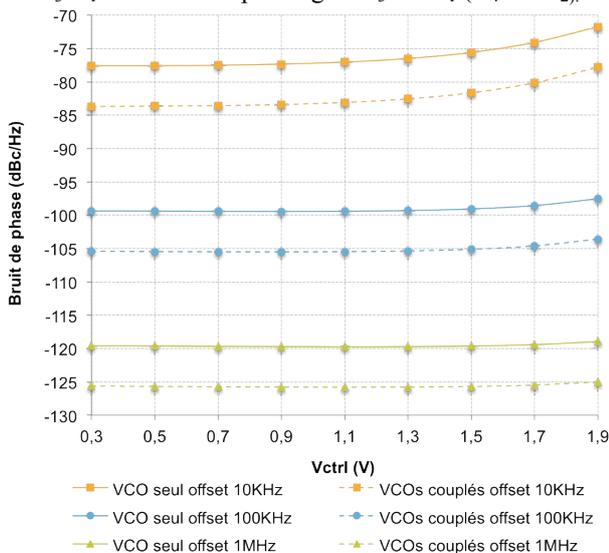


Figure 3. Bruit de phase d'un VCO seul (lignes pleines) et de 4 VCOs couplés (en pointillé) en fonction de la tension de commande  $V_{ctrl}$ , simulé à trois offset différents

La Figure 3 regroupe les niveaux de bruit de phase simulés sous Cadence avec Spectre RF pour trois valeurs d'offset différentes (toutes les simulations suivantes sont effectuées avec ce même simulateur). L'amélioration théorique montrée dans [4] est bien vérifiée.

La consommation électrique pour cette plage de commande est comprise entre 114,6 mA et 117,8 mA et la bande de fréquence couverte est de [16,04 GHz ; 17,97 GHz], comme indiqué sur la Figure 4.

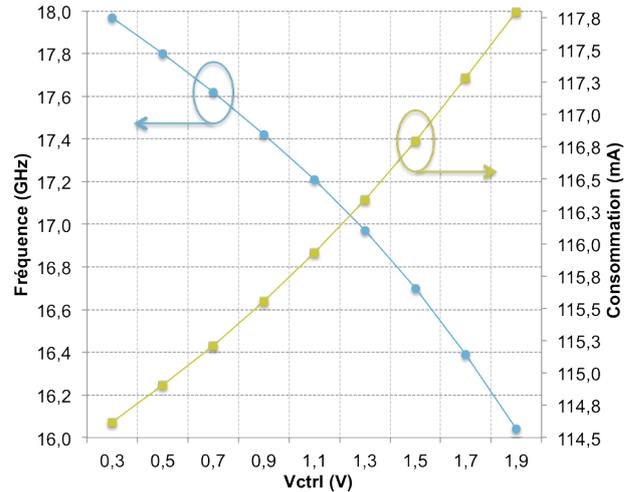


Figure 4. Fréquence d'oscillation et consommation en fonction de la tension  $V_{ctrl}$

Dans ces conditions, l'oscillateur présente alors un facteur de mérite (FOM) de -183,1 dBc/Hz. Le calcul est fait à partir de (2), donc sans prise en compte de la bande couverte par le VCO.

$$FOM = L(\Delta\omega) - 20 \log\left(\frac{\omega_0}{\Delta\omega}\right) + 10 \log\left(\frac{P_{DC}}{1mW}\right) \quad (2)$$

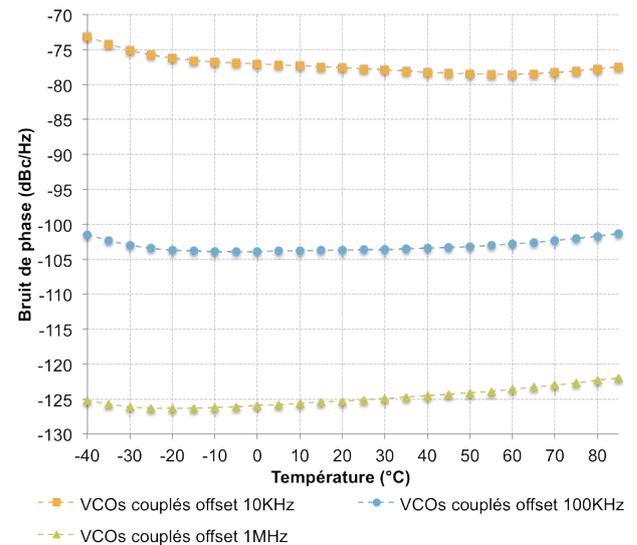


Figure 5. Bruit de phase en fonction de la température simulé à trois offset différents

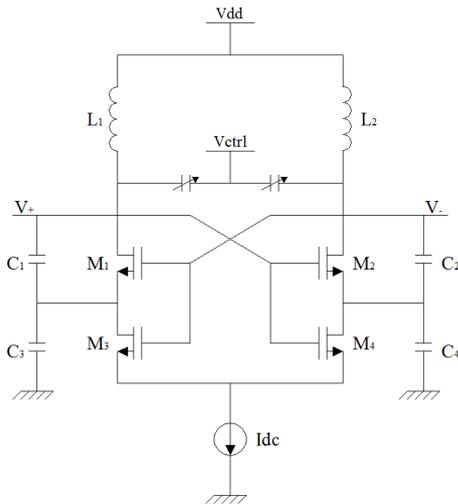
Le comportement des quatre VCOs couplés en fonction de la température est simulé sur la page

indiquée en introduction (i.e de  $-40\text{ }^{\circ}\text{C}$  à  $+85\text{ }^{\circ}\text{C}$ ) et dans le pire cas ( $V_{ctrl} = 1,9\text{ V}$ ).

Une déviation de  $-0,20\text{ mA}/^{\circ}\text{C}$  et de  $-0,7\text{ MHz}/^{\circ}\text{C}$  est simulée. Concernant le bruit de phase, on obtient une variation maximale du bruit de phase sur la plage de température de  $5,37\text{ dB @}10\text{ kHz}$ ,  $2,6\text{ dB @}100\text{ kHz}$  et  $4,3\text{ dB @}1\text{ MHz}$ . Les résultats sont présentés en Figure 5.

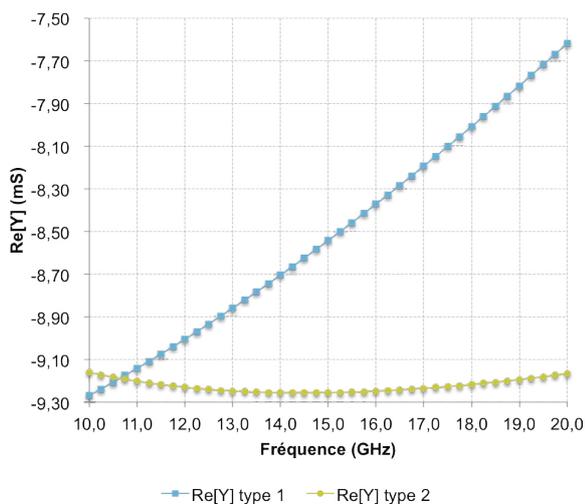
### 3.b. Colpitts différentiel « Gm boosted » type 2 NMOS

Toujours dans [5], une amélioration de la précédente version permet de combiner les deux sources de courant en une seule. Ce nouveau schéma est rappelé Figure 6.



**Figure 6. Schéma électrique de l'architecture Colpitts différentiel « Gm boosted » type 2 NMOS**

Les transistors NMOS utilisés ont les mêmes paramètres dimensionnels que précédemment à l'exception de  $M_3$  et  $M_4$  pour qui le nombre de transistors en parallèle passe à 15.

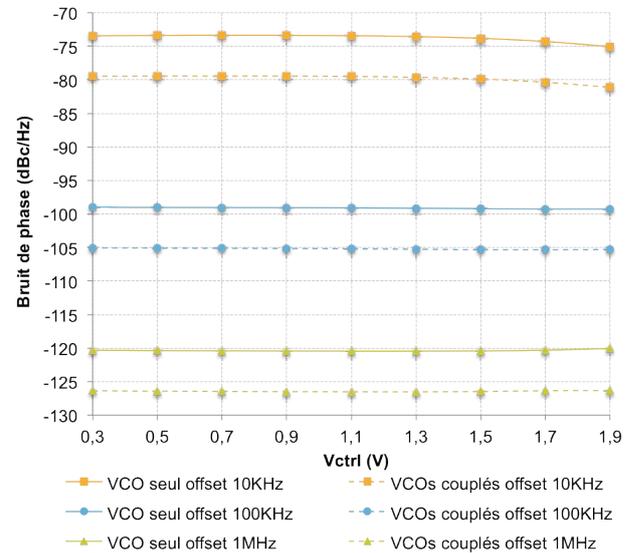


**Figure 7. Transconductances présentées au résonateur des deux architectures en fonction de la fréquence**

Cette seconde version d'oscillateur permet d'obtenir une transconductance petit signal présentée au résonateur

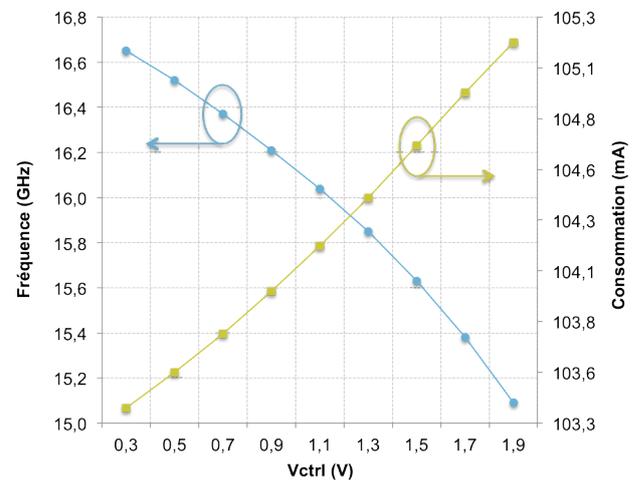
plus stable et plus forte en valeur absolue sur la gamme de fréquence par rapport à la première version. Les résultats de simulations sont présentés en Figure 7.

Les niveaux de bruit de phase sont donnés Figure 8. L'amélioration théorique montrée dans [4] est encore une fois vérifiée.



**Figure 8. Bruit de phase d'un VCO seul (ligne pleine) et de 4 VCO couplés (en pointillé) en fonction de la tension de commande Vctrl, simulé à trois offset différents**

La consommation électrique pour cette plage de commande est comprise entre  $103,4\text{ mA}$  et  $105,2\text{ mA}$  et la bande de fréquence est de  $[15,09\text{ GHz} ; 16,65\text{ GHz}]$ , comme illustré sur la Figure 9.



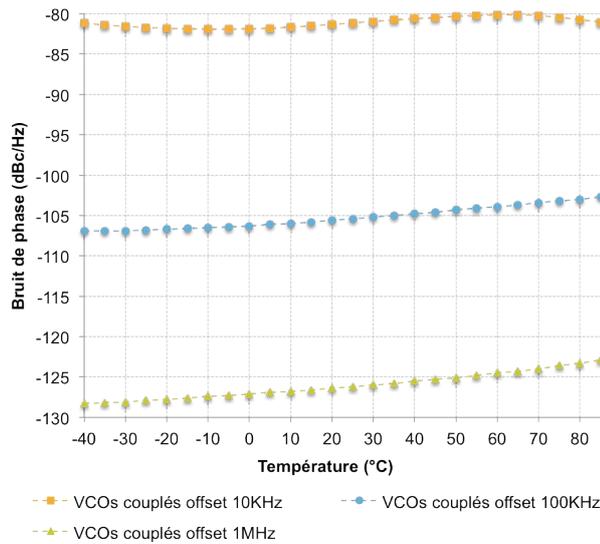
**Figure 9. Fréquence d'oscillation et consommation en fonction de la tension Vctrl**

L'oscillateur présente alors une figure de mérite (FOM) de  $-184,0\text{ dBc}/\text{Hz}$ .

Toujours sur la plage indiquée en introduction (i.e de  $-40\text{ }^{\circ}\text{C}$  à  $+85\text{ }^{\circ}\text{C}$ ) et dans le pire cas ( $V_{ctrl} = 1,9\text{ V}$ ), une déviation de la consommation et de la fréquence d'oscillation de respectivement  $-0,20\text{ mA}/^{\circ}\text{C}$  et de  $-1,01\text{ MHz}/^{\circ}\text{C}$  est observée.

La variation maximale du bruit de phase sur la plage de température est de  $1,76\text{ dB @}10\text{ kHz}$ ,  $4,2\text{ dB}$

@100 kHz et 5,4 dB @1 MHz. Les résultats sont présentés en Figure 10.



**Figure 10. Bruit de phase en fonction de la température simulé à trois offset différents**

Enfin, les résultats de simulations sont comparés dans le Tableau 1 à d'autres travaux de recherche et à un produit industriel, utilisant des technologies BiCMOS ou III-V.

Réf.	[6]	[7]	[8]	Type 1	Type 2
Année	2010	2004		2012	2012
Technologie	BiCMOS 0,13µm SiGe	BiCMOS 0,25µm SiGe STM	GaAs InGaP	BiCMOS 0,25µm SiGe:C NXP	BiCMOS 0,25µm SiGe:C NXP
Configuration	Paire croisée & microstrip	Colpitts différentiel	NC	Colpitts différentiel type 1	Colpitts différentiel type 2
Alimentation (V)	2,2	3,2	5 ou 12	2,5	2,5
PDC (mW)	22	130	860	325	300
f <sub>0</sub> (GHz)	25	21,5	15,05	17	15,8
Tuning range (%)	10	5	4,65	11,32	9,83
Bruit de phase (dBc/Hz)	-82,5 @500kHz	-113 @1MHz	-108 @100kHz	-103,59 @100kHz	-105,12 @100kHz
FOM	-162	-178	-182,2	-183,1	-184,0

**Tableau 1. Comparaison des résultats obtenus avec d'autres travaux de recherche et un produit industriel**

En comparant la version « type 2 » à la version « type 1 », on note une diminution d'environ 10% de la puissance consommée ainsi qu'une baisse du bruit de phase de 1,5 dB. Par ailleurs, les deux topologies simulées présentent une FOM et une bande couverte (« tuning range ») tout à fait corrects au vu des autres références du Tableau 1.

On notera que les performances en terme de bruit de phase ne sont pas encore au niveau de celles démontrées par les VCOs réalisés en technologie III-V comme [8] qui atteint -108 dBc/Hz @100kHz. Cependant compte tenu de la puissance consommée par les architectures simulées (trois fois moins importante que [8]), les performances sont somme toute honorables.

#### 4. Conclusion

Ce travail de simulation sous Cadence présente des résultats très encourageants pour la suite des recherches et laisse à penser que la technologie QUBiC4X

(BiCMOS SiGe:C) développée par NXP Semiconductors est capable de réaliser des performances comparables aux technologies III-V dans la bande Ku, le tout dans un environnement de développement et d'intégration moins couteux. Toutefois, des recherches similaires seront réalisées avec des transistors bipolaires et dans les bandes K et Ka avant de passer aux phases de validations expérimentales.

#### 5. Bibliographie

- [1] Philippe, P.; Bardy, S.; Wane, S.; Moreau, F.; Thomas, E.; Praamsma, L., "A low power 9.75/10.6GHz PLL in SiGe:C BiCMOS for Ku-band satellite LNBS", Microwave Integrated Circuits Conference (EuMIC), 2011 European, pp.569,572, 10-11 Oct. 2011
- [2] David Cordeau, Jean-Marie Paillot, "Minimum phase noise of an LC oscillator: Determination of the optimal operating point of the active part", AEU - International Journal of Electronics and Communications, Volume 64, Issue 9, September 2010, Pages 795-805
- [3] De Astis, G.; Cordeau, D.; Paillot, J.-M.; Dascalescu, L., "A 5-GHz fully integrated full PMOS low-phase-noise LC VCO," Solid-State Circuits, IEEE Journal of, vol.40, no.10, pp. 2087- 2091, Oct. 2005
- [4] Heng-Chia Chang; Xudong Cao; Mishra, Umesh K.; York, R.A., "Phase noise in coupled oscillators: theory and experiment," Microwave Theory and Techniques, IEEE Transactions on, vol.45, no.5, pp.604,615, May 1997
- [5] Xiaoyong Li; Shekhar, S.; Allstot, D.J., "Gm-booster common-gate LNA and differential colpitts VCO/QVCO in 0.18-µm CMOS," Solid-State Circuits, IEEE Journal of, vol.40, no.12, pp.2609,2619, Dec. 2005
- [6] Kakani, V.; Yuehai Jin; Dai, F.F., "A 25 GHz wide-tuning VCO RFIC implemented in 0.13 µm SiGe BiCMOS technology", Bipolar/BiCMOS Circuits and Technology Meeting (BCTM), 2010 IEEE, pp.5-8, 4-6 Oct. 2010
- [7] Mingquan Bao; Yinggang Li; Jacobsson, H.; , "A 21.5/43-GHz dual-frequency balanced Colpitts VCO in SiGe technology," Solid-State Circuits, IEEE Journal of, vol.39, no.8, pp. 1352- 1355, Aug. 2004
- [8] HITTITE - HMC535LP4