Université Bretagne SUD Année académique 2010/2011

RAPPORT DE STAGE

Contrôle de capteur bio-sourcés par liaison RFID



Par Johann Laurent & Hugues Gérald NONO WOUAFO, Master I SIAM

Sommaire

Sommaire 4
I. Objectif et contexte 6
1. Contexte 6
2. Méthodologie 6
II. Présentation de la technologie 7
1. Présentation sommaire des systèmes RFID 7
2. Présentation sommaire du transpondeur RFID 8
III. Contrôle de tags RFID 11
1. Descriptions des éléments du système 12
Le lecteur UM-005 12
Le tag à base du EM4102 [2] 13
Le mbed 13
2. Acquisition des données 14
IV. Conception du transpondeur RFID à capteur 16
1. Limitations 16
2. Etude sommaire des composants du transpondeur à réaliser 17
Circuit analogique 17
Circuit logique 17
3. Redressement de la tension 18
Résultats du prototype de circuit de redressement et lissage 22
Résultats de la simulation d'un redresseur à pompe de charge de Dickson 24
4. Régulation de la tension d'alimentation 26
5. Modulation 28
Etude du signal émis par le lecteur 28
Etude du signal émis par le transpondeur 29
La modulation [8] 31
6. Génération de l'horloge 38
Le trigger de Schmitt CMOS [13] 39
Résultats de simulation : 44
Division de fréquence 47
7. Fonction RESET: Power on reset (POR) [11 p37] 48
8. Récupération de l'information du capteur 49

Le convertisseur analogique-numérique 50
Intégration du capteur résistif au transpondeur RFID 51
9. Conception de la fonction logique du transpondeur 52
Conception 52
Fonctions logiques 53
10. Conception de l'antenne 56
V. Elaboration du capteur simplifié 57
VI. Bilan 59
VII. Conclusion 62
VIII. Listes des figures 63
IX. Annexe 65
1. Bibliographie 65

I. Objectif et contexte

Le projet qui nous a été confié était de concevoir un équipement muni d'un capteur sensible aux vapeurs d'éthanol et capable de fournir des informations concernant ces vapeurs à un contrôleur en utilisant une liaison non filaire.

1. Contexte

Ce projet intervient dans le cadre du projet « Eco-plastique intelligent pour le développement d'un emballage à faible empreinte environnementale pour l'alimentaire » [1]. Le but de ce projet est de concevoir un emballage plastique muni de capteurs capables d'obtenir des informations sur le produit recouvert et de les transmettre à un contrôleur. Ce projet cadre avec la conception d'un système d'acquisition multi capteurs accessibles à distance [1, p. 6] qui possède les caractéristiques suivantes :

- Acquisition des données via une liaison sans fil ;
- Correction des erreurs ;
- Traitement du signal ;
- Interprétation des données.

Le système à terme doit donc être un système (transpondeur, lecteur, Middleware) capable de récupérer des informations fiables sur des produits, de les transmettre à un contrôleur puis d'être capable de manipuler ces informations.

2. Méthodologie

Afin de répondre aux attentes, l'étude de la technologie RFID a été considérée comme étant un point fondamental car celle-ci met en œuvre des fonctionnalités ci-dessus.

Ainsi, la démarche adoptée dans le cadre de ce projet a été la suivante:

- Premièrement d'étudier les systèmes de communication RFID afin de déterminer comment fonctionnent les systèmes de communication numériques sans fil simples et ayant de fortes contraintes (surtout en terme d'occupation surfacique);
- Deuxièmement de sélectionner les fonctionnalités et donc les composants électriques de ce système afin de concevoir notre propre équipement.

Notons que nous appelons ici capteur, le transpondeur (à base de technologie RFID ou pas) et capteur résistif, le circuit électrique permettant de récupérer l'information à transmettre.

II. Présentation de la technologie

1. Présentation sommaire des systèmes RFID

Un système RFID est composé de deux équipements principaux, le transpondeur (ou tag), équipement contenant des informations et émettant ces informations lorsqu'il est interrogé, et le lecteur qui est l'équipement qui interroge le transpondeur, et qui agit en tant que contrôleur. En ce sens, le transpondeur peut être muni de capteurs permettant de récupérer des informations (pression, température, etc…) et les transmettre soit lorsqu'il est alimenté (grâce à un signal provenant du lecteur), soit grâce à une alimentation interne.

Il existe 3 principaux types de tags :

- Les tags passifs : ceux-ci sont uniquement alimentés par le signal provenant du lecteur. Lorsque le lecteur est en marche celui-ci émet un signal alternatif (généralement sinusoïdal et de fréquence précise) qui est capté par l'antenne du tag. Dès lors, la tension générée par le signal est manipulé pour devenir une tension continue qui alimentera le tag durant toute la durée de son opération jusqu'à l'émission du signal réponse. Parce qu'ils ne contiennent aucune source d'alimentation et qu'ils se contentent d'une distance d'émission très faible, les tags passifs sont les moins coûteux parmi tous les types de tags ;
- Les tags actifs : ceux-ci possèdent leur propre source d'alimentation. A cause de cela, il possède une puissance d'émission plus élevée que les tags passifs. Cependant, ils sont plus chers ;
- Les tags semi-passifs (dont les propriétés sont comparables aux tags semi-actifs) : basés sur les tags passifs, ceux-ci possèdent une batterie qui assiste le tag lorsque le signal du lecteur est faible. Ils permettent ainsi de fournir une distance de lecture plus élevée.

Il existe d'autres critères permettant de catégoriser les tags RFID. En particulier, nous pouvons citer : les modes d'accès mémoire (lecture seulement, écriture/lecture), la fréquence de communication (petites, moyennes, hautes fréquences).

Dans le cadre de ce projet, nous n'avons étudié que les tags passifs car ils sont ceux qui sont les moins coûteux tout en fournissant les fonctionnalités demandées par l'équipement à réaliser tout en ayant de bonnes performances.

2. Présentation sommaire du transpondeur RFID

Les éléments internes d'un transpondeur et leur assemblage sont intimement lié à leur fonctionnalité ainsi qu'aux différentes spécifications de la méthode de communication établies en corrélation avec les spécifications du lecteur :

- Fréquence(s) de communication (du lecteur vers le transpondeur, du transpondeur vers le lecteur);
- Mode de communication (Bidirectionnel alterné ou bidirectionnel simultané) ;
- Taille de la trame de données (émises par le transpondeur, émises par le lecteur);
- Type de contrôle de données (XOR, CRC, LRC, …);
- Type d'encodage et de modulation (NRZ, Manchester / ASK, PSK, …) ;
- Vitesse de lecture du lecteur, déterminant la durée d'un bit et la valeur de la période du top de l'horloge des circuits numériques.

Le développement d'un système RFID passe surtout par la réponse aux questions suivantes : la distance maximale de lecture des transpondeurs fixe les fréquences de communication et la nécessité de codage, la lecture simultanée de plusieurs transpondeurs indique s'il doit y avoir une gestion des collisions (gestion de l'accès au canal), l'environnement fixe le type de codage pour protéger les données contre les erreurs de transmission, de même il fixe la modulation ainsi que la méthode de contrôle des données permettant la détection et/ou la correction des erreurs.

D'autres caractéristiques, telles que la distance de lecture/écriture, l'émission d'information par la tag sans qu'il soit interrogé, les fonctionnalités en terme de stockage de l'information permettent de déterminer si oui ou non le transpondeur doit être actif ou bien passif. En effet, généralement, si la distance d'émission doit être supérieure à la normale (cas d'un transpondeur passif) ou si la fréquence d'émission du transpondeur est différente de la fréquence de réception, alors le transpondeur doit être absolument actif (muni d'une alimentation interne).

En termes de conception, il peut exister différentes mises en œuvre selon les spécifications telles que définies ci-dessus, la consommation, le type de technologie (préférence pour des circuits à transistors CMOS ou bien à diodes) et même selon le fabriquant.

Les schémas ci-dessous présentent quelques architectures de tags passifs.

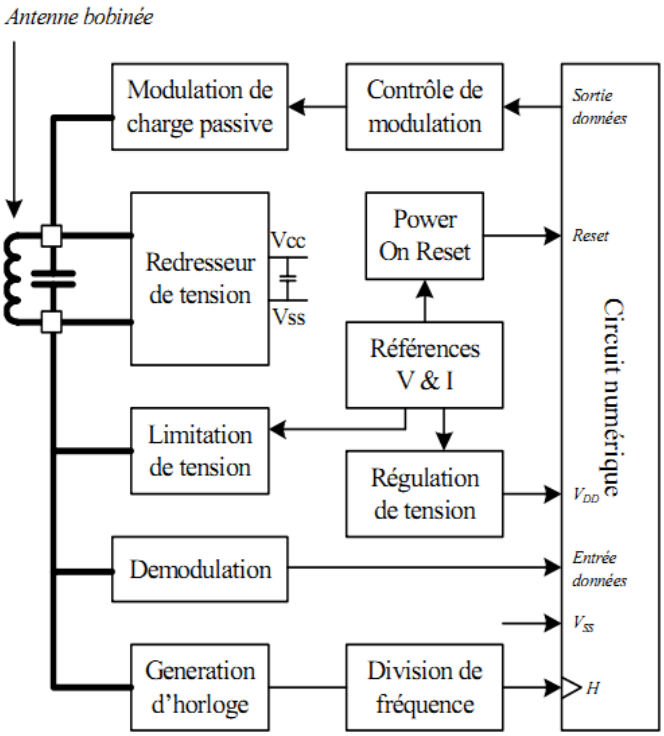


Figure 1 Exemple d'architecture d'un tag passif asynchrone [3]

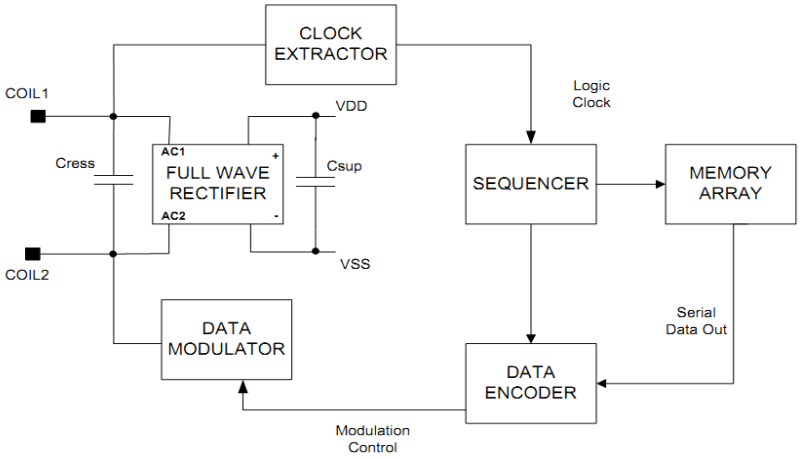


Figure 2 Architecture du tag passif EM4102 [2]

Nous constatons que ces deux architectures possèdent des fonctions communes tel que :

- L'alimentation en tension pouvant intégrer un montage redresseur (full wave rectifier) et des éléments complémentaires tels qu'un régulateur de tension et de courant, un limiteur de tension etc… ;
- La génération d'horloge (CLOCK EXTRACTOR) permet de générer une horloge afin de faire fonctionner les circuits numériques, notons que certains tags RFID dit tags asynchrones n'utilise pas d'horloge [4] ;

- La modulation (DATA MODULATOR) permettant de moduler le signal sinusoïdal par des données numériques (voir partie modulation) ;
- Et enfin la fonction numérique (SEQUENCER+MEMORY ARRAY dans le cas du EM4102) qui peut être représenté par un contrôleur manipulant une ou plusieurs mémoires. Il peut aussi intégrer un module de codage, de contrôle d'intégrité des données et un calculateur de données de contrôle.

Les trois premières fonctions sont intimement liées à l'antenne car elles permettent de pouvoir récupérer l'énergie nécessaire (alimentation en tension), la fréquence de base nécessaire au fonctionnement des circuits numériques ainsi que d'émettre des données (après modulation) provenant du circuit numérique.

Les fonctions d'un tag avec capteur et leurs principales composantes sont résumées dans le schéma suivant:

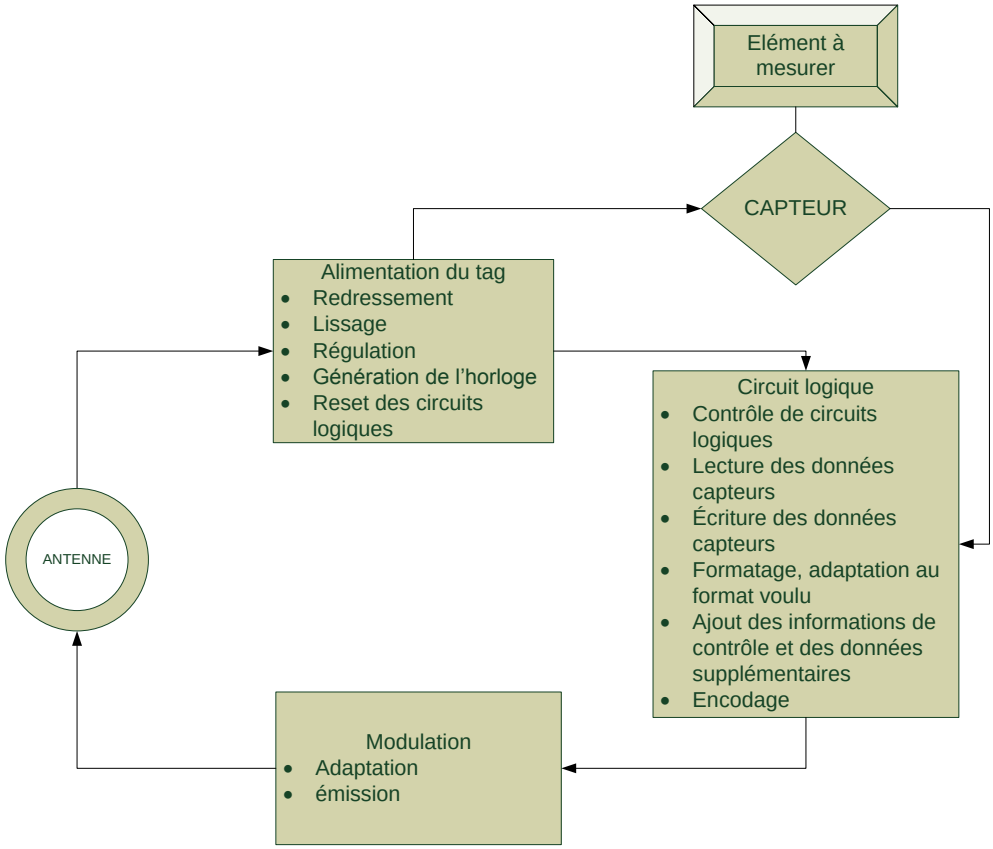


Figure 3 Fonctions à étudier et à intégrer au sein du tag avec capteur

Dans le cadre de communications RFID multi-tags, un procédé de protection des données contre l'accès multiple au canal doit être aussi mis en œuvre au sein du circuit logique.

Dans la prochaine partie de ce rapport, nous allons étudier le contrôle de transpondeur RFID avant d'aborder en profondeur la conception du transpondeur RFID à capteur.

III. Contrôle de tags RFID

Les systèmes RFID basés sur la communication entre des lecteurs et des transpondeurs doivent être connectés à un système informatique où les données récupérées des tags sont enregistrés et traités. Pour cela, des microcontrôleurs adaptés à la sortie des lecteurs RFID sont utilisés et ceux-ci réalisent la transmission des données vers les ordinateurs en utilisant une liaison.

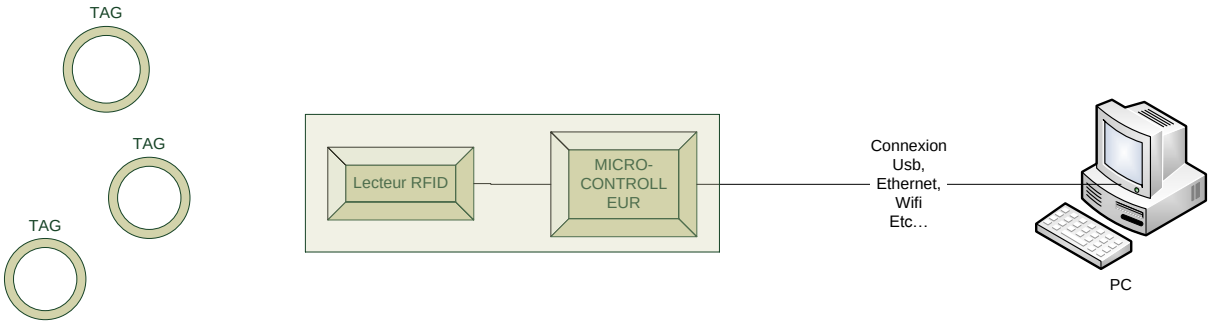


Figure 4 Architecture d'un système informatique à base de technologie RFID

Au cours de notre projet nous avons essayé de réaliser un contrôle de tags RFID en utilisant le matériel suivant :

- Système RFID :
  - Transpondeur à base du circuit EM4102 ;
  - Lecteur UM-005 ;
- Microcontrôleur mbed NXP LPC1768 ;
- Un ordinateur portable pour la récupération des informations.

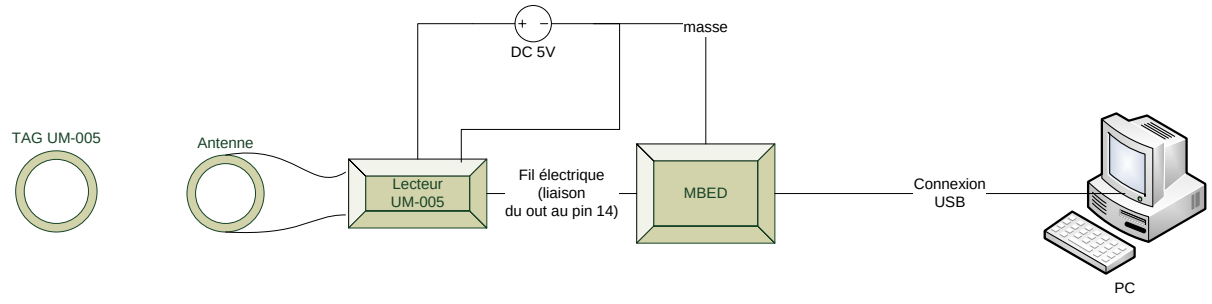


Figure 5 Architecture de notre système

1. Descriptions des éléments du système

Le lecteur UM-005

Le lecteur UM-005 est un lecteur qui communique à une fréquence unique de 125Khz. Il est fourni sans antenne et doit donc être associé à une antenne externe compatible 125Khz.



Figure 6 Photo de l'UM-005 [2]

Ses autres caractéristiques sont :

- Alimentation 4,5, 5,5V ;
- Distance maximale de lecture du transpondeur : 12cm ;
- Caractéristiques de la sortie : transmission RS232, 9600 b/s, 8 bits de données, 1 bit de stop, voltage compatible TTL (0-5V).

Ses principaux pins sont les suivants :

- Les pins d'antenne qui seront connectés à l'antenne externe ;
- Le pin de la masse ;
- Le pin d'alimentation connecté à l'alimentation de 5V ;
- Le pin RS-TX qui est le pin de sortie, transmettant les données lues par le lecteur. C'est ce pin qui est connecté au pin 14 du mbed.

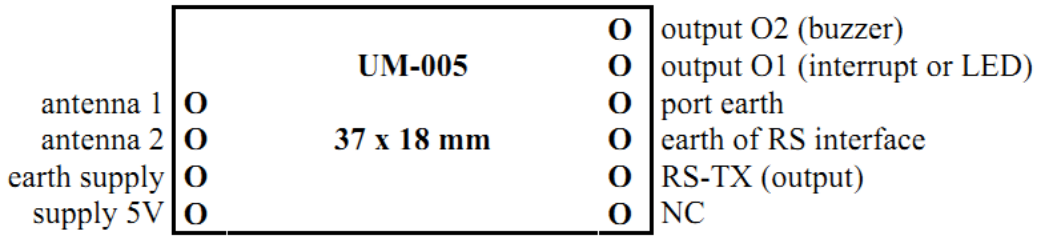


Figure 7 Liste de pins du lecteur UM-005 [2]

Le tag à base du EM4102 [2]



Figure 8 Photo du RFID-DISC 4 à base du EM4102

Il s'agit d'un transpondeur fonctionnant à 125 KHz et muni d'une mémoire complète de 64bits. Cependant, sur ces 64 bits, 40 bits (5 octets) seulement sont utilisés pour l'identification et le reste pour le contrôle de l'intégrité des données transmises par le tag.

Le mbed



Figure 9 Photo du mbed

Le mbed est un microcontrôleur à base du circuit LPC1768 de NXP. Il est muni de nombreux pins entrées-sorties lui permettant de manipuler une large gamme de composants et est peut donc être utilisée pour une large gamme d'applications. Le schéma suivant nous présente les pins du mbed. Parmi ces applications, nous pouvons citer : des connexions réseaux en utilisant les pins compatibles Ethernet, des contrôles de circuit en utilisant le protocole I2C, des transmissions des données en utilisant les ports séries, etc… .Les pins du mbed possèdent des niveaux de tension entre 0 et 3V mais ceux-ci peuvent supporter jusqu'à 5V ce qui implique une compatibilité avec les circuits TTL.

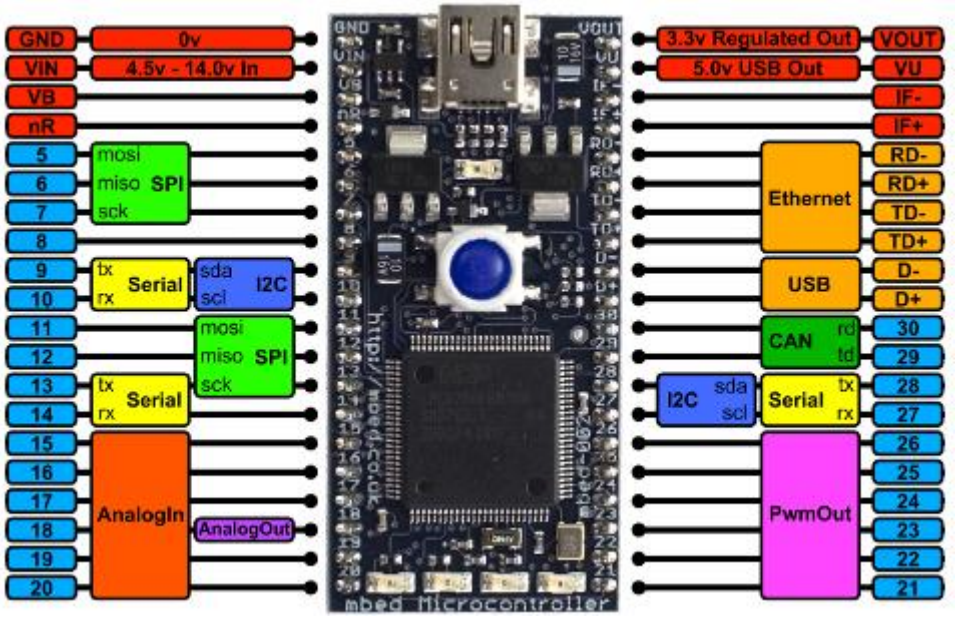


Figure 10 Liste des pins du mbed et leurs utilités

Afin de pouvoir récupérer les données provenant du lecteur, nous avons utilisé la paire 13-14 qui représentent un port série. De plus, ce port série supporte des entrées et des sorties en mode RS232.

2. Acquisition des données

Afin de pouvoir récupérer les identifiants du tag sur l'ordinateur, le mbed doit avant tout être programmé afin de pouvoir détecter les données émises le lecteur UM-005. Une fois les données détectées, celles-ci sont transmises à travers le port USB de l'ordinateur. Afin de vérifier que notre compréhension du fonctionnement du lecteur était bonne, nous avons utilisé le logiciel *Framer* de *NETRONIX* conseillé par *Lextronix* et permettant de valider les données émises par le lecteur RFID UM-005.

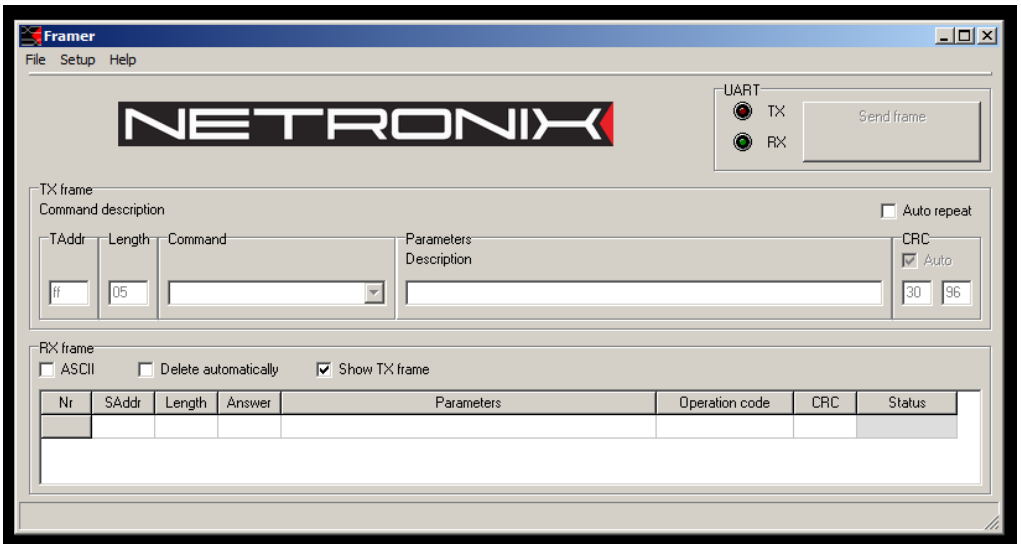


Figure 11 Aperçu du logiciel Framer

Ce logiciel permet de lire les entrées séries et de déterminer si les trames lues contiennent des identifiants RFID valides.

Cependant, dans un cadre plus pratique, le mbed peut être programmé de manière à recevoir des commandes de l'extérieur. Ensuite, il peut exécuter des ordres provenant d'autres programmes écrits en langage de haut niveau. Nous avons procédé ainsi en écrivant un programme JAVA permettant de lire des données provenant du lecteur RFID. Cette approche est importante car elle nous donne des portes d'évolution pour la réalisation de futures applications :

- Manipulation de base de données ;
- Contrôle à distance au travers de sites Web ;
- Etc… ;

IV. Conception du transpondeur RFID à capteur

La conception et la réalisation des transpondeurs en capteur n'est pas nouveau et a été réalisé dans de nombreux cadres dont la conception de tag à capteur de température [4]. Etant donné que le schéma technique n'a pas été donné de manière précise, nous avons mené des études concernant la conception de tag afin de déterminer les éléments nécessaires à la conception d'un capteur plus adapté à nos besoins.

1. Limitations

Bien que notre objectif ne soit pas de concevoir un tag avec des caractéristiques précises, il est essentiel de fixer certaines limitations, car les mises en œuvre des transpondeurs sont intimement liées à leurs spécifications.

La fréquence de communication est le paramètre le plus important qu'il faut fixer car le fonctionnement de certains circuits dépend énormément de la fréquence de la tension qu'ils reçoivent. De même, certaines fonctions du transpondeur sont mises en œuvre différemment selon la valeur de la fréquence. Il s'agit principalement du générateur d'horloge. En ce sens, notre conception permet à notre tag de fonctionner dans les moyennes et basses fréquences.

Un autre paramètre à fixer est **la présence de données** au sein du signal émis par le lecteur. Ce cas intervient pour des tags adressables ou des tags à mémoire réinscriptible et nécessite en termes de conception, l'intégration d'un circuit de démodulation et de contrôle de donnée afin de pouvoir récupérer les données émises, contrôler leur intégrité et enfin de les manipuler. L'absence de réception nous dispense de la démodulation, du contrôle des données, et du traitement de ces données (comparaisons, écritures en mémoire). Alors, en ce sens, nous avons considéré que notre tag ne recevait aucune donnée de l'extérieur.

2. Etude sommaire des composants du transpondeur à réaliser

Circuit analogique

Le circuit analogique de transpondeur a une seule entrée qui est la borne d'entrée de l'antenne, et 2 fonctions principales:

- Génération de la tension d'alimentation ;
- Extraction des données (s'il en existe), et d'une horloge ;

La génération de la tension d'alimentation est principalement assurée par un redresseur de tension. Ce circuit permet de convertir le courant alternatif provenant de l'antenne du transpondeur (et donc du lecteur) en un courant continu permettant d'alimenter tous les composants du transpondeur. Etant donné qu'il doit alimenter d'autres circuits celui-ci doit assurer que sa tension de sortie sa suffisante pour alimenter les autres circuits, ce qui implique d'assurer une consommation en tension et en courant faible. De plus, cette tension ne doit pas être trop forte afin de pas griller les composants, raison pour laquelle un limiteur ou un régulateur de tension sont souvent nécessaires afin d'assurer que la tension d'alimentation demeure dans un certain intervalle. En outre, la protection du transpondeur peut aussi être assurée par une protection physique (au travers d'un matériau) recouvrant la totalité du circuit électrique

En termes de références, nous pouvons par exemple citer la tension d'alimentation standard du transpondeur EM4102 qui doit être entre 3 et 5V.

Circuit logique

Il est généralement composé d'un microcontrôleur et d'une mémoire (en lecture/écriture ou bien lecture seulement) et est alimenté par l'alimentation principale du tag et lié à une horloge générée soit localement, soit extraite à partir d'un signal externe. Le circuit logique peut aussi effectuer les opérations de mise en forme (association de plusieurs de données dans un ordre bien précis), de contrôle (en calculant l'intégrité des données reçues si nécessaire et en insérant les données de contrôle dans les cas des données qui sortent) et en effectuant le codage des données.

3. Redressement de la tension

Le redresseur de tension permet d'alimenter le transpondeur avec une tension continue permettant ainsi de faire fonctionner les composants logiques autant que les composants purement électriques dont le circuit d'émission.

Le circuit standard permettant de réaliser le redressement et le lissage d'une tension alternative est le suivant :

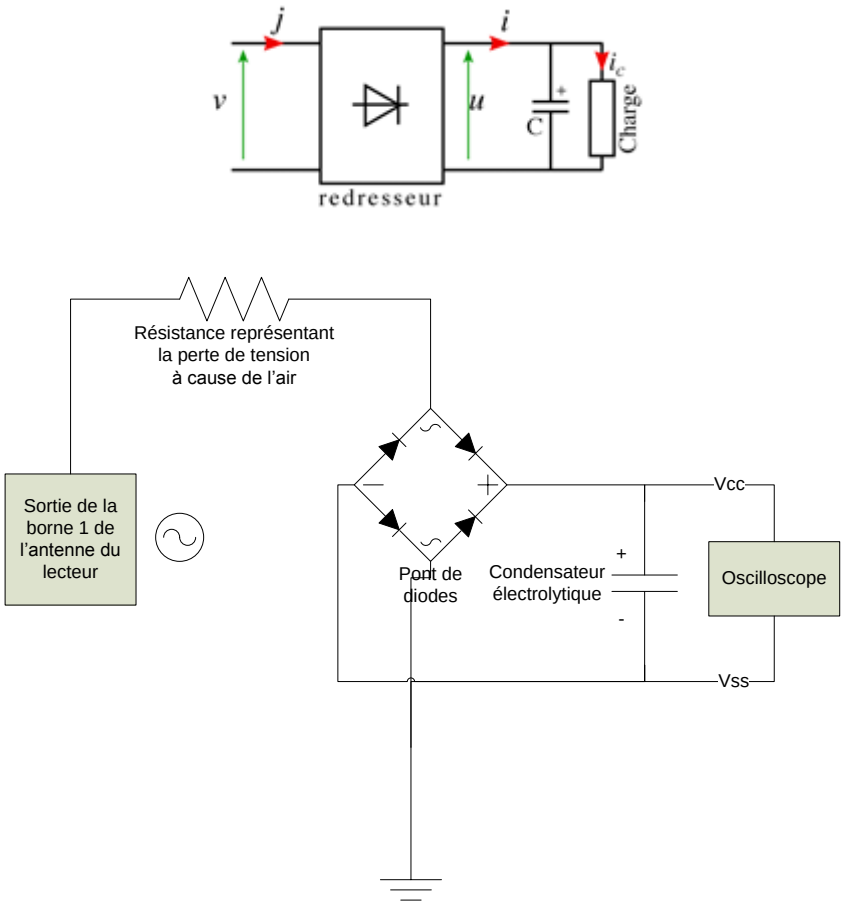


Figure 12 Schéma d'expérimentation du redressement

Le circuit réalisé dans pour notre expérience est alors le suivant :

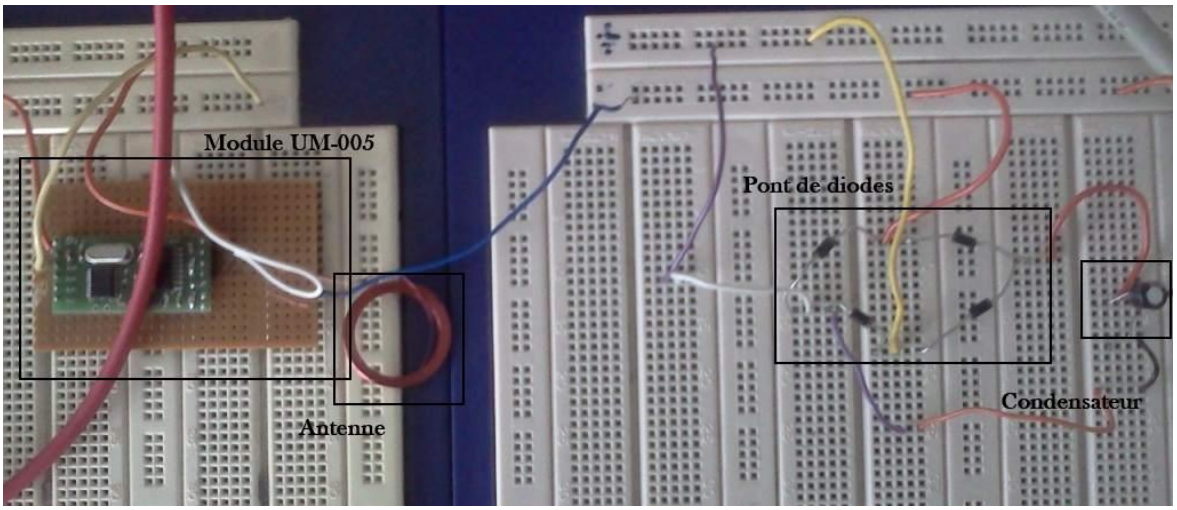


Figure 13 Aperçu du circuit en vue de réaliser et d'analyser le redresseur

Calcul de la tension maximale en sortie du redresseur :

Le redresseur de tension utilisant les diodes possèdent une tension maximale de sortie égale à :

$$Vcc = |Ve| - (2 * Vd)$$

Avec |Ve| la tension maximale de la tension provenant de la borne d'entrée de l'antenne et

Vd tension de jonction de la diode utilisée (Vd = 0,6V).

Ainsi, afin d'obtenir une tension d'alimentation suffisante pour le circuit logique (Vcc entre 3 et 5V), il faut une tension d'entrée minimale telle que,

$$Vcc = |Ve| - (2 * Vd) > 5$$

D'où,

$$Ve = 6{,}2$$

Afin que le signal soit bien lisse il faut que RC>>T, avec T la période du signal à l'entrée. Pour f = 1/T = 125KHz, nous obtenons, T = 8us.

On constate que la capacité C est inversement proportionnelle à R.

Pour une résistance R = 1ohm, il faudrait alors que C >>T/R d'où C >>8uF.

Pour une résistance R = 1Kohm, il faudrait alors que C >>T/R d'où C >>8nF.

Cependant, dans le cas pratique, des transistors NMOS à double épaisseur de grille peuvent être utilisés à la place des diodes.

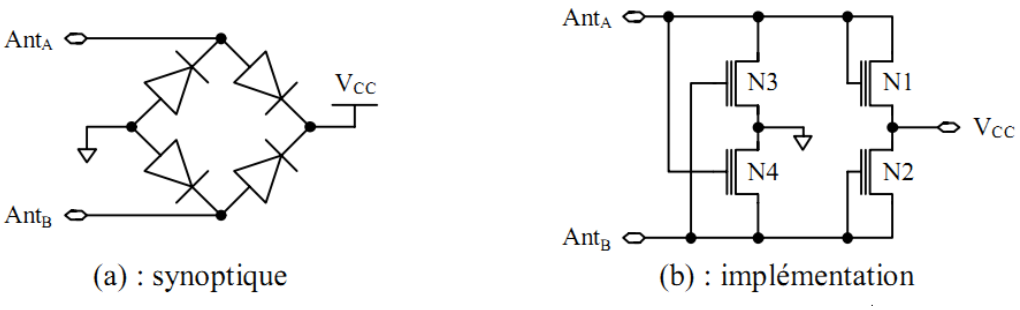


Figure 14 Redresseur de tension [3]

Le redresseur est alors associé à un condensateur afin de réaliser le lissage de la tension de l'antenne.

Il existe d'autres montages permettant de réaliser le redressement tout en admettant des courants plus faibles et en amplifiant la tension en sortie. L'un des plus populaires et spécialement utilisé en UHF est le redresseur à pompe de charge de Dickson [ref]. Ce circuit est fait à base de condensateurs à faibles jonctions et diodes de Schottky ayant une faible résistance interne.

Note : (Source wikipedia)

Une **diode Schottky** (nommée d'après le physicien allemand Walter H. Schottky) est une diode qui a un seuil de tension directe très bas et un temps de commutation très rapide. Ceci permet la détection des signaux HF faibles et hyperfréquences, la rendant utile par exemple en radioastronomie. On l'utilise aussi pour sa capacité à laisser transiter de relativement fortes intensités pour le redressement de puissance.

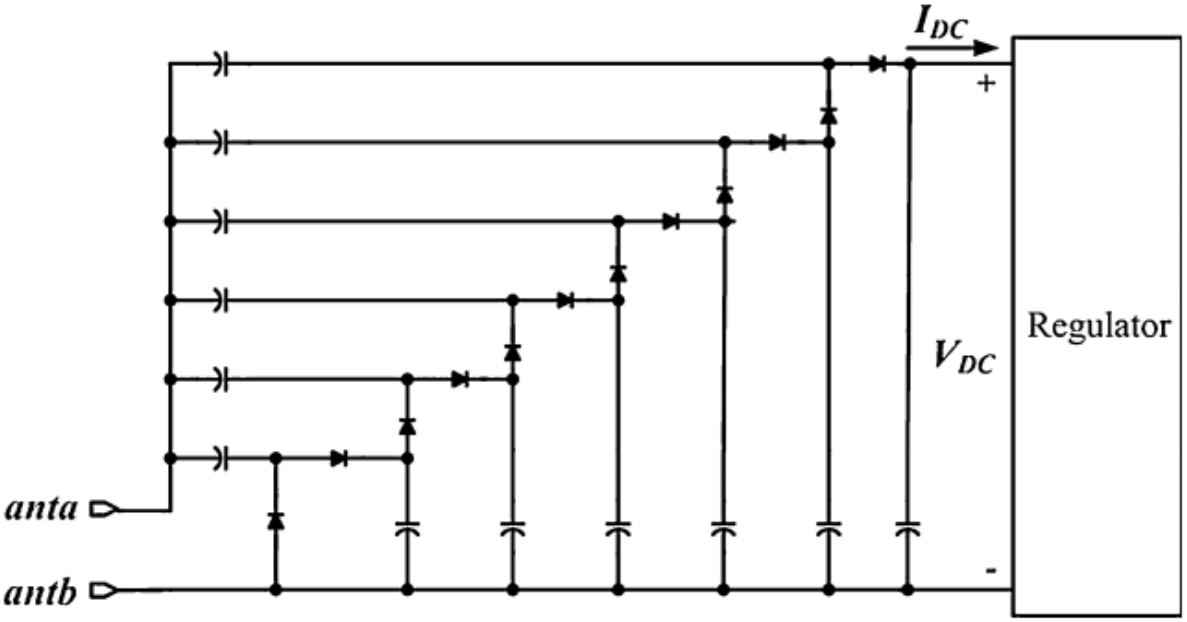


Figure 15 Circuit de redressement basé sur la pompe de charge de Dickson. N = 6 [4]

La tension de sortie d'un tel montage est alors donnée par la formule suivante :

$$Vdc = N * (Va - Vd)$$

Équation 1 Tension maximale issue de la pompe de charge de Dickson

Avec,

- Va la tension maximale à la borne A,
- Vd la tension perdue au niveau de chaque diode et N le nombre de pont diode-capacité.

L'intérêt essentiel de ce montage est d'amplifier le signal reçu par l'antenne, tout en limitant les pertes dû aux diodes. En effet, la tension de sortie est proportionnelle aux nombres de ponts diodes-capacités ainsi qu'à la valeur maximale de la tension reçue par l'antenne.

Ce montage pourrait nous intéresser dans le cas où il serait nécessaire de réaliser des écritures permanentes dans la mémoire qui requièrent une tension élevée.

Les diodes peuvent être remplacées par des transistors montés en diodes. Et nous pouvons obtenir un résultat tel que le circuit ci-dessous [11]. Notons cependant que dans le montage ci-dessous, les ponts supérieurs (permettant de multiplier la tension positive) ont été dupliqués de telle sortes qu'ils multiplient la tension négative ce qui permet d'obtenir une source d'alimentation positive et une source d'alimentation négative.

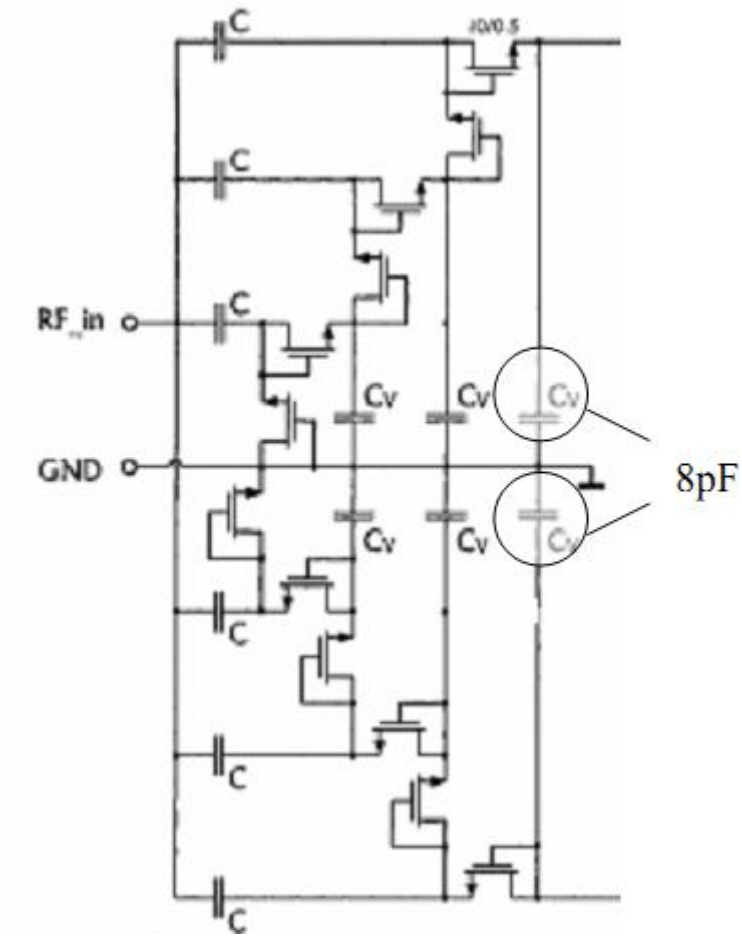


Figure 16 Schéma d'un redresseur à pompe de charge à base de transistor MOS [11]

Résultats du prototype de circuit de redressement et lissage

Afin de tester le principe du circuit, nous avons utilisé le circuit original en utilisant des diodes à la place des transistors ainsi qu'un condensateur de 3,3uF pour le lissage. En entrée, nous avons récupérer le signal émis par le module UM-005 et qui passe au travers de l'antenne.

En sortie du circuit de redressement et lissage, nous obtenons une tension alternative qui tend à être strictement positif pendant la période dans lequel l'antenne du lecteur émet son signal. La tension du circuit en mode alternatif est alors le suivant.

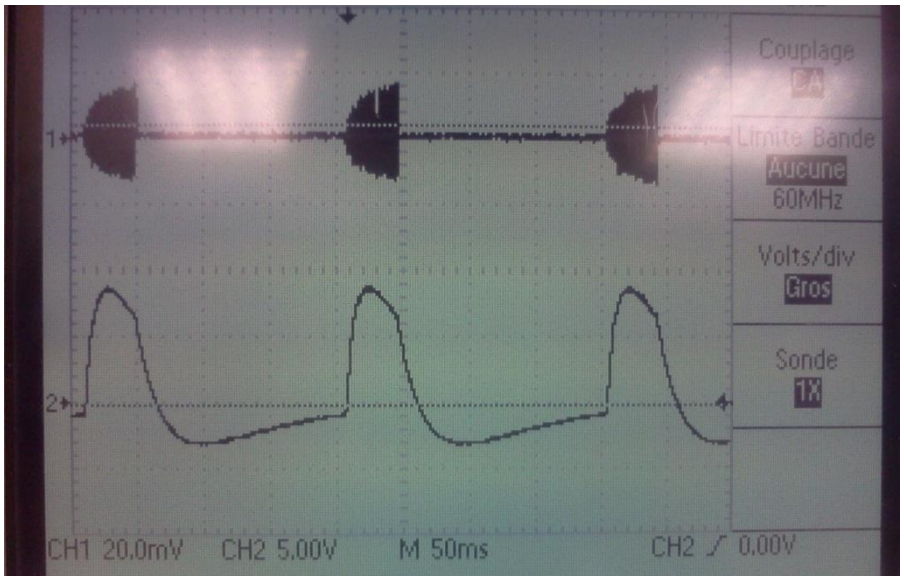


Figure 17 Résultat du circuit de redressement et de lissage

CH1 (signal en dessous) : 20mV/div => Amplitude maximale de la tension : 8mV

CH2 (signal en dessous) : 5V/div => Amplitude maximale de la tension : 9V

Echelle temporelle : 50ms/div

Le signal réel, qui intègre la composante continue est le suivant.

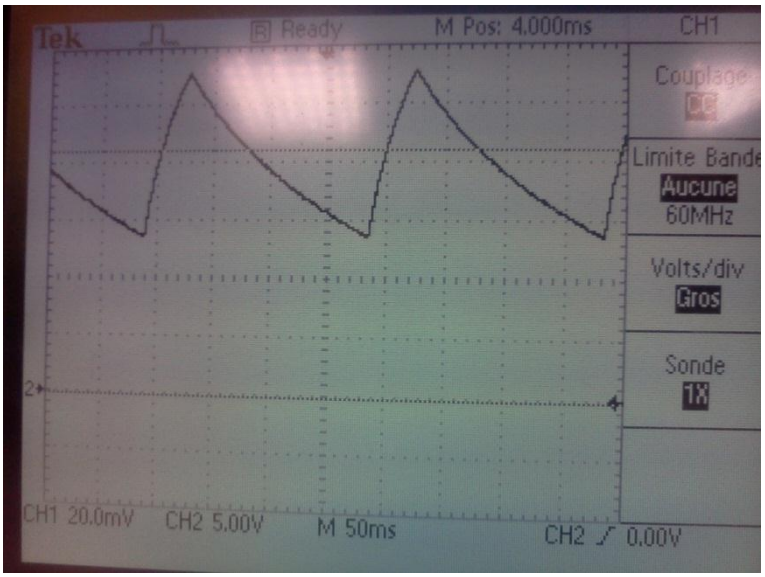


Figure 18 Résultat du circuit de redressement et de lissage

CH2 (signal en dessous) : 5V/div => Amplitude maximale de la tension : 28V

Echelle temporelle : 50ms/div

Résultats de la simulation d'un redresseur à pompe de charge de Dickson

Nous avons aussi pu réaliser la simulation d'un redresseur sous Proteus ISIS. Pour cela nous avons utilisé comme entrée un signal sinusoïdal d'amplitude 3 et de fréquence 125Khz. De même, nous avons utilisé des capacités de 8pF. Le montage ne contient qu'un seul pont.

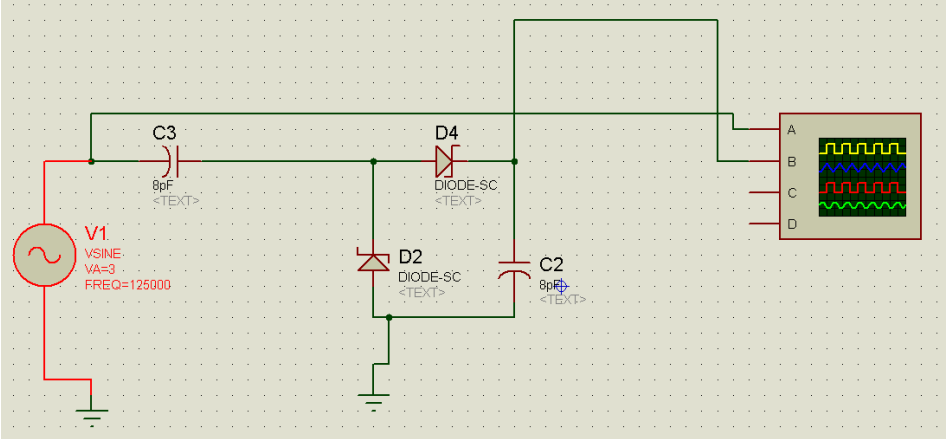


Figure 19 Montage de redressement à un pont

Les signaux affichés par l'oscilloscope sont les suivants :

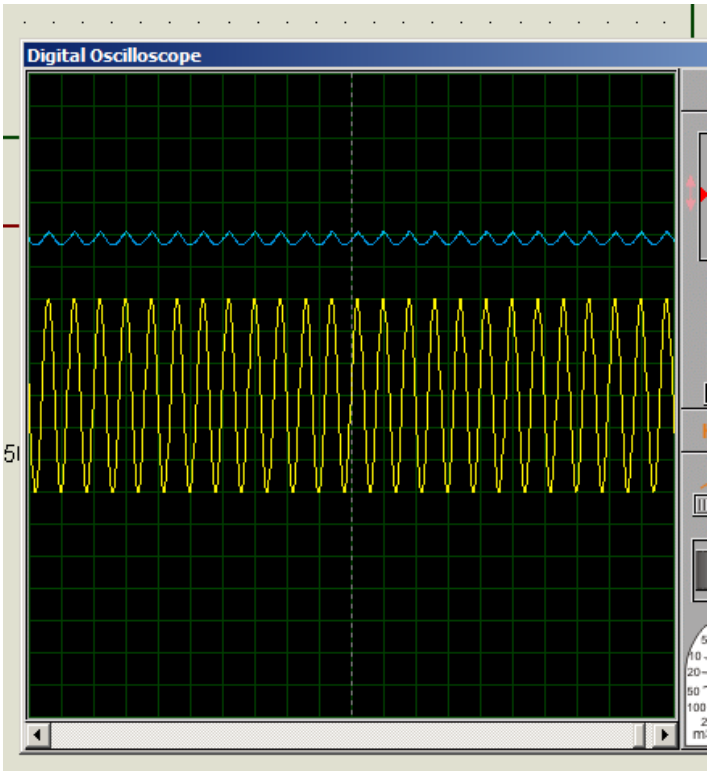


Figure 20 Signaux provenant du montage de redressement

En jaune, nous avons le signal provenant de l'oscillateur :

- Echelle : 1V/division, 10us/division ;
- Signal : amplitude 3V et fréquence 125KHz.

En bleu nous avons le signal en sortie de la pompe de charge :

- Echelle : 1V/division, 10us/division ;
- Signal : amplitude maximale 5V et fréquence 125KHz.

Plus la valeur du condensateur augmente et plus le signal est lisse, car si on utilise plutôt des condensateurs de 100pF, on obtient la tension est presque constante.

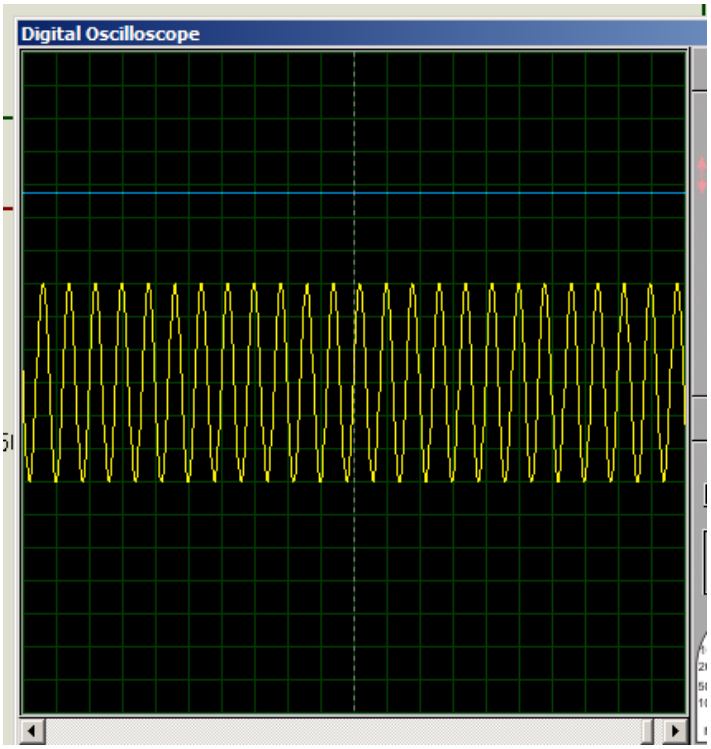


Figure 21 Signaux provenant du montage de redressement

4. Régulation de la tension d'alimentation

Afin de pouvoir maintenir la tension constante durant toute la durée du fonctionnement du tag, il est nécessaire d'adjoindre au circuit de redressement un régulateur linéaire.

Ce régulateur de tension est conçu à partir d'une diode Zener. Dans le circuit ci-dessous, le régulateur est la diode D3 et il est précédé du redresseur de tension composé par D1 et C1.D2 joue le rôle de limiteur de tension.

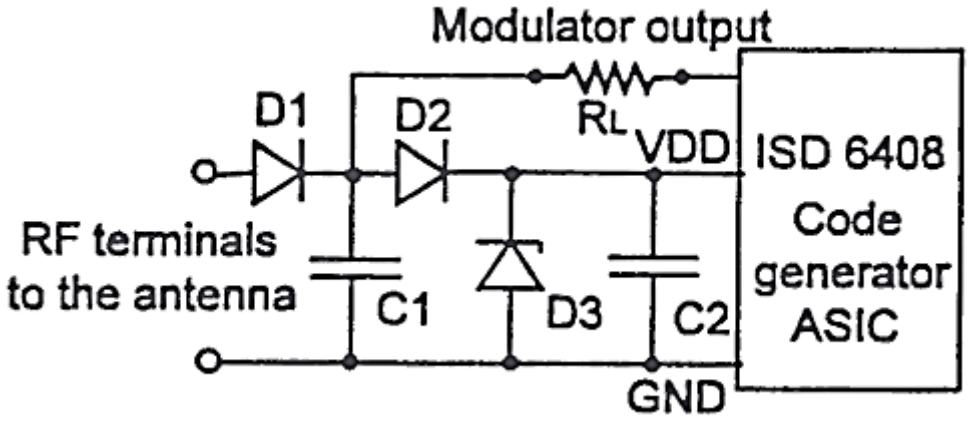


Figure 22 Schéma d'un tag RFID [7]

Nous pouvons ajouter que la régulation de la tension d'alimentation n'est pas nécessaire dans le cas où l'on utilise un pompe de charge car celle-ci utilise déjà des diodes de Schottky qui jouent également le rôle que joue la diode Zener en terme de régulation.

Note ([3] p.136):

Dans le cas où la tension d'alimentation doit être connue, il est parfois nécessaire de posséder une tension de référence. Un montage tel que le montage ci-dessous peut être utilisé pour générer une telle tension. L'entrée Vcc représente l'entrée provenant du redresseur, tandis que les sorties sont Vref et VrefI sont respectivement la référence en tension et la référence en courant. Ces références possèdent des valeurs qui sont uniquement dépendantes des caractéristiques de fabrication des transistors.

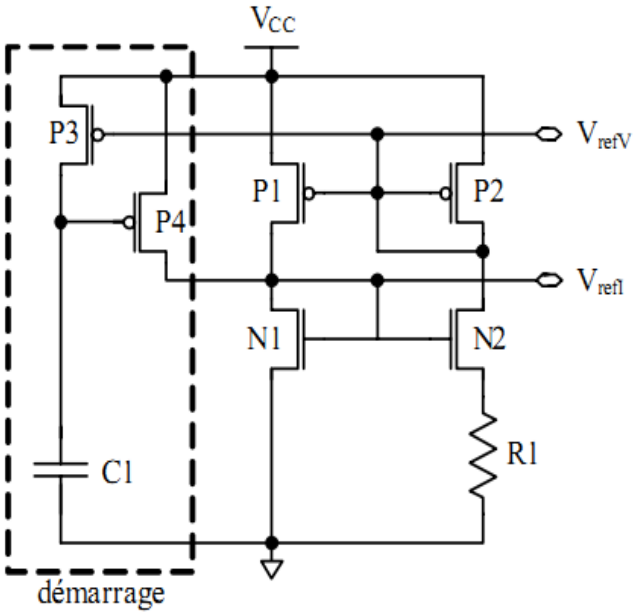


Figure 23 Générateur de tension de référence [3]

La tension aux bornes de R1 est constante et donnée par l'équation ci-dessous :

$$U_{R1} = R_1 I_{R1} = U_T \ln\left(\frac{\left(\frac{W}{L}\right)_{P1}\left(\frac{W}{L}\right)_{N2}}{\left(\frac{W}{L}\right)_{P2}\left(\frac{W}{L}\right)_{N1}}\right)$$

Équation 2 Calcul de la tension de référence [3]

Avec W la largeur du canal et L la longueur du canal des transistors.

Celle-ci permet alors de déterminer les valeurs des caractéristiques des composants connaissant la tension de référence Vref.

5. Modulation

Etude du signal émis par le lecteur

Dans cette partie, nous nous basons sur des spécifications particulières et précisément, les circuits d'expérimentation qui nous ont été confiés : le lecteur UM-005 et des tags EM4102 de *Micro-electronics*.

La transmission du signal est découpée en deux phases principales. Une phase d'émission/alimentation du tag et une phase de pause, où presque aucun signal n'est émis.

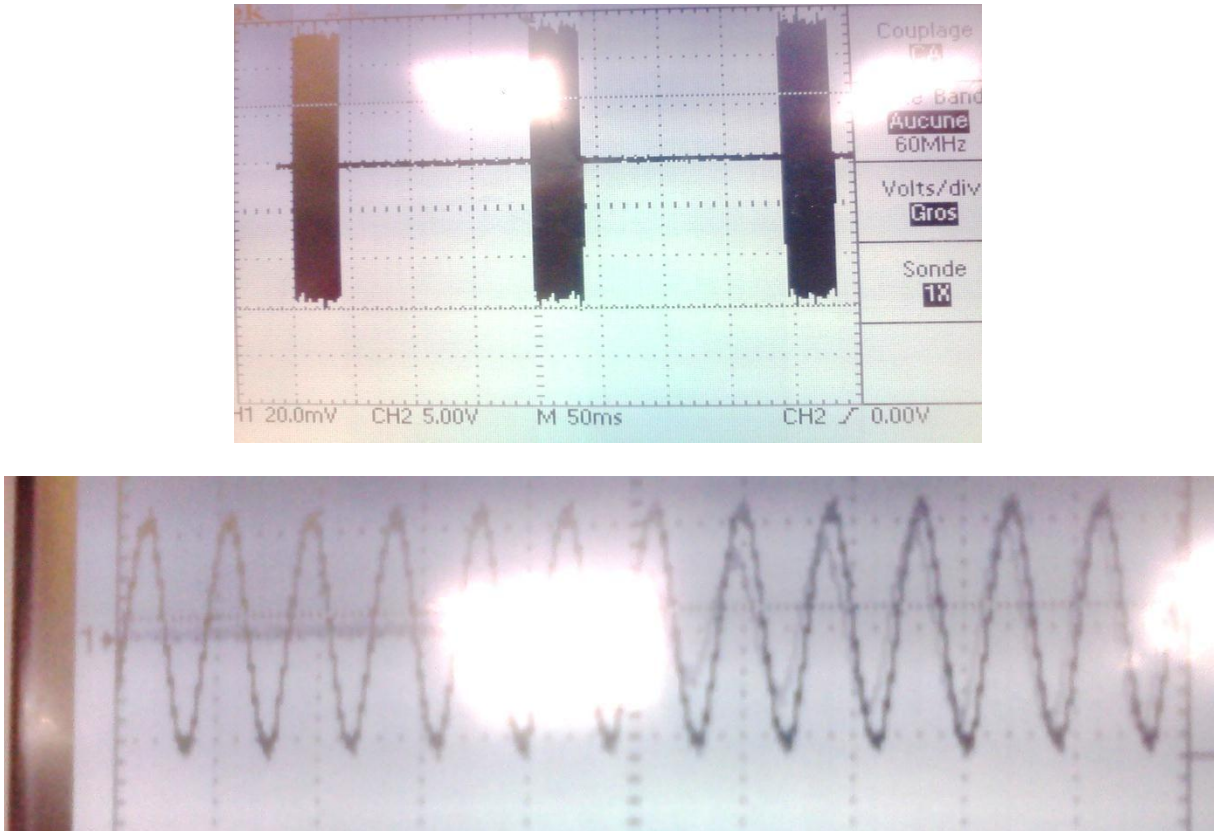


Figure 24 Aperçu du signal de retour sur une des bornes de l'antenne

Caractéristiques :

Echelle : 20mV/div. Amplitude maximale : 56mV

Espace inter-émission : 40ms

Le signal mesuré aux bornes de l'antenne dépasse plusieurs dizaines de volts.

Etude du signal émis par le transpondeur

Cette étude se base sur les équipements RFID qui nous ont été fournis et une fois généralisée, son application est valide dans les systèmes RFID moyennes et basses fréquences car ceux-ci utilisent la même méthode.

Selon les spécifications du lecteur, le transpondeur doit moduler un signal sinusoïdal basé sur le signal émis par le lecteur car ces deux équipements communiquent à la même fréquence. Chaque bit est codé suivant le codage Manchester, et il doit moduler le signal de référence avant émission par l'antenne (modulation ASK) et selon les spécifications du lecteur (Vitesse des données : RF/64 (1953 bits/s)). Grâce à cette donnée, nous pouvons déterminer la durée d'un bit qui est égale à 1/1953 ou encore égale à 64Toc avec Toc étant l'inverse de la fréquence de modulation 125KHz. (voir schéma ci-dessous)

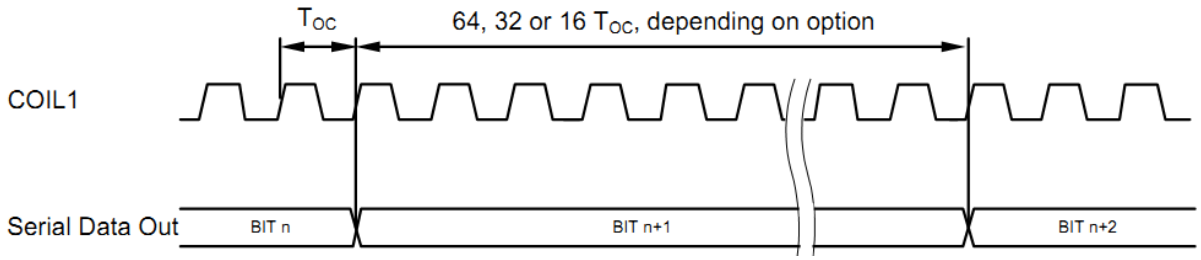


Figure 25 Durée d'un bit selon l'EM4102 [2]

Cette caractéristique nous permet de faire le lien avec l'horloge en termes de synchronisation. En effet, nous avons montré comment générer une horloge de 125Khz. Cependant, sachant que nos bits doivent avoir une durée multiple de Toc, alors la fréquence doit être réduite de 64 afin de pouvoir moduler parfaitement le signal. En effet,

$$fb = \frac{1}{Tb} \; or \; Tb = 64Toc \; d'où \; fb = \frac{1}{64Toc} = \frac{125Khz}{64}$$

Par conséquent, un diviseur de fréquence se révèle donc nécessaire dans le cas où nous avons utilisons une extraction de fréquence. Dans le cas du trigger de Schmitt CMOS, l'extenseur de fréquence devait être aussi considérer afin de savoir si il se révèle être une meilleure solution.

En termes de généralisation, le débit binaire Db est un diviseur de la fréquence même du signal f. La durée d'un bit est un multiple (N) de la période du signal Toc. Par conséquent le débit binaire est bien plus faible que la fréquence du signal et permet une certaine performance de la transmission car le même bit est répété plusieurs fois. De plus, la précision d'une telle relation permet de fixer le rapport introduit par le diviseur de fréquence (1/N). Généralement, l'inverse de ce rapport (N) est multiple de 2, permettant de réaliser le diviseur de tension en utilisant plusieurs bascules D en série, chaque bascule représentant une division par 2.

Note importante :

Cette information (durée d'un bit transmis) nous est importante elle est liée à la fréquence de communication 125KHz et à l'horloge du système. Dans notre cas, la fréquence binaire est égale à 1/64 de la fréquence de communication 125KHz. En effet, il sera nécessaire de faire une adéquation durée d'un bit dans le circuit logique et durée d'un bit émis dans le circuit analogique. Par conséquent, tout dépendra de la fréquence de fonctionnement du circuit logique et cela influera sur les circuits utilisés.

Cas de figure :

Dans cette partie, nous avons choisi étudier divers architectures avec pour objectif principal de fournir des bits de durée 64Toc en sortie.

Architecture 1 :

Fréquence du circuit logique : 125 KHz.

L'avantage de posséder une telle horloge est la vitesse de fonctionnement du circuit. Etant donné que nous sommes dans les basses fréquences, le fonctionnement des circuits logiques reste optimal avec une faible variation terme de performance. Il est donc possible de faire fonctionner le circuit logique avec cette fréquence (lecture du tag, lecture de la mémoire, mise en forme, insertion des données de contrôle). Cependant, la sortie doit être accompagnée d'un diviseur de fréquence qui multipliera les bits en sortie (64 bits identiques dans le cas de bit non codés, 32 dans le cas de bits codés en Manchester). Le diviseur de fréquence peut être associé au codeur. Cependant ce « diviseur » devra posséder un compteur.

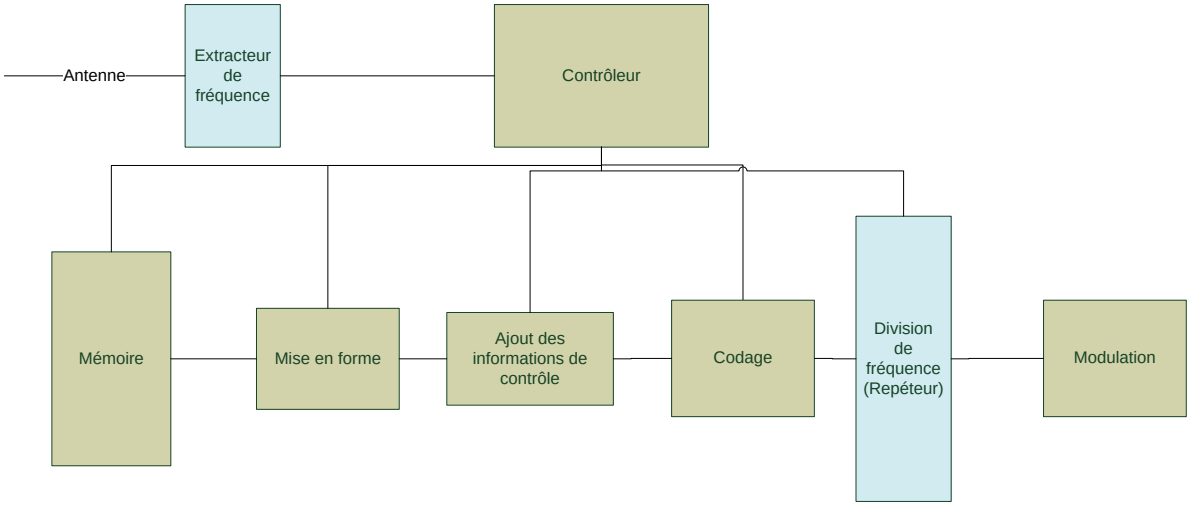


Figure 26 Architecture du circuit logique avec diviseur de fréquence interne

Architecture 2 :

Fréquence du circuit logique : 125/64 KHz.

L'avantage de posséder une telle architecture est l'application directe les bits au circuit de modulation.

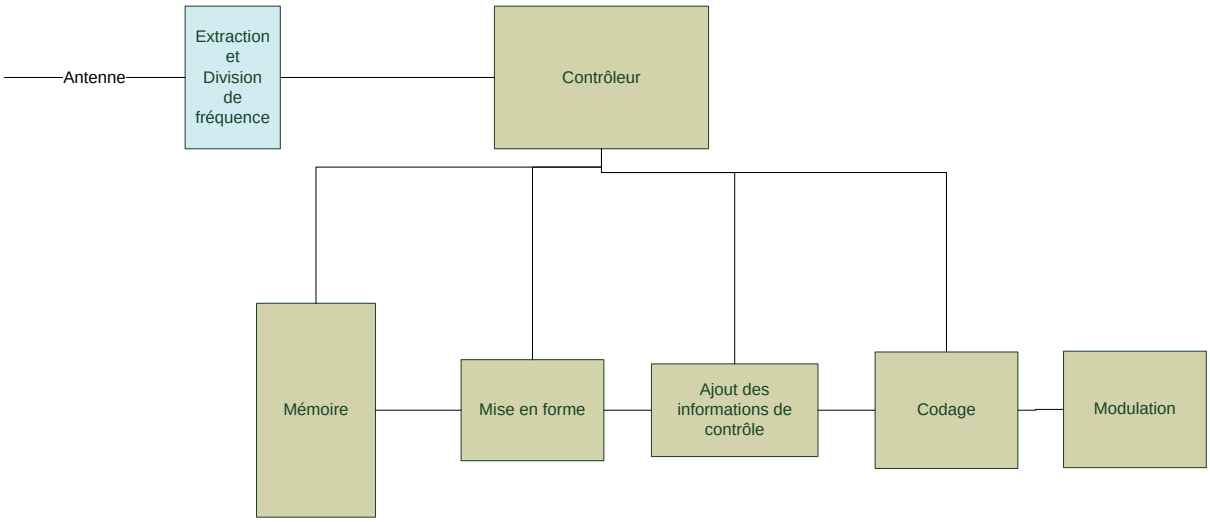


Figure 27 Architecture du circuit logique avec diviseur de fréquence interne

La modulation [8]

Il existe quatre catégories principales de tags selon la méthode de réponse au lecteur [8]:

- Les tags harmoniques : dont la fréquence du signal de réponse (communication tag-lecteur) est une fréquence liée à la fréquence du signal de requête. Celle-ci est un multiple de la fréquence d'origine. Ce type de tag nécessite soit une antenne double fréquence, soit deux antennes et implique l'allocation de deux bandes de fréquences ;

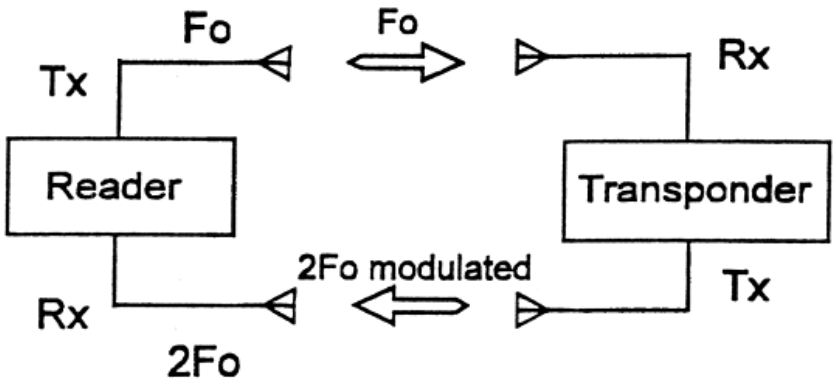


Figure 28 Schéma de modulation d'un tag harmonique

- Les tags actifs : qui possèdent leurs propres fréquences d'émission et sont destinés aux transmissions longues distances;

- Les tags à modulation de charge qui ne génèrent pas réellement un signal mais plutôt qui réfléchissent (renvoient) le signal reçu mais modifiée (modulée).

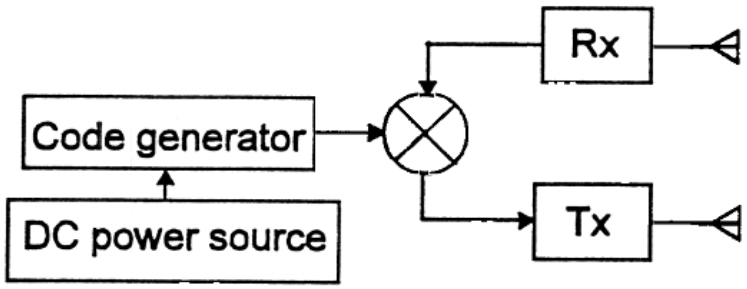


Figure 29 Schéma de modulation d'un tag à modulation de charge

- Les tags à conversion de fréquence porteuse (tag non-harmonique): Il s'agit d'un tag dont la fréquence de réception F1 est différente de la fréquence d'émission F d'une variation F2 telle que F= F1 – F2. Ceux-ci sont composés d'un oscillateur interne de fréquence F2, d'une filtre passe bas de fréquence de coupure F1 d'un amplificateur centré sur la fréquence F1-F2. Ce tag possède comme avantage un positionnement plus libre de la fréquence d'émission. Cependant, il est plus complexe et nécessite une alimentation plus grande.

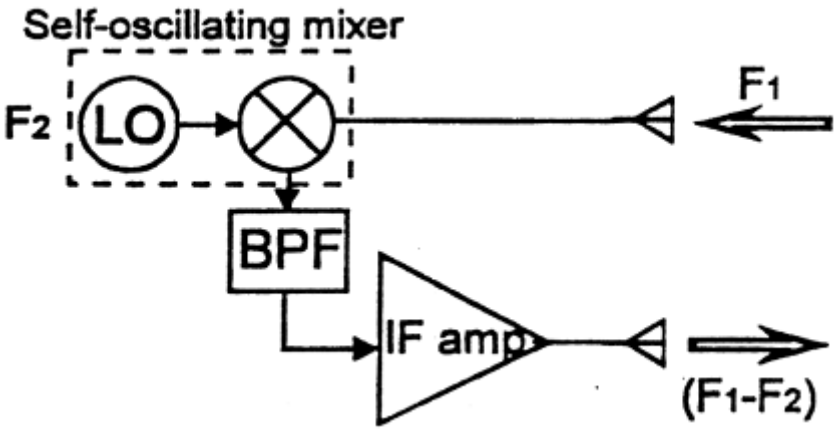


Figure 30 Schéma de modulation d'un tag à conversion de fréquence

Les tags à modulation de charge sont ceux qui possèdent le meilleur rapport performance-prix et qui possède la plus petite consommation et la plus faible occupation en termes de surface. Ainsi celle-ci représente la solution la plus attractive.

Principe de la modulation de charge [8]

La modulation de charge consiste à récupérer le signal émis par le lecteur, puis à modifier ce signal lors de son passage au travers du tag avant de le réémettre pour qu'il soit capturé par le lecteur. Le

principe de base consiste à moduler le signal reçu en faisant varier l'impédance du tag, ce qui permet de donner une certaine forme au signal incident, forme qui contient l'information récupérée par le lecteur.

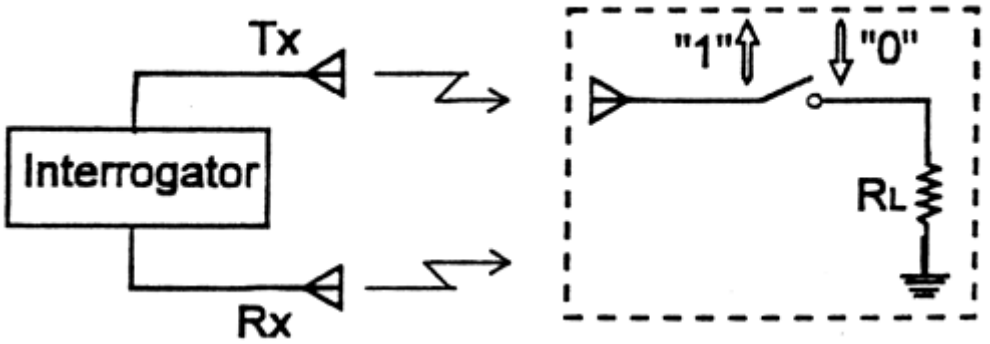


Figure 31 Schéma équivalent d'une modulation de charge [8]

Dans le schéma ci-dessus, la bascule de l'interrupteur permet de connecter ou de déconnecter la charge RL du transpondeur.

En plus des différentes architectures de modulation, deux principaux types de modulation sont utilisées dans la technologie RFID : la modulation ASK et la modulation PSK.

Mise en œuvre

Modulation PSK

La modulation PSK est aussi très utilisé dans la conception de transpondeurs RFID. Elle est surtout utilisée dans les transmissions moyennes et hautes fréquences et résiste mieux au bruit par rapport à la modulation ASK. Le circuit de modulation de charge est légèrement plus complexe que celui de la modulation ASK et est conçu à partir de transistors MOS.

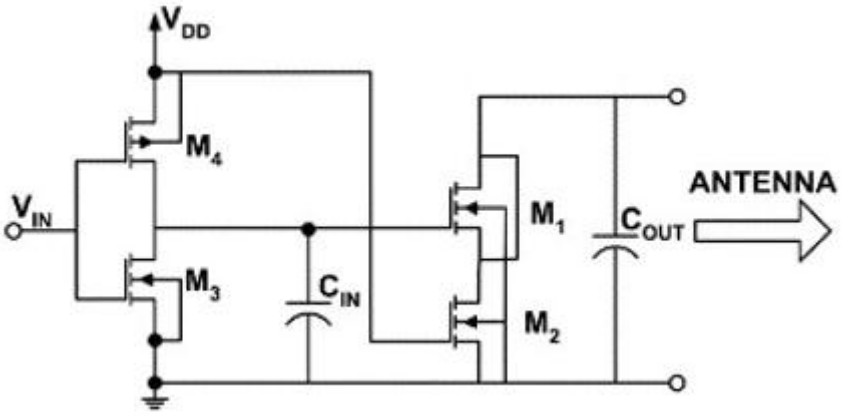


Figure 32 Montage de modulation de charge PSK [12]

Modulation ASK

L'une des méthodes de mise en œuvre de la modulation de charge ASK est basée sur l'usage d'un transistor

Dans le montage ci-dessous, l'association diode-condensateur réalise un redressement mono-alternance, fournissant une tension positive presque continue au transistor.

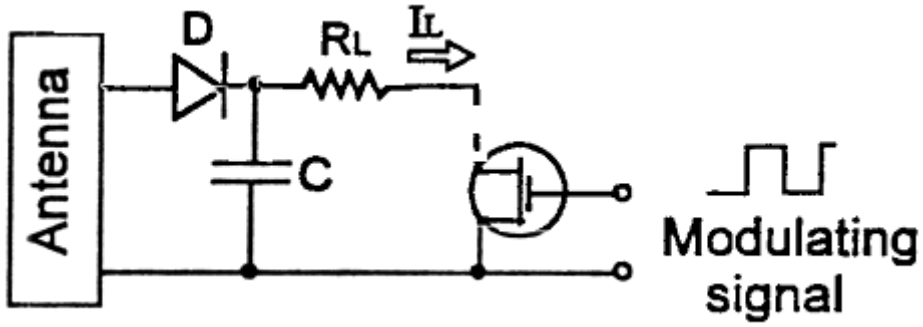


Figure 33 Montage de modulation de charge ASK [8]

Le montage ci-dessus a été simulé avec un modèle sous le logiciel Proteus ISIS :

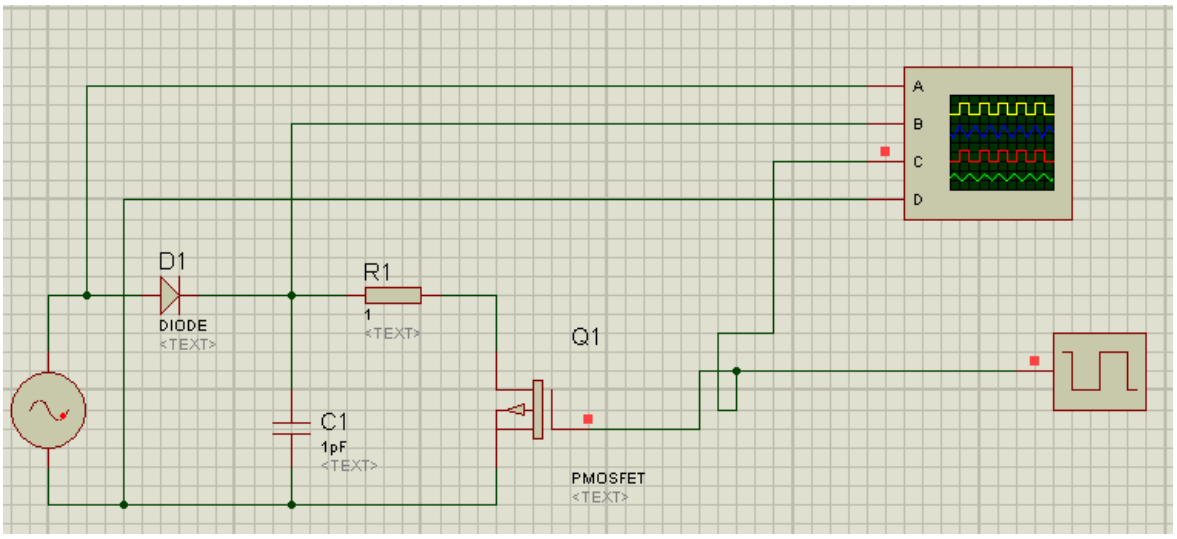


Figure 34 Simulation de la modulation de charge sous PROTEUS ISIS

Le signal modulant est une horloge à 100Hz tandis que le signal d'entrée est un signal sinusoïdal de fréquence 125KHz. Le signal modulant représente donc une sortie ayant un débit de 200bits/s alternant des « 0 » et des « 1 ».

Un montant redresseur a été placé à l'entrée (D1, C1) et permet juste de maintenir la tension de manière qu'elle soit toujours positive.

Les composants du circuit sont :

- Un oscillateur représentant le signal reçu par l'antenne : amplitude 3V, fréquence 125KHz ;
- Une diode ;
- Un condensateur de capacité 1pF ;
- Une faible résistance de charge 1ohm ;
- Un transistor PMOS ;
- Une horloge qui joue le rôle de source de données (amplitude 5V).

Le résultat du circuit est le suivant :

- Le premier signal (en jaune) est le signal reçu à l'entrée (Amplitude : 3V);
- Le second signal est la tension en sortie du redresseur ;
- Le troisième représente le signal modulant (horloge);
    - Le quatrième et dernier représente le signal sur l'autre borne de l'antenne.

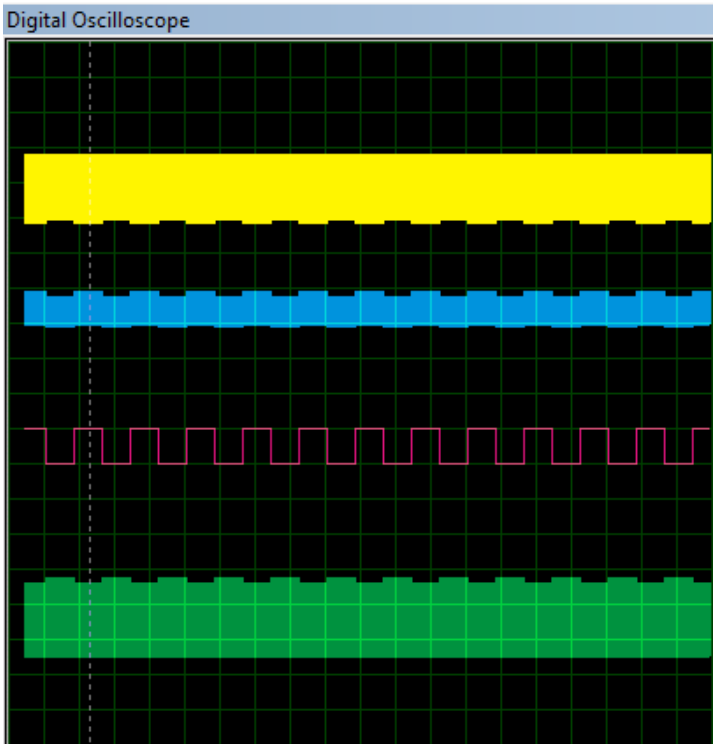


Figure 35 Signaux résultants de la simulation

Nous constatons que le signal à l'entrée a été modulé par notre horloge car la forme du signal aux bornes de l'antenne épouse exactement celle de l'horloge.

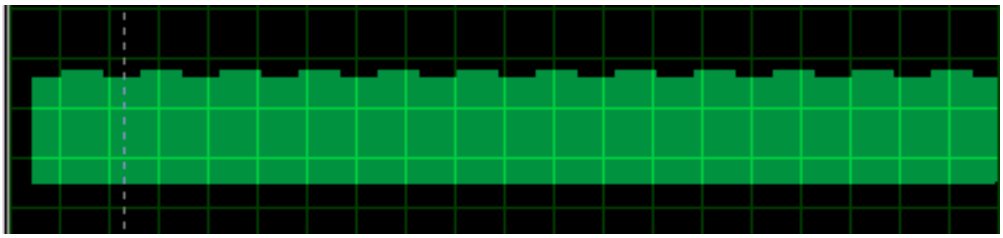


Figure 36 Signal modulé par l'horloge

Un schéma plus complet d'un tag à modulation de charge est le suivant :

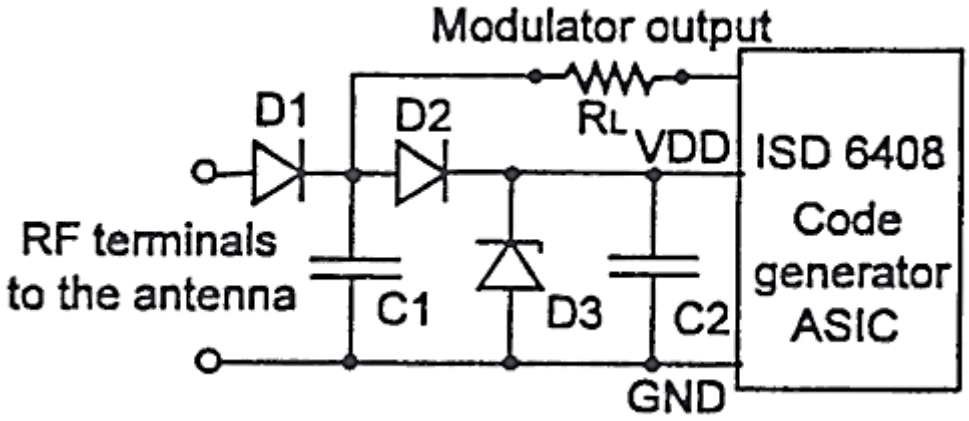


Figure 37 Schéma complet d'un tag passif [8]

Dans ce schéma, nous y retrouvons les montages décrits ci-dessus :

Un montage redresseur formé par D1 et C1 suivie d'une batterie charge (D2, C2) permettant de maintenir la tension d'alimentation constante en cas de baisse rapide la tension à l'entrée du tag et enfin un montage limiteur de tension formé par la diode de Zener D3 qui assure la protection du circuit contre les survoltages. L'ISD 6408 est un circuit numérique qui produit l'identifiant du tag sous 64 bits à 50 kbits/s tandis que son horloge interne est de 200Khz. Sa sortie attaque la charge RL et assure une modulation de type DPSK.

Note : Démodulation, décodage, contrôle d'intégrité

Ces trois fonctionnalités doivent être mises en œuvre dans le cas où le tag doit recevoir des données. Leur mise en œuvre doit correspondre aux spécifications du système RFID qui doit être développé : type de modulation (ASK, PSK), type de codage, type de contrôle d'intégrité (CRC ou XOR).

6. Génération de l'horloge

Il existe généralement deux méthodes de génération d'horloge :

- Génération locale;
- Génération à partir d'un signal externe : dans ce cas, le signal de référence provient du lecteur, ce montage permet de maintenir une certaine synchronisation avec le lecteur.

Dans le cas d'une génération à partir d'une référence externe, l'objectif est de générer une horloge à partir du signal provenant la borne d'entrée de l'antenne. Les mises en œuvre de la génération de l'horloge dépendent alors de la présence ou non de données au sein du signal.

A partir de nos études, nous avons pu trouver deux méthodes de générations qui se montrent intéressantes :

- La génération par DPLL (Digital PLL) : il s'agit d'un circuit PLL mais qui est basé sur l'usage de transistors MOS (circuits numériques);
- La génération par trigger de Schmitt CMOS.

Dans le cadre d'une conception de transpondeur RFID, les horloges qui commandent les circuits numériques sont de fréquences inférieures ou égales par rapport à la fréquence du signal émis par le lecteur, surtout dans le cadre des transpondeurs à modulation de charge (Voir Modulation).

De même, la génération locale est aussi bien utilisée que la génération par PLL. Cependant, le trigger de Schmitt CMOS a attiré notre attention car basé sur le même principe que le trigger de Schmitt normal (le plus souvent de type TTL) souvent utilisé dans comme convertisseur signal sinusoïdal-signal carré, dans le sens où il en améliore certaines de ces propriétés dont la vitesse de basculement et la consommation. De plus, ce circuit est aussi bien compatible basse que moyennes fréquences et est moins complexe que le PLL. Enfin, il peut être couplé soit à un ADPLL (All Digital Phase Locked Loop) travaillant uniquement sur des signaux numériques, soit directement à un diviseur de fréquence afin d'obtenir des fréquences plus basses.

Le trigger de Schmitt CMOS [13]

Il s'agit d'un circuit effectuant la fonction d'une trigger de Schmitt mais corrigeant certains revers tout en fournissant de meilleures performances.

Ses principaux avantages sont :

- A base uniquement de circuits CMOS ;
- Utilisable en basses comme en hautes fréquences (mais généralement utilisées en hautes fréquences)
- Alimentation large de 3 à 15V ;
- Haute impédance d'entrée (généralement 10^{12} ohms)
- Les valeurs de la sortie sont de l'ordre de ½ Vcc ;
- Les courants de la source et de la sortie sont identiques ;
- Faible variation à face à la température ;
- Faible consommation ;
- Immunité au bruit (typiquement de 0,70*Vcc) (Dans notre cas où la distance de lecture est faible le bruit peut être souvent négligé).

Fonctionnement

Schéma

Le trigger de Schmitt CMOS est un circuit uniquement basé sur des transistors CMOS. Son schéma est le suivant :

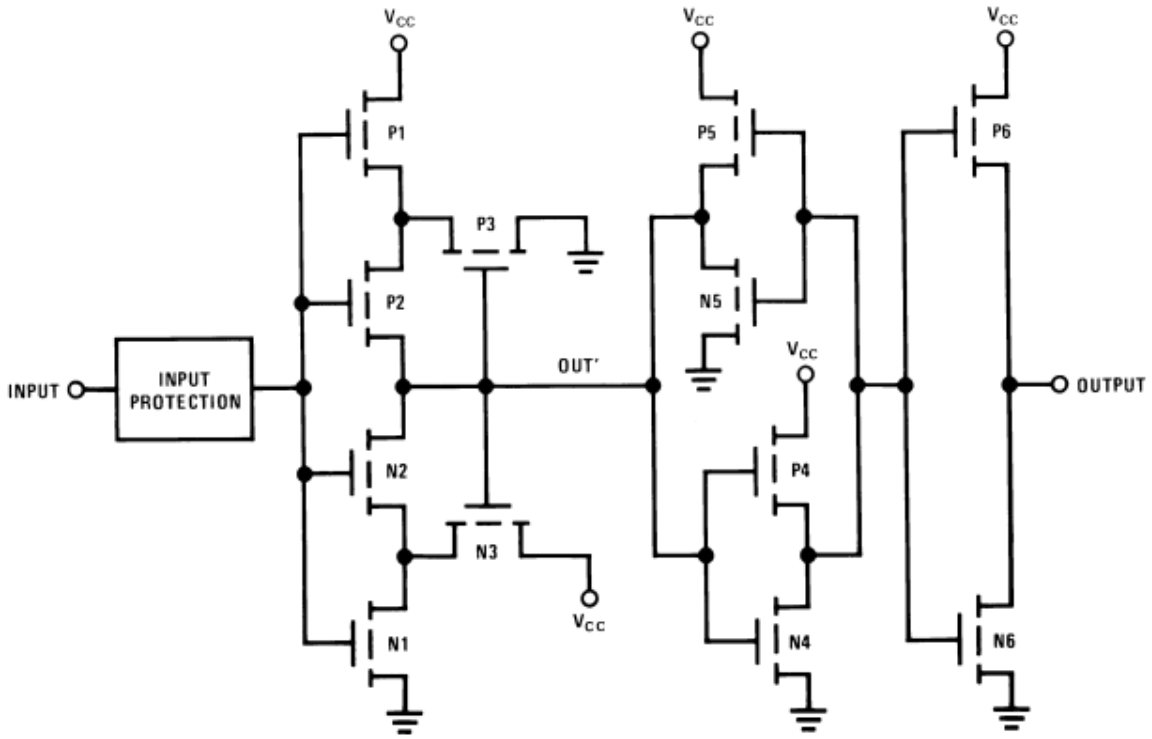


Figure 38 Schéma du trigger de Schmitt CMOS

Mode opératoire

Le circuit est composé de transistors NMOS (N) et PMOS (P).

L'entrée passe à travers une protection standard avant de traverser une barrière de 4 transistors (P1, P2, N1, N2). P3 et N3 opèrent en suivie de source et introduisent l'hystérésis en alimentant la sortie ***out'*** en deux différents points de la pile de transistor.

Quand l'entrée est à **0V**. P1, P2 sont ON, N1, N2 et P3 sont OFF (car connecté à la masse). Ainsi, N3 étant ON et agissant comme source de son suivant, le drain de N1 étant la source de N2, ***out'*** est haut et de valeur **Vcc – Vth**.

Si l'entrée est supérieure à une certaine limite par rapport la masse, N1 devient ON, N1 et N3 sont à ON et forment un diviseur de tension modifiant la source de N2 à la moitié de Vcc (déviation de tension).

Quand l'entrée est supérieure à une limite supérieure à **1/2Vcc**, N2 devient ON et la commutation régénérative prend place. Toute valeur au-dessus de celle-ci fait baisser la sortie ***out'***.

Quand ***out'*** diminue, l'influence du voltage de N1 dans le diviseur de tension avec N3 diminue rapidement augmentant le taux de décroissance de ***out'***. Pendant ce temps, P3 devient ON car le voltage de sa grille a énormément diminué (***out'***). P3 à ON, la source de P2 diminue (car connexion au drain de P3) jusqu'à ce que P2 passe à OFF. P2 étant à OFF. ***Out'*** s'atténue totalement (0).

L'effet de basculement rapide est alors causé par l'unité de la boucle des transistors et une réaction en chaîne.

Lorsque l'entrée est diminuée une fois de plus, le même processus s'exécute et l'effet de basculement arrive lorsque la tension limite inférieure est dépassée.

La sortie ***out'*** alimente un inverseur formé par P4 et N4. Un autre inverseur formé par P5 et N5 forme une bascule qui stabilise ***out'***. Cet ensemble, suivie par un autre inverseur formé par P6 et N6 fournissent la sortie output.

Résumé :

- Si l'entrée croit et devient > Vt+, basculement vers le bas.
- Si l'entrée décroit et devient < à une tension limite Vt-, basculement vers le haut.

Les variations de la sortie output sont données par le graphe suivant et pour certaines valeurs de Vcc.

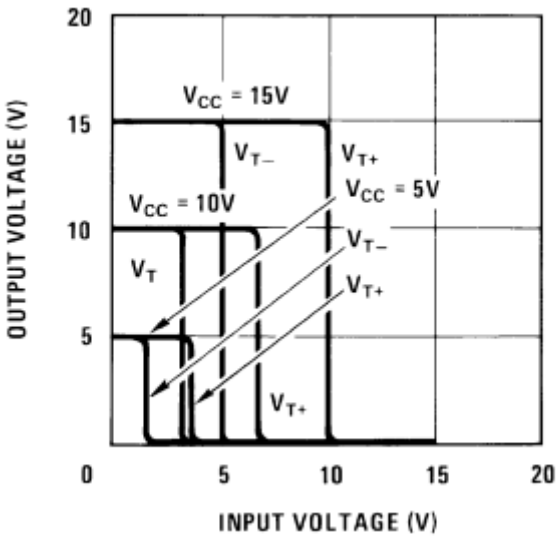


Figure 39 Variation de la sortie en fonction de l'alimentation

Un exemple d'utilisation de ce trigger, convertissant un signal analogique en un signal carré est alors le suivant :

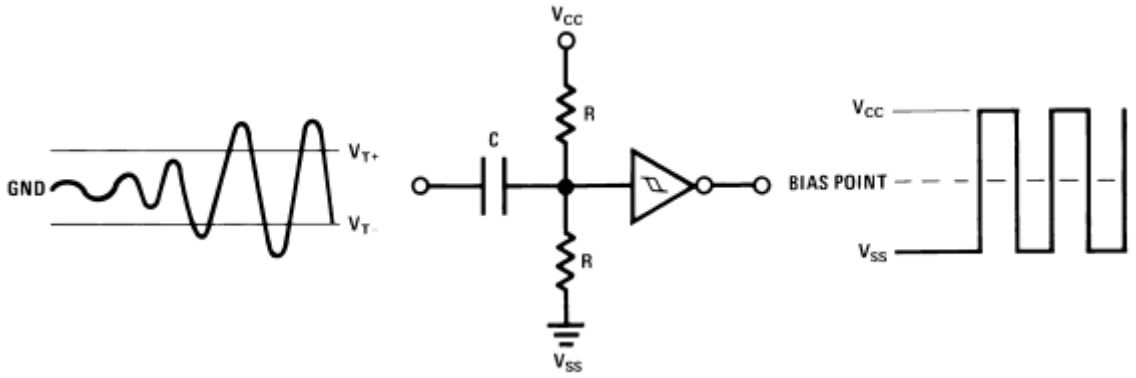


Figure 40 Génération d'un signal carré à partir d'un signal sinusoïdal

Le circuit d'entrée RC permet d'élever le signal afin de positionner la plus valeur la plus basse de la tension de sortie sur une tension précise Vss. Si Vss est mis à la masse (0 V) alors l'horloge sera un signal entre 0 et Vcc.

Note :

En terme de conception, aucun réglage supplémentaire n'est nécessaire afin de faire fonctionner le montage correctement à part le limiteur de tension qui est nécessaire mais indépendant de ce circuit car il permet juste de protéger les composants du tag contre les surtensions.

Le trigger de Schmitt CMOS résout les problèmes du trigger de Schmitt classique qui sont le basculement lent, et l'instabilité dans les hautes fréquences tout en n'ayant pas les problèmes du comparateur (sensibilité au bruit).

Le trigger de Schmitt CMOS est aussi utilisable dans la fabrication d'un oscillateur contrôlé en tension (VCO) utilisé dans la conception des PLL. (Voir ci-dessous).

Nous pouvons aussi ajouter que le générateur d'horloge peut être couplé à un diviseur de fréquence (voir ci-dessous) afin de générer une horloge de fréquence plus petite.

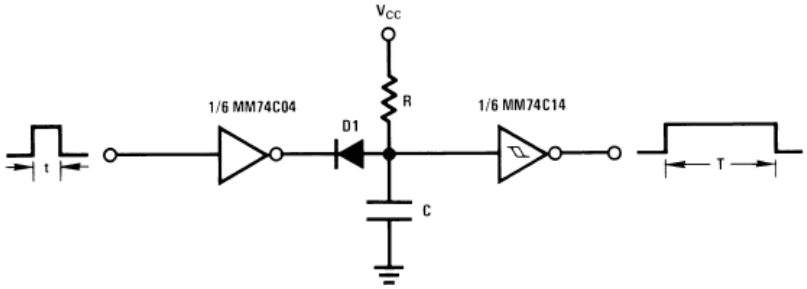


Figure 41 Trigger de Schmitt CMOS muni d'un diviseur de fréquence

La période de la tension en sortie est de :

$$T = RC\ ln(\frac{Vcc - Vbe}{Vcc - V_{t+}})$$

Avec, Vcc la tension d'alimentation

V_{t+}, la tension de basculement supérieure.

Résultats de simulation :

Note :

En basse fréquence, l'impédance de la capacité C utilisé dans l'adaptateur de tension (voici schéma ci-dessous) doit être inférieure à 1/2R. Ainsi, pour notre simulation Matlab-Simulink nous devons calculer la valeur de la capacité nécessaire à la réalisation de notre circuit. Notre fréquence étant f = 125Khz, nous obtenons une impédance Zc =1/jCw = -j/2*pi*f*C. de plus |Zc| < R/2 d'où une capacité C = |1/2*pi*f*R|

Ainsi pour une résistance de 1 Ohm, nous devons choisir d'une capacité qui doit être strictement supérieure à 1,27uF.

Le montage

Le schéma permettant de simuler le trigger de Schmitt CMOS est le suivant :

(Ici, le trigger CMOS n'intègre par les inverseurs qui stabilisent la tension en sortie)

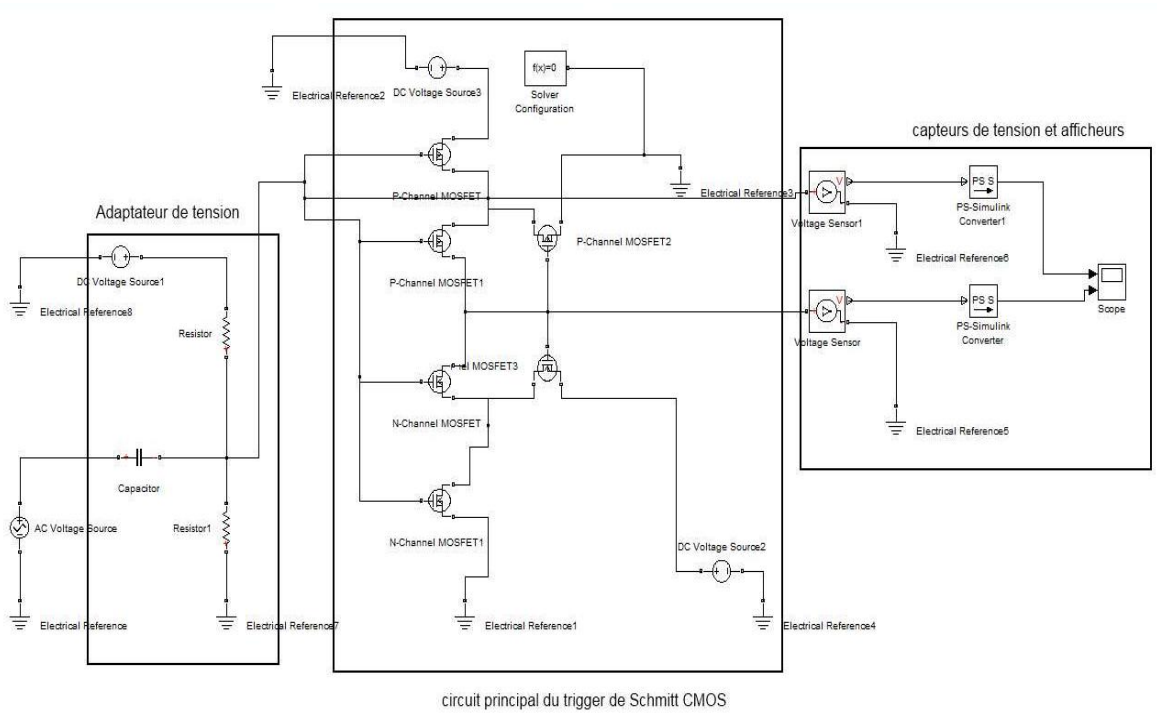


Figure 42 Montage d'un convertisseur sinusoïdal – carré

La tension d'entrée est une tension sinusoïdale pure de fréquence 125Khz et d'amplitude 3V.

Le circuit que nous appelons adaptateur de tension permet d'élever la tension de la source afin qu'elle soit strictement supérieure à 0. Ainsi, celle-ci sera compatible avec le trigger CMOS.

Dans le cadre de cette expérience, nous avons utilisé des transistors dont les caractéristiques sont les suivantes :

Transistor PMOS :

Tension seuil : Vth = -1.4 V ;

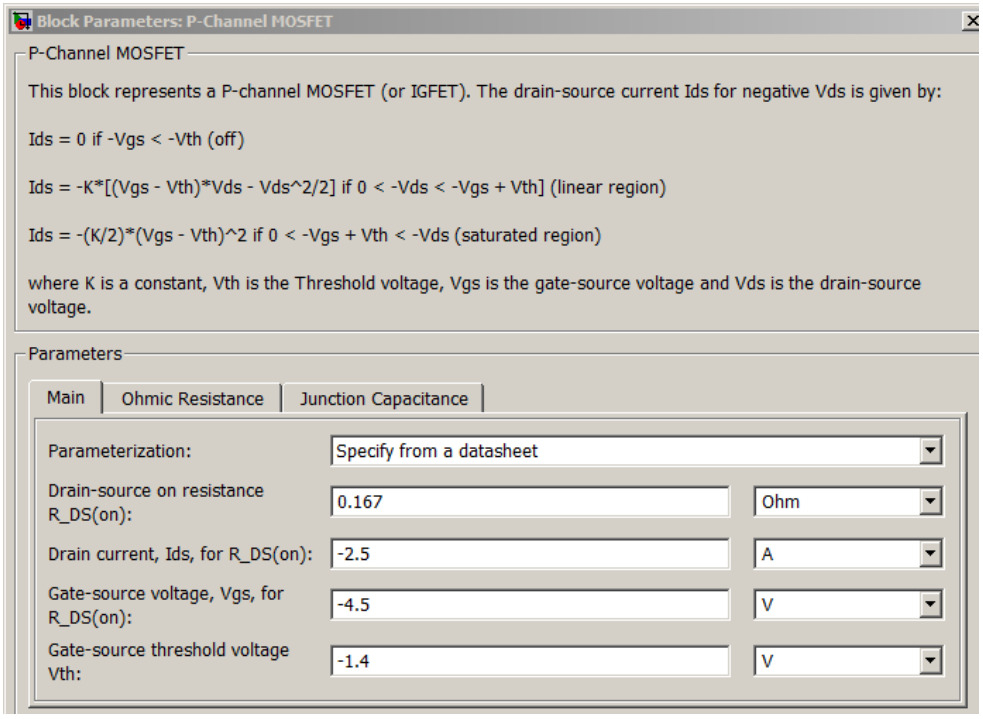


Figure 43 Paramètres des transistors PMOS

Transistor NMOS :

Tension seuil : Vth = 1,7 V.

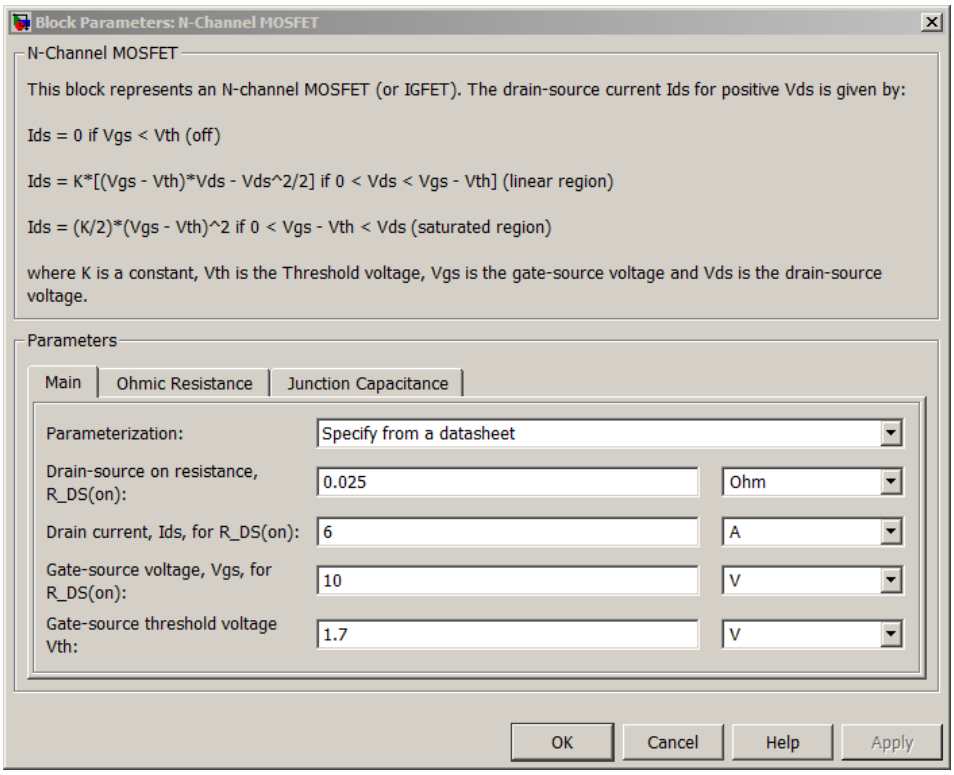


Figure 44 Paramètres des transistors NMOS

Les tensions relevées sont celles de l'entrée après adaptation ainsi que la sortie du circuit.

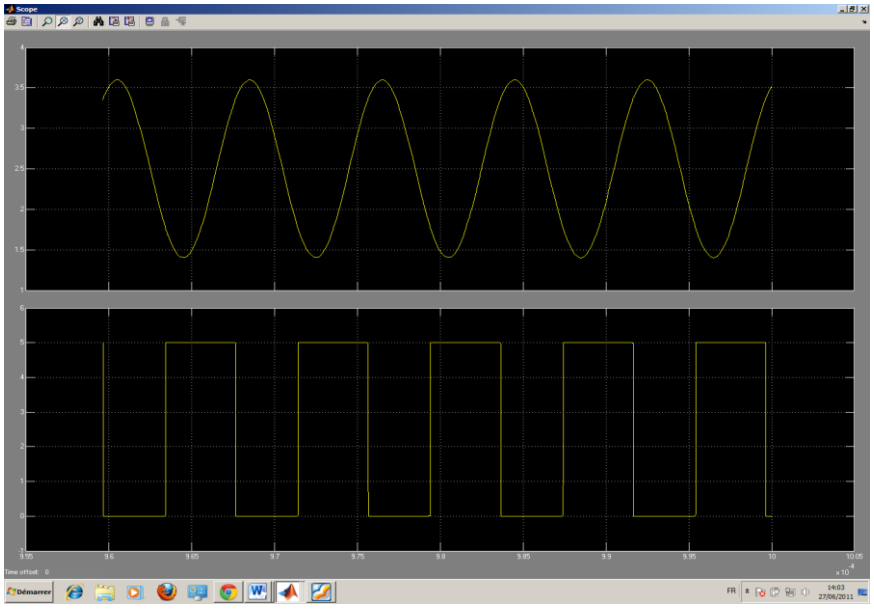


Figure 45 Résultat de la simulation du trigger de Schmitt CMOS

La tension après adaptation possède les caractéristiques suivantes :

- Décalage par rapport à la masse : 2.5V
- Amplitude : 1V ;

- Fréquence 125Khz.

La tension de sortie possède les caractéristiques suivantes :

- Amplitude : 5V ;
- Fréquence : 125Khz.

Remarque :

Malgré la conversion parfaite du signal d'entrée (fréquences des deux signaux identiques), nous constatons cependant que le signal en sortie est déphasage par rapport au signal d'entrée, ce qui ne gêne pas le fonctionnement de notre circuit.

Division de fréquence

La division de fréquence permet de diminuer la fréquence d'horloge faisant fonctionner le circuit numérique du transpondeur. Son importance intervient surtout dans la modulation car la durée d'un bit est égale à un nombre multiple de période d'oscillation du signal émis par le lecteur (Figure 25). La division de fréquence est réalisable à partir de combinaison de bascules D ou JK [1]. Chaque bascule représente alors une division par 2.

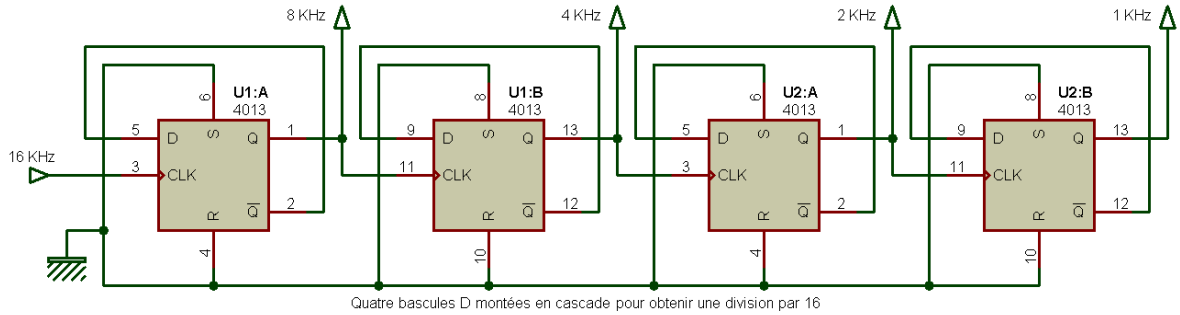


Figure 46 Division de fréquence à base de bascules D

[1] http://www.sonelec-musique.com/electronique_bases_diviseurs_frequence.html

7. Fonction RESET: Power on reset (POR) [11 p37]

La fonction RESET est une fonction qui n'est pas forcément obligatoire au transpondeur mais qui fournir un reset au sein du circuit logique. Celle-ci peut permettre alors de réinitialiser des bascules et des machines d'états lorsque le transpondeur est en cour « d'allumage » c'est-à-dire au moment où il reçoit un signal provenu du lecteur, signal qui permet aussi de l'alimenter.

Celle-ci est doit fournir uniquement fournir un pic de tension qui réinitialisera les circuits.

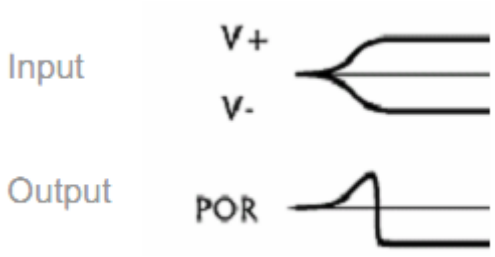


Figure 47 Signaux en entrée et en sortie du circuit de reset

Une implémentation de ce circuit est le suivant :

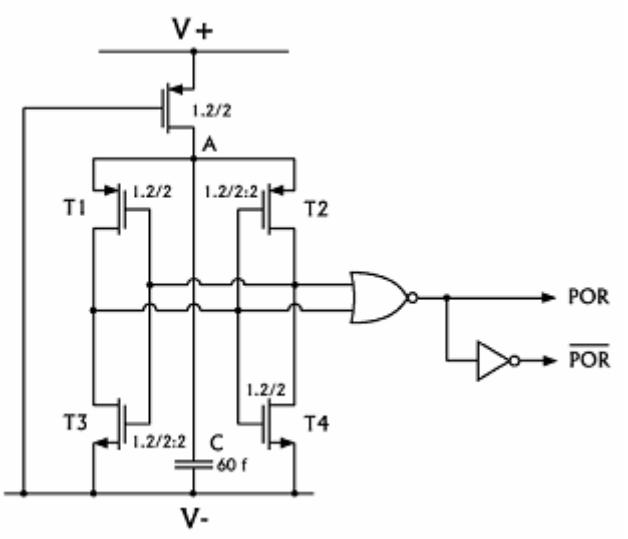


Figure 48 Montage réalisant le RESET du tag

8. Récupération de l'information du capteur

Le composant électrique représentant le capteur et qui nous a été confié par les spécialistes en chimie est un condensateur polarisé et modifié car physiquement sectionné et destiné à être en contact avec la matière dont on doit récupérer l'information. Réellement, il s'agit d'une résistance dont la valeur dépend de la concentration du composant chimique avec lequel il est sensé réagir.

Le but est donc transmettre une valeur ou un ensemble de valeurs permettant de déterminer cette résistance ou alors de calculer localement la valeur de cette résistance et de la transmettre.

A l'introduction, nous avons parlé de la méthodologie de conception du capteur qui démontre deux approches aboutissant à deux produits possibles :

- La première approche se concentre sur la conception d'un capteur simple chargé d'émettre uniquement la donnée capturée à un contrôleur ;
- La seconde associe le capteur à un transpondeur RFID et permet d'émettre un identifiant ainsi que la donnée capturée par le capteur.

Cependant, avant d'étudier ces approches, nous allons d'abord exposer la méthode de récupération des informations du capteur.

En ce sens, l'information choisie pour être transmise est la tension aux bornes du capteur en utilisant un diviseur de tension. Ce montage a été choisi pour sa simplicité et aussi parce qu'il permet de traiter directement avec les tensions et non pas avec les courants qui sont faibles surtout au sein du transpondeur.

Le schéma ci-dessous montre le montage diviseur et la formule permettant de calculer la tension aux bornes du capteur.

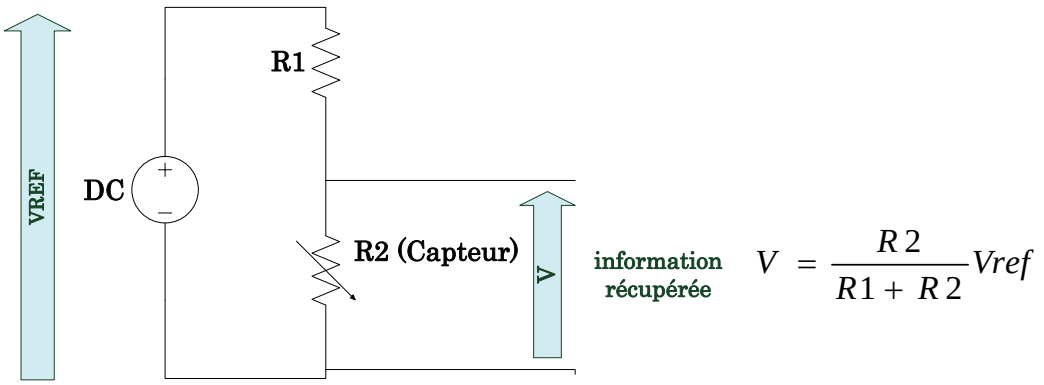


Figure 49 Récupération de la tension aux bornes du capteur

Nous constatons cependant que pour utiliser cette méthode, la tension Vref doit être constante et connue. Il est donc nécessaire d'utiliser un générateur de tension de référence comme celui que nous avons montré au « 5 » de ce document.

Cette générateur de tension de référence peut ne pas être nécessaire si :

- On effectue une différence entre V et Vref ;
- Si le convertisseur ADC est muni d'une entrée « tension de référence » permettant d'obtenir uniquement la valeur R2/ (R1+R2).

Le convertisseur analogique-numérique

Dans cette partie, nous présentons juste un modèle d'ADC qui fera la conversion la tension aux bornes du capteur en données numériques. Le convertisseur analogique-numérique devra respecter les spécifications suivantes :

- Support de l'alimentation du tag : la tension alimentant le tag doit être capable d'alimenter le convertisseur analogique numérique et ce durant toute la durée de la conversion.
- Sortie série de préférence afin d'être manipulé plus facilement par le contrôleur (cas du transpondeur RFID) ou bien d'être modulé directement (cas du capteur simplifié). Dans le cas d'une sortie parallèle, un convertisseur série-parallèle est nécessaire;
- Nombre de bits de conversion suffisants afin d'obtenir une bonne précision de la mesure;
- Support d'une horloge externe qui sera celle du tag ou du capteur ;
- Support d'une tension de référence qui sera à la fois l'alimentation du tag, l'alimentation du capteur résistif et la tension de référence.

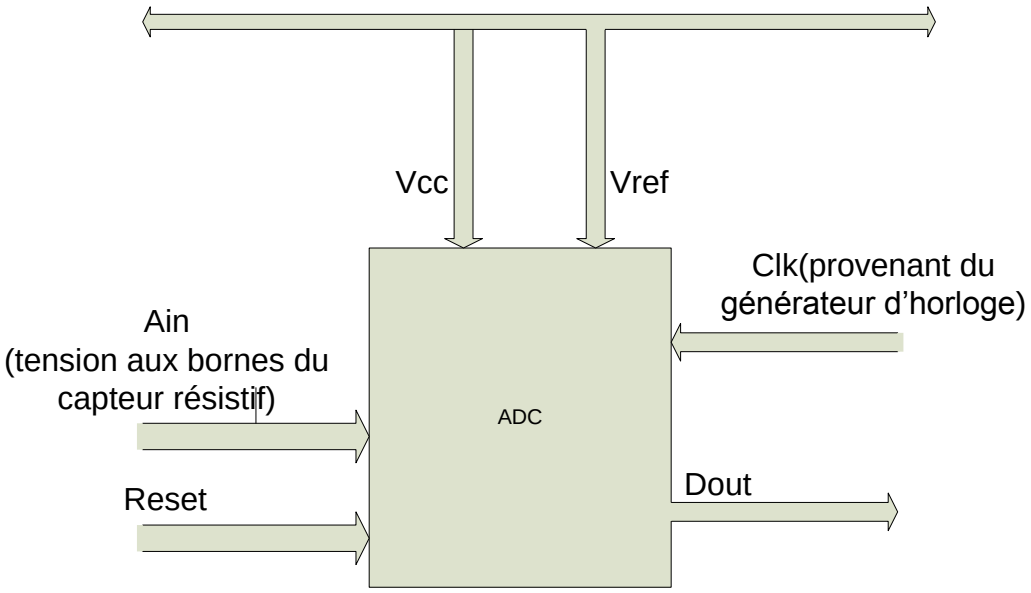


Figure 50 Vue externe de l'ADC

Intégration du capteur résistif au transpondeur RFID

En cas d'intégration au sein d'un transpondeur, la conversion analogique-numérique est obligatoire car la modulation qui est une modulation de charge est une modulation strictement numérique (elle utilise en entrée une source binaire). De plus, deux procédés sont utilisables après la conversion numérique de la donnée du capteur et avant la modulation :

- Ecriture de la donnée au sein d'une mémoire et traitement numérique de l'ensemble de la mémoire avant la modulation (mise en forme, ajout d'information de contrôle, codage);
- Traitement des données de la mémoire et modulation puis traitement de la donnée convertie et modulation.

La première procédure est une procédure déjà utilisée par les RFID à capteurs [4]. Cependant, son inconvénient est que le transpondeur doit posséder une mémoire accessible en écriture, ce qui implique la mise en œuvre d'une logique d'écriture en mémoire (donc un circuit logique plus large en termes de surface). L'avantage d'une telle méthode est l'évolutivité du système car dans le cas où l'on souhaite connaître constamment la donnée du capteur, la modification serait juste d'ajouter une source d'alimentation pour la mémoire, le convertisseur analogique-numérique et l'émission du signal.

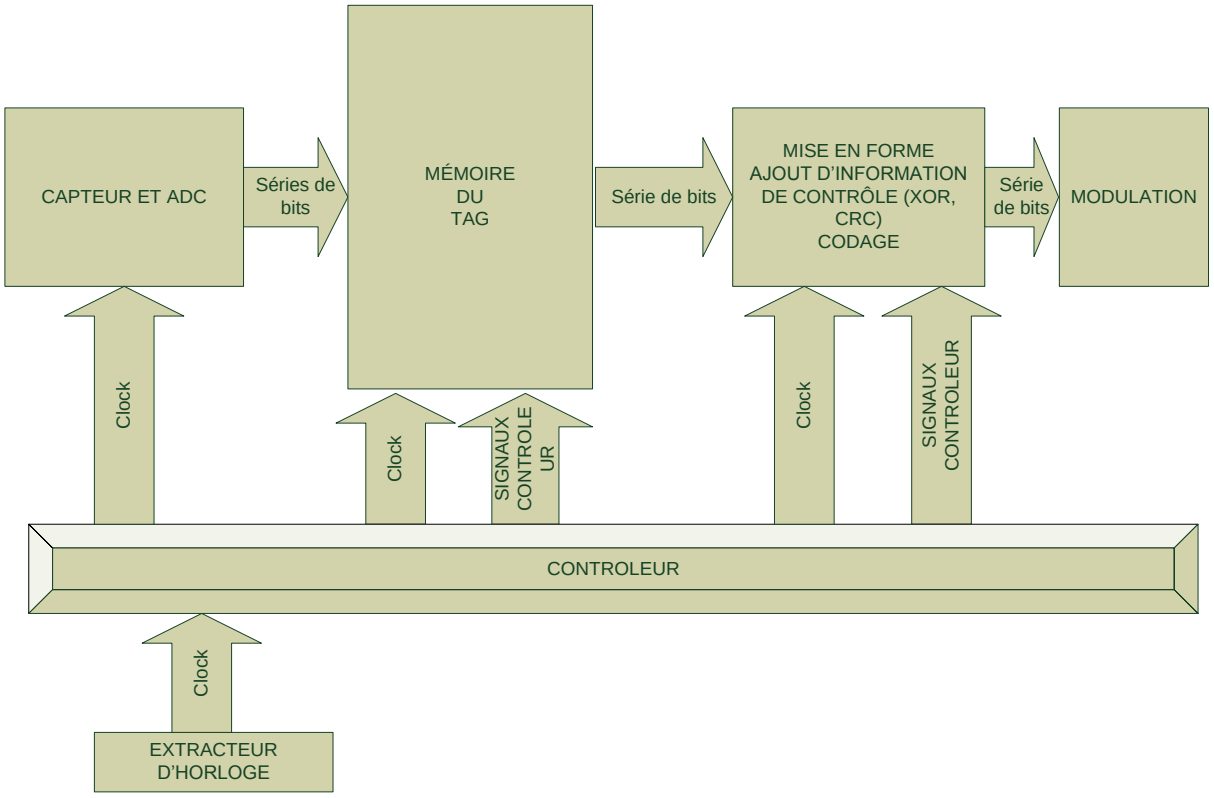


Figure 51 Architecture du circuit logique du tag

Dans le second procédé, le contrôleur fait alterne les données du convertisseur ADC et les données d'identifications. Les données sont multiplexés et subissent cependant le même traitement (mise en forme, ajout des informations de contrôle si nécessaire et codage). L'avantage principal d'une telle méthode est la non-nécessité d'une mémoire accessible en écriture mais son inconvénient est la nécessité d'un multiplexeur.

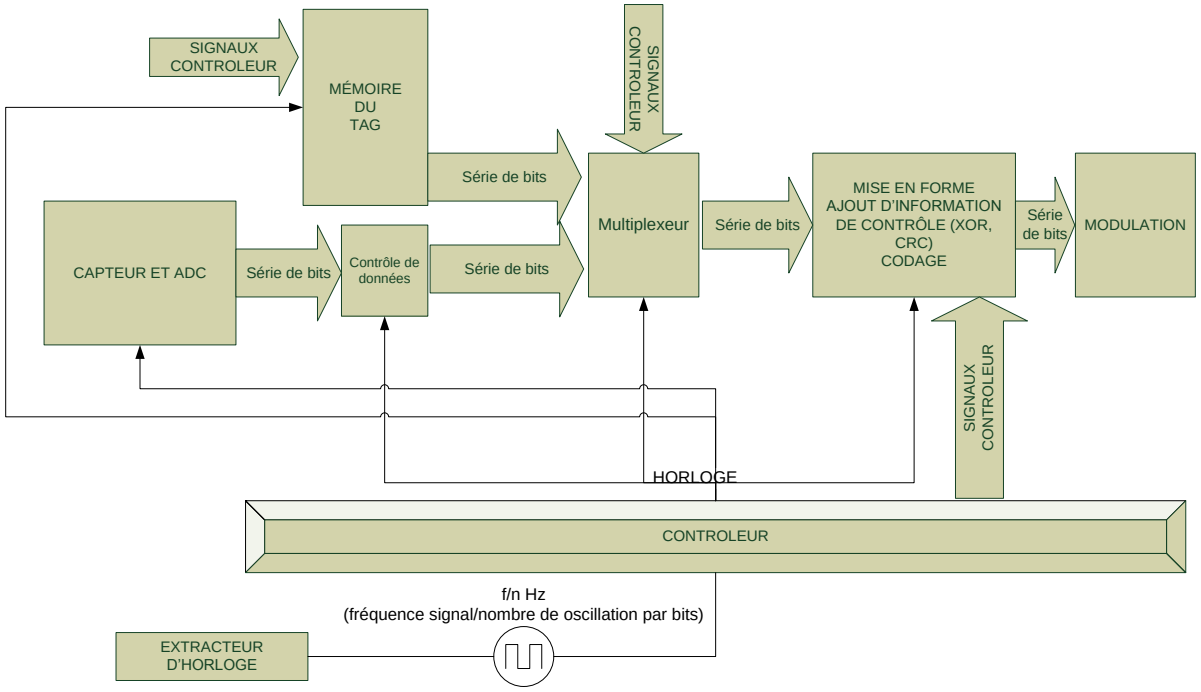


Figure 52 Architecture du circuit numérique sans ajout de la seconde mémoire

9. Conception de la fonction logique du transpondeur

Dans cette partie, nous décrivons de manière sommaire les fonctions logiques à intégrer au sein du transpondeur afin de constituer un système complet.

Conception

La fonction numérique des transpondeurs est conçue en tant qu'ASIC [11], c'est-à-dire un circuit spécialisé non reprogrammable et chargé d'assurer la fonction qui lui incombe. Les circuits de traitement sont associés à une mémoire dont ils doivent manipuler le contenu.

En tant qu'ASIC, la fonction numérique est donc programmable en VHDL ou Verilog et doit être conçu avec pour objectif optimisation de la surface, de la consommation et du coût du tag tout en aillant de bonnes performances.

Les fonctions à implémenter au sein de notre tag sont essentiellement :

- La mise en forme et l'ajout des informations de contrôles ;
- L'encodage ;
- Le diviseur de fréquence (ci-nécessaire).

Fonctions logiques

- La mise en forme consiste à ordonner les données si nécessaire afin de les faire sortir dans un certain ordre afin de les préparer pour accomplir des opérations telles que l'ajout des informations de contrôles. Par exemple, dans le cas du transpondeur EM4002, la mise en forme et l'ajout des informations de contrôle produit le résultat suivant :

1	1	1	1	1	1	1	1	1	9 header bits
8 version bits or customer ID				D00	D01	D02	D03	P0	
				D10	D11	D12	D13	P1	
32 data bits				D20	D21	D22	D23	P2	
				D30	D31	D32	D33	P3	
				D40	D41	D42	D43	P4	
				D50	D51	D52	D53	P5	
				D60	D61	D62	D63	P6	
				D70	D71	D72	D73	P7	
				D80	D81	D82	D83	P8	
				D90	D91	D92	D93	P9	10 line parity bits
				PC0	PC1	PC2	PC3	S0	
4 column parity bits									

Figure 53 Contenu de la mémoire du tag à base du circuit EM4102

La mémoire est divisée de la manière suivante :

1	1	1	1	1	1	1	1	1	9 header bits

9 bits d'entêtes accompagnés de

8 version bits or customer ID	D00	D01	D02	D03	P0
	D10	D11	D12	D13	P1

2 paquets de 4 bits représentant la version du transpondeur avec chacun leur information de contrôle calculer à base d'un simple XOR logique.

32 data bits	D20	D21	D22	D23	P2
	D30	D31	D32	D33	P3
	D40	D41	D42	D43	P4
	D50	D51	D52	D53	P5
	D60	D61	D62	D63	P6
	D70	D71	D72	D73	P7
	D80	D81	D82	D83	P8
	D90	D91	D92	D93	P9

10 line parity

8 paquets de 4 bits représentant des données. Les paquets sont accompagnés de leur information de contrôle toujours à base de XOR.

PC0	PC1	PC2	PC3	S0	bits

4 bits résultat du calcul d'XOR sur les 4 colonnes du tableau présenté ci-dessus. Ces 4 bits sont accompagnés d'un bit de stop S0 = « 0 ».

Notons que dans le cas de l'EM4002, Il n'y a pas réellement d'ajout d'éléments de contrôle car ceux-ci sont directement intégrés dans la mémoire avec les autres données. Ainsi, il n'y pas de circuit réalisant cette fonction. En ce sens, l'intégration d'un circuit d'ajout des informations de contrôle dépend uniquement de l'existence ou non d'une mémoire réinscriptible au sein du transpondeur.

- L'encodage peut être de plusieurs types : PIE (Pulse Interval Encoding), Manchester, Miller ou tout simplement NRZ. Cependant, l'encodage de Manchester ou de Miller parce qu'ils ont de meilleures performances en terme de protection du signal contre le bruit et en termes de synchronisation, sont plus utilisés dans des systèmes RFID (c'est le cas du tag EM4102). Les schémas ci-dessous présentent quelques types d'encodages.

  - PIE

    Dans ce cas, les bits se différencient par leur durée.

    PW = Pulse width = Largeur de l'impulsion

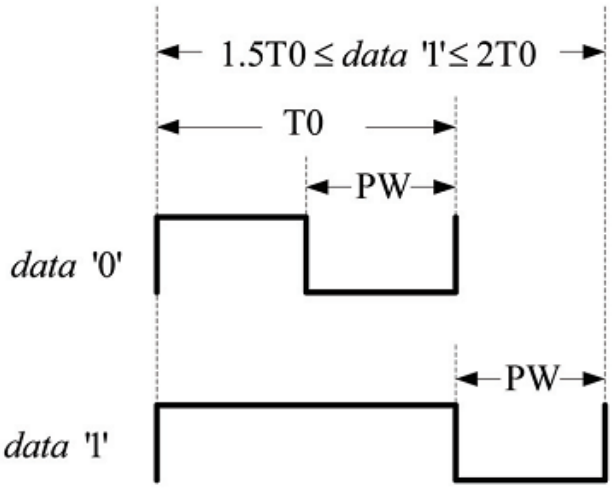


Figure 54 Encodage PIE [14 p12]

  - Encodage Manchester

    L'encodage Manchester insère toujours une transition au sein de chaque bit.

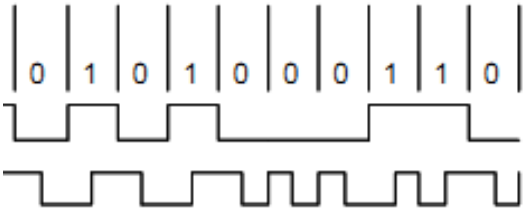


Figure 55 Codage Manchester [2]

  - Encodage Miller

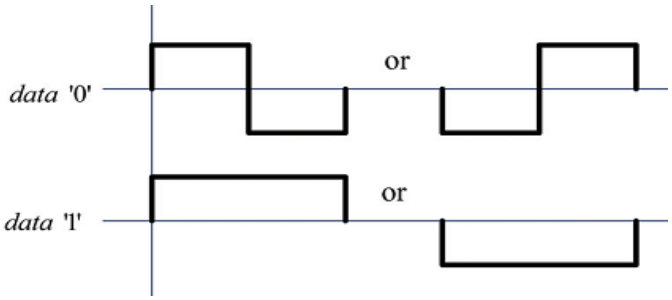


Figure 56 Encodage Miller [14 p13]

- Il existe plusieurs méthodes de contrôle des données qui dépendent la sévérité que l'on attend que du canal de transmission (puissance du bruit), la distance de la transmission, ainsi que des interférences multi-utilisateurs dues à la présence de plusieurs tags dans le même environnement et répondant presque au même moment. Parmi les principales méthodes utilisées dans les communications RFID, nous pouvons citer principalement le XOR (voir une de ses applications dans l'exposé ci-dessus) ou encore le CRC. Tandis que le XOR est utilisé dans les basses fréquences où la distance émetteur-récepteur est faible, le CRC qui est beaucoup plus performant est utilisé dans les moyennes et hautes fréquences où la distance est plus grande et où il est nécessaire de disposer d'un contrôle d'intégrité des données plus strict.

10. Conception de l'antenne

L'antenne est le composant qui permet la communication du circuit du tag avec l'extérieur. Elle reçoit un signal d'une fréquence précise pouvant contenir à la fois des informations et l'énergie nécessaire à l'alimentation. L'antenne est calibrée pour recevoir une fréquence précise (dite fréquence de résonance) et sa représentation générale est celle d'un circuit RLC en série ou en parallèle.

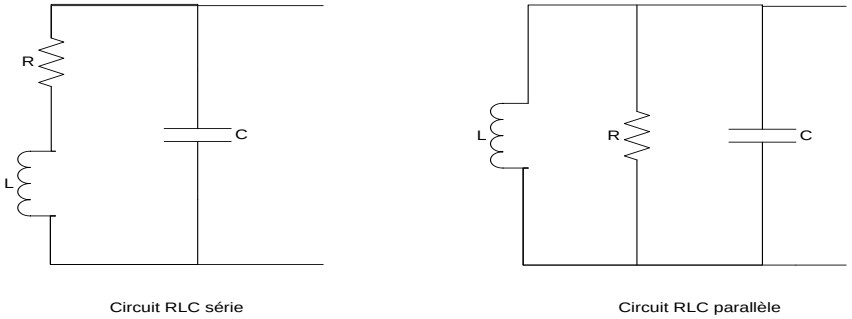


Figure 57 Montage équivalent d'une antenne

Le facteur le plus important du tag est la distance de lecture [12 p.23]. Il s'agit de la distance maximale entre le lecteur et le tag de telle sorte que le tag puisse détecter le signal émis par le tag à partir de l'énergie qu'il reçoit de ce même lecteur.

L'antenne est généralement conçue séparément par rapport au reste du circuit. En effet, il est nécessaire que son impédance soit en adéquation avec le circuit électronique du tag afin de maximiser la transmission de puissance entre les deux éléments. Ainsi l'antenne est doit être mise en œuvre après la mise en œuvre du circuit afin de conjuguer les impédances des deux circuits.

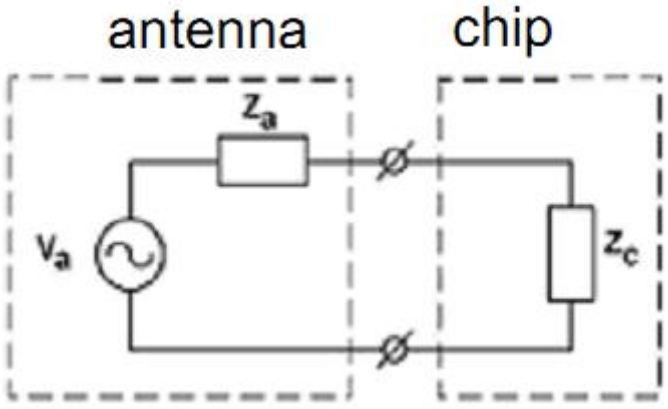


Figure 58 Architecture du tag en termes d'impédance

V. Elaboration du capteur simplifié

Après avoir étudié les composants du tag, nous pouvons sélectionner les éléments nécessaires à la conception d'un capteur sans fil simple c'est-à-dire sans logique numérique (donc sans circuit mémoire et donc sans contrôleur) mais intégrant uniquement les éléments nécessaires au fonctionnement (réception du signal, lecture du capteur, émission du signal).

Le capteur simple peut être alors représenté par le schéma suivant :

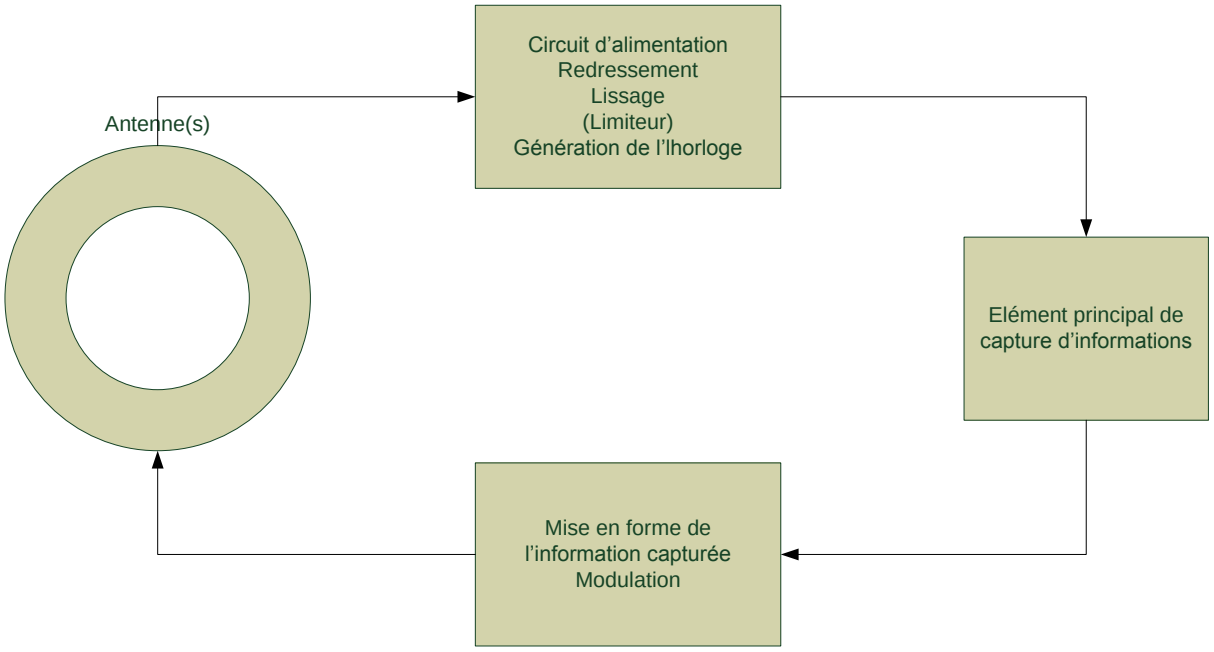


Figure 59 Schéma fonctionnel du capteur simplifié

Ainsi les fonctions qui doivent être étudiées en détail dans la conception de notre capteur simplifié sont :

- La récupération de l'information voulue ;
- L'alimentation du capteur ;
- La transmission du signal (fréquences des signaux émission-réception, techniques de transmission) ;
- La mise en forme de l'information et la modulation dont la technique est fonction de la fréquence de transmission.

Les fonctions qui ont déjà été étudiés sont l'alimentation du capteur, la technique de modulation (modulation de charge) qui est associé à la méthode de transmission du signal et enfin la capture de l'information qui fournit en sortie la tension aux bornes du composant principal du capteur, la résistance sensible aux vapeurs d'éthanol.

Cependant, nous avons vu que la modulation de charge fonctionne strictement avec des signaux logiques et ne peut manipuler directement la tension à transmettre sans utiliser de convertisseurs analogiques numériques car cette tension est donnée de manière brute et ponctuelle. En ce sens, il s'agit de transmettre une valeur et non pas un signal. De plus, l'intégration d'un convertisseur implique aussi l'ajout d'un extracteur de fréquence (et si nécessaire un diviseur de fréquence) afin de générer l'horloge qui alimentera le convertisseur. Le schéma fonctionnel du capteur devient alors le suivant.

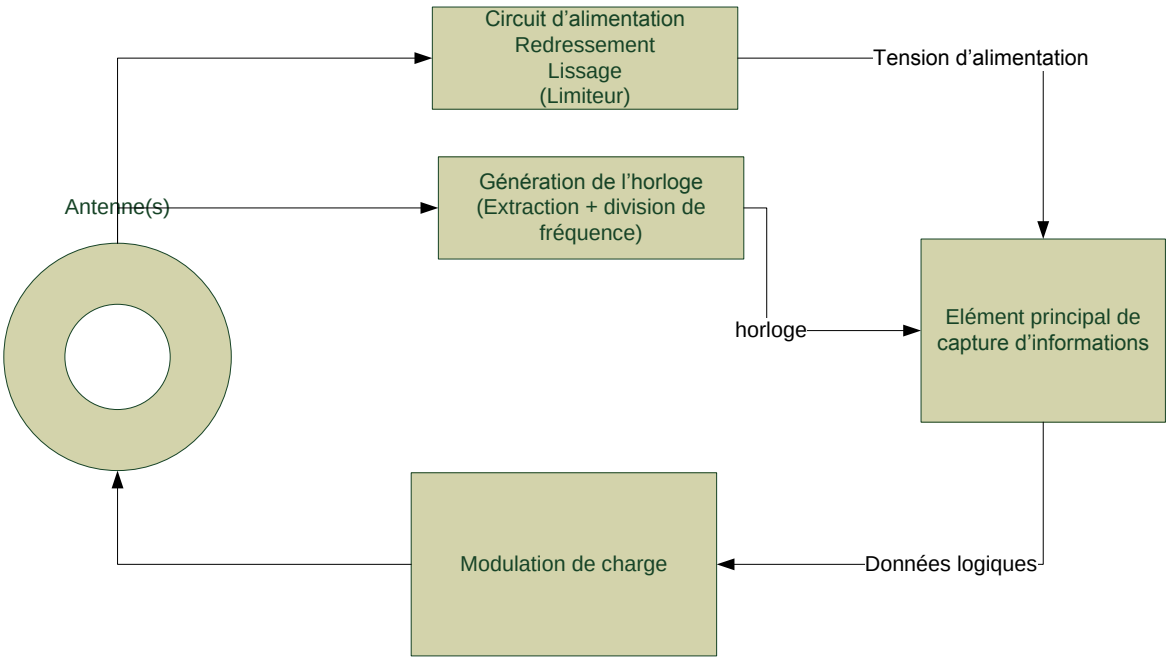


Figure 60 Schéma complété du capteur simplifié

Nous pouvons aussi ajouter que la modulation de charge est rendue obligatoire si jamais la fréquence d'émission et la fréquence de réception sont identiques.

Nous pouvons alors ajouter que les avantages de la modulation de charge sont :

- La transmission numérique et modulée des données qui permet d'avoir une transmission fiable
- L'usage d'une seule antenne en émission et en réception ce qui permet un gain en terme de surface.
- La simplicité du circuit qui nécessite un à quelques transistors MOS.

L'inconvénient majeur de cette technique de modulation est la manipulation de données numériques ce qui nécessite obligatoirement l'intégration d'un convertisseur ADC et d'un extracteur d'horloge qui alimentera le convertisseur.

VI. Bilan

Au début de ce rapport, nous avons déterminé les fonctions qu'il fallait absolument implémenter dans notre équipement afin qu'il puisse transmettre l'information récupérée par le capteur.

En associant notre capteur à la technologie RFID, nous avons obtenu l'architecture fonctionnelle suivante :

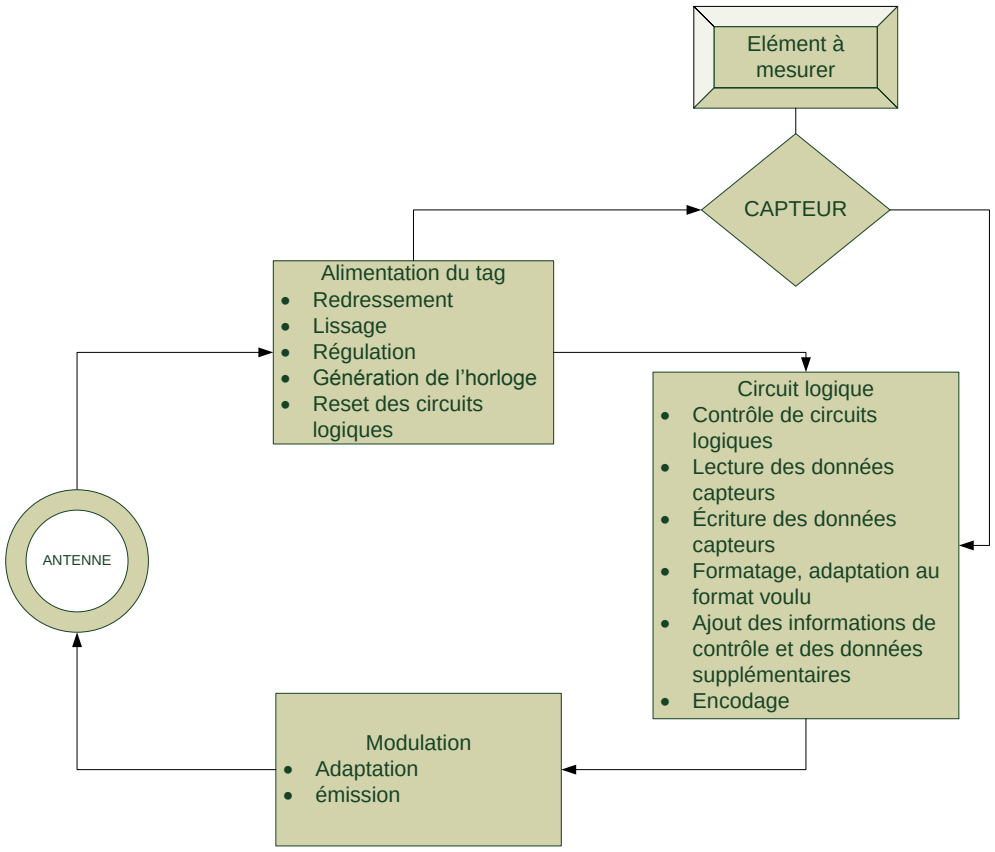


Figure 61 Architecture fonctionnelle d'un tag RFID à capteur

Cette architecture nous a permis de déterminer comment réaliser un capteur simplifié capable de transmettre de l'information sans utiliser de mémoire et en ce sens, architecture fonctionnelle est la suivante.

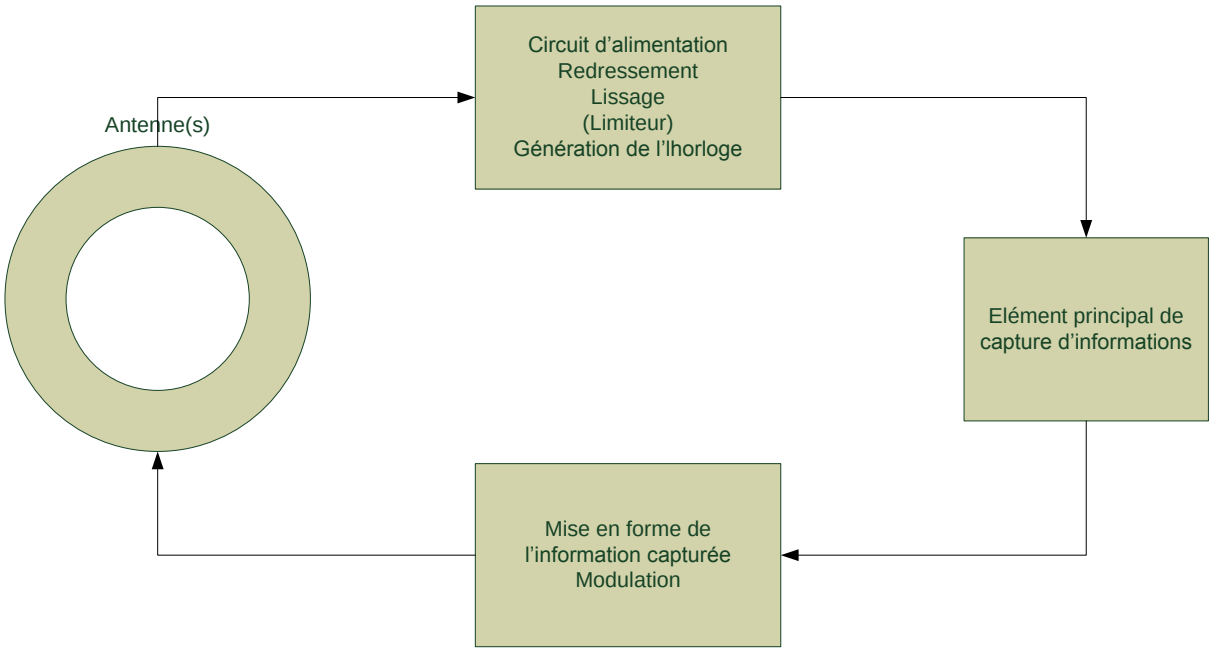


Figure 62 Architecture fonctionnelle d'un capteur simplifié

La recherche des divers éléments permettant de concevoir un transpondeur nous mène au résumé des principaux composants du tag suivant :

Fonctionnalité (s) du circuit	Montage	Fonctionnement	Compositions	Avantages	Inconvénients
Redressement (et régulation)	Pont de diodes (redressement uniquement)	Redressement double alternance	Diodes Capacités polarisées	Mise en œuvre simple	Tension d'entrée plus faible que la tension de sortie
	Pompe de charge (régulation)	Redressement et amplification par pompe	Diode de Schottky Capacités polarisées	Mise en œuvre simple Amplification de la tension de sortie Stabilité et protection du circuit contre les surtensions et les variations de tension	Nombre de composants plus élevés et fonction de la tension voulue en sortie
Génération de l'horloge	Trigger de Schmitt CMOS	Trigger de Schmitt	Transistors NMOS et PMOS	Faible consommation Stabilité Performances	-
	PLL		Dépend de la mise en œuvre de ces composants	Performance	Complexité

			internes		
Modulation (de charge)	Montage à base de transistor	Modulation du signal sinusoïdal par des signaux binaires	Transistors et résistances selon les cas	Simple à mettre en œuvre	Modulation numérique

Tableau 1 Bilan des circuits nécessaires à la conception du tag

L'architecture technique du capteur simplifié est alors le suivant.

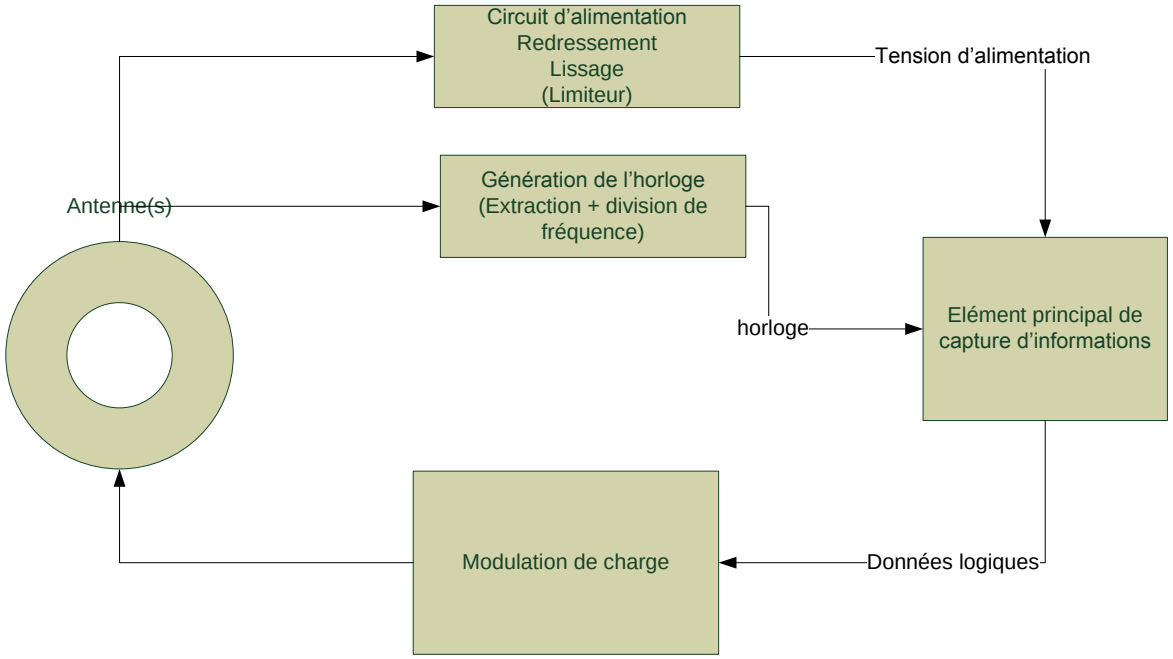


Figure 63 Schéma complété du capteur simplifié

VII. Conclusion

Dans le cadre de ce stage, nous avons d'une part réuni les éléments nécessaires à la conception de deux équipements munis d'un capteur et capables de transmettre l'information récupérée par ce capteur à un lecteur, et d'autre part démontré comment récupérer et traiter les données à l'aide d'un système informatique. Par rapport au contexte du projet qui est la conception d'un plastique intelligent muni de capteurs devant transmettre des informations sur le produit recouvert par ce plastique, nous pouvons affirmer que la mise en œuvre du transpondeur que nous avons conçu est possible dans le cadre que nous avons défini. De plus étant donné que le contrôle de ces capteurs risque nécessiter à terme l'intégration d'un système d'identification permettant d'indiquer à quel objet appartient ces données, l'intégration du capteur à un transpondeur RFID semble être une solution viable, et nous avons montré en théorie comment il était possible de concevoir un transpondeur RFID à capteur. Cependant, la réalisation réelle d'un tel transpondeur doit répondre à d'autres critères tels que les critères pratiques (coût de fabrication ou encore performances en fonction de l'environnement) et techniques (distance minimale de lecture, système d'identification). Ces critères doivent effectivement être précisés afin de réaliser correctement le transpondeur car certains éléments de la conception d'un transpondeur sont liés à ces critères. Dans le cadre de la suite possible à ce projet dans son ensemble, il serait préférable de préciser les spécifications du transpondeur afin de pouvoir passer à plan de conception plus poussée à la fois du transpondeur à capteur et du lecteur associé et permettant ainsi d'effectuer des simulations, avant de se focaliser sur une réalisation pratique tel qu'un circuit d'expérimentation ou encore un montage réel.

VIII. Listes des figures

Figure 1 Exemple d'architecture d'un tag passif asynchrone [3] 9
Figure 2 Architecture du tag passif EM4102 [2] 9
Figure 3 Fonctions à étudier et à intégrer au sein du tag avec capteur 10
Figure 4 Architecture d'un système informatique à base de technologie RFID 11
Figure 5 Architecture de notre système 11
Figure 6 Photo de l'UM-005 [2] 12
Figure 7 Liste de pins du lecteur UM-005 [2] 12
Figure 8 Photo du RFID-DISC 4 à base du EM4102 13
Figure 9 Photo du mbed 13
Figure 10 Liste des pins du mbed et leurs utilités 14
Figure 11 Aperçu du logiciel Framer 15
Figure 12 Schéma d'expérimentation du redressement 18
Figure 13 Aperçu du circuit en vue de réaliser et d'analyser le redresseur 19
Figure 14 Redresseur de tension [3] 20
Figure 15 Circuit de redressement basé sur la pompe de charge de Dickson. N = 6 [4] 20
Figure 16 Schéma d'un redresseur à pompe de charge à base de transistor MOS [11] 21
Figure 17 Résultat du circuit de redressement et de lissage 22
Figure 18 Résultat du circuit de redressement et de lissage 23
Figure 19 Montage de redressement à un pont 24
Figure 20 Signaux provenant du montage de redressement 24
Figure 21 Signaux provenant du montage de redressement 25
Figure 22 Schéma d'un tag RFID [7] 26
Figure 23 Générateur de tension de référence [3] 27
Figure 24 Aperçu du signal de retour sur une des bornes de l'antenne 28
Figure 25 Durée d'un bit selon l'EM4102 [2] 29
Figure 26 Architecture du circuit logique avec diviseur de fréquence interne 30
Figure 27 Architecture du circuit logique avec diviseur de fréquence interne 31
Figure 28 Schéma de modulation d'un tag harmonique 31
Figure 29 Schéma de modulation d'un tag à modulation de charge 32
Figure 30 Schéma de modulation d'un tag à conversion de fréquence 32
Figure 31 Schéma équivalent d'une modulation de charge [8] 33
Figure 32 Montage de modulation de charge PSK [12] 34
Figure 33 Montage de modulation de charge ASK [8] 34
Figure 34 Simulation de la modulation de charge sous PROTEUS ISIS 35
Figure 35 Signaux résultants de la simulation 36
Figure 36 Signal modulé par l'horloge 36
Figure 37 Schéma complet d'un tag passif [8] 37
Figure 38 Schéma du trigger de Schmitt CMOS 40
Figure 39 Variation de la sortie en fonction de l'alimentation 41
Figure 40 Génération d'un signal carré à partir d'un signal sinusoïdal 42
Figure 41 Trigger de Schmitt CMOS muni d'un diviseur de fréquence 42
Figure 42 Montage d'un convertisseur sinusoïdal – carré 44

Figure 43 Paramètres des transistors PMOS 45
Figure 44 Paramètres des transistors NMOS 46
Figure 45 Résultat de la simulation du trigger de Schmitt CMOS 46
Figure 46 Division de fréquence à base de bascules D 47
Figure 47 Signaux en entrée et en sortie du circuit de reset 48
Figure 48 Montage réalisant le RESET du tag 48
Figure 49 Récupération de la tension aux bornes du capteur 49
Figure 50 Vue externe de l'ADC 50
Figure 51 Architecture du circuit logique du tag 51
Figure 52 Architecture du circuit numérique sans ajout de la seconde mémoire 52
Figure 53 Contenu de la mémoire du tag à base du circuit EM4102 53
Figure 54 Encodage PIE [14 p12] 54
Figure 55 Codage Manchester [2] 54
Figure 56 Encodage Miller [14 p13] 55
Figure 57 Montage équivalent d'une antenne 56
Figure 58 Architecture du tag en termes d'impédance 56
Figure 59 Schéma fonctionnel du capteur simplifié 57
Figure 60 Schéma complété du capteur simplifié 58
Figure 61 Architecture fonctionnelle d'un tag RFID à capteur 59
Figure 62 Architecture fonctionnelle d'un capteur simplifié 60
Figure 63 Schéma complété du capteur simplifié 61

IX. Annexe

1. Bibliographie

[1] *Document principal du projet*

[2] *Datasheet de l'EM4102*, http://www.hengsen.cn/emdatae/em4102_ds.pdf

Datasheet du LTC1806, http://cds.linear.com/docs/Datasheet/18601fa.pdf

[3] *ETUDE D'ARCHITECTURE ET CONCEPTION DE CIRCUITS MIXTES UTILISANT LA LOGIQUE ASYNCHRONE : APPLICATION AUX SYSTEMES TRES BASSE CONSOMMATION ET SANS CONTACT*, Damien Cachauteux, http://tel.archives-ouvertes.fr/docs/00/05/53/60/PDF/asd_222.pdf

[4] *Système de mesure et de transmission de la température d'un corps humain ou animal*, http://www.sumobrain.com/patents/wipo/System-measuring-transmitting-temperature-human/WO2000054013A1.pdf

[5] *Design and analysis of a low power passive UHF RFID transponder IC*, Li-Ying Chen, Lu-Hong Mao Xiao-Zong Huang, http://www.springerlink.com/content/015w14375814g750/fulltext.pdf

[6] *A 13.56 MHz Radio Frequency Identification Transponder Analog Front End Using a Dynamically Enabled Digital Phase Locked Loop***,** Moon-Ho Choi, Byung-Do Yang, Nam-Soo Kim, and Yeong-Seuk Kim, Soo-Joo Lee, Kee-Yeol Na, *http://www.transeem.org/Upload/files/TEEM/article4.pdf*

[7] *Applications en identification radiofréquence et cartes à puce sans contact***,** Dominique Paret

[8] *INTEGRAL BACKSCATTERING TRANSPONDERS FOR LOW COST RFID APPLICATIONS***,** Michael Y. Laukine, Integrated Silicon Design Pty. Ltd, 99 Frame St., Adelaide SA 5000, Australia**,** Peter H. Cole, The University of Adelaide, Adelaide SA 5000, Australia

[9] *RFID Handbook – Fundamentals and Application (2nd edition),* Klaus Finkenzeller

[10] *RFID Tag design*, Lo Chi Sung

[11] *Development and implementation of RFID Technology*

[12] *CMOS trigger – A unique Versatile Design Component,* FAIRCHILD SEMICONDUCTOR