

Workshop 2emc 2010 - 2emc

Accélération d'un couplage de méthodes numériques dédié à la modélisation CEM de convertisseurs statiques industriels

Vincent Ardon^{1,2}, Olivier Chadebec¹, Édith Clavel¹, Jean-Michel Guichon¹, Patrice Labie¹, Yann Le Floch²

1 G2Elab, BP 46 – 38402 Grenoble, vincent.ardon@g2elab.grenoble-inp.fr,
olivier.chadebec@g2elab.grenoble-inp.fr, edith.clavel@g2elab.grenoble-inp.fr,
jean-michel.guichon@g2elab.grenoble-inp.fr

2 CEDRAT, 15 Chemin de Malacher Inovallée – 38246 Meylan Cedex, yann.lefloch@cedrat.com

Résumé : Cet article présente l'accélération d'un couplage de méthodes numériques intégrales via l'utilisation de calculs parallélisés. Cette approche est dédiée à la modélisation des interconnexions de convertisseurs statiques pour évaluer leurs performances CEM. Bien que les méthodes numériques appliquées soient connues, l'originalité de cet article demeure dans la modélisation complète de systèmes d'électronique de puissance de complexité industrielle via une approche système.

Mots-clés : méthodes intégrales, FMM, PEEC, CEM, convertisseur statique, calcul parallèle, éléments parasites, approche système

1. INTRODUCTION

Face à la complexité grandissante des convertisseurs statiques présents dans tout système électrique, les ingénieurs de conception ont besoin d'outils de modélisation électromagnétique de plus en plus performants, notamment en ce qui concerne la Compatibilité ÉlectroMagnétique (CEM). Le respect des normes CEM conduites et rayonnées de ces convertisseurs statiques devient de plus en plus contraignant notamment à cause de la montée en fréquence, la compacité et la complexité grandissante des interconnexions de puissance. De façon plus générale, le projet O2M, piloté par VALEO et DASSAULT SYSTEMES dans lequel s'inscrit ce travail, a pour objectif de construire une plateforme logicielle de conception mécatronique.

Aussi, les méthodes intégrales ont prouvé leur intérêt dans la modélisation des systèmes d'électronique de puissance grâce à l'extraction de circuit d'éléments partiels équivalent (méthode PEEC) permettant d'analyser les interconnexions de ces structures via un solveur circuit [1-3]. Ces méthodes sont légères, car seuls les matériaux actifs doivent être maillés, alors que les méthodes différentielles (comme les éléments finis)

nécessitent aussi la discrétisation de l'air environnant ; cela permet donc une modélisation plus aisée des géométries planes multi-couches.

De plus, avec l'utilisation de la méthode multipolaire rapide (Fast Multipole Method ou FMM) développée dans les années 90 [4-5], les méthodes intégrales sont devenues de plus en plus attractives grâce à l'accélération du calcul des produits matrices-vecteurs et au non stockage de la matrice d'interaction qui, étant pleine, limitait rapidement leur application pour des systèmes complexes : intégrer puis résoudre un problème de 10^4 inconnues réelles nécessitait au moins 3 Go de mémoire.

Enfin, la généralisation des technologies multi-processeurs en informatique permet un gain de temps considérable pour la modélisation numérique de gros systèmes (comprenant beaucoup de degrés de liberté). En parallélisant les algorithmes d'intégration des matrices et de résolution du problème, on peut obtenir d'important facteur de division en temps en fonction du nombre de processeurs utilisés.

La section suivante présente deux méthodes intégrales générales et adaptées pour l'extraction de schémas PEEC résistifs, inductifs et capacitifs

représentants les interconnexions d'électronique de puissance de complexité industrielle. Ensuite, l'accélération des temps de calcul grâce à la parallélisation des algorithmes sera présentée. Pour finir, toute cette approche est appliquée à la modélisation de convertisseurs statiques industriels.

2. CALCUL DES ELEMENTS PARASITES EQUIVALENTS (R-L-M-C)

A partir des équations de Maxwell, dans un état quasi-statique et en supposant que les charges libres se déplacent à la surface des conducteurs, le champ électrique E_0 à l'intérieur d'un conducteur isotrope peut s'écrire dans le domaine fréquentiel ω de la façon suivante :

$$\begin{aligned} \vec{E}_0(r) &= \frac{\vec{J}(r)}{\sigma} + \omega \vec{A}(r) + \vec{\nabla} \phi(r) \\ &= \frac{\vec{J}(r)}{\sigma} + \omega \mu \int_V G(r, r') \cdot \vec{J}(r') dV + \frac{1}{\epsilon} \cdot \vec{\nabla} \int_S G(r, r') \cdot \rho(r') dS \end{aligned} \quad (1)$$

où \mathbf{J} est la densité de courant, σ la conductivité du conducteur, \mathbf{A} le potentiel vecteur magnétique, ϕ le potentiel scalaire électrique et $G(\mathbf{r}, \mathbf{r}') = 1/(4\pi\|\mathbf{r} - \mathbf{r}'\|)$ la fonction de Green. Les trois parties de l'équation (1) sont respectivement dues aux effets résistifs (R), inductifs (L-M) et capacitifs (C), qui sont modélisés en utilisant deux différentes méthodes intégrales basées sur deux maillages différents des conducteurs et des diélectriques.

2.1 Extraction des éléments résistifs et inductifs

La méthode intégrale choisie pour la modélisation inductive repose sur un maillage volumique adapté, prenant en compte les effets de peau et de proximité des conducteurs. Les résistances (R), les inductances (L) et les mutuelles inductances (M) sont calculées numériquement par méthode intégrale de Galerkin. Un modèle réduit d'impédance inductive équivalente peut être obtenu entre certains nœuds électriques choisis afin de limiter le nombre de degré de liberté dans un solveur circuit. Cette méthode est plus détaillée dans [6-7]. Cette méthode implantée dans le logiciel InCa3D [8] est suffisante pour modéliser précisément les courants et tensions dans les dispositifs mais seulement en basse fréquence [3]. Pour élargir ce spectre de fréquences et plus particulièrement, pour modéliser les courants de mode commun dans une étude CEM, il est nécessaire de modéliser les couplages capacitifs.

2.2 Extraction des éléments capacitifs

Concernant la modélisation capacitive, un maillage surfacique non nécessairement conforme des matériaux conducteurs et diélectriques est utilisé pour extraire d'abord la distribution électrostatique des charges électriques et ensuite les capacités parasites équivalentes [5-6]. Les coefficients de la matrice d'interaction reliant les charges aux potentiels des conducteurs sont calculés numériquement via une méthode vectorisée de collocation ou de Galerkin avec une correction analytique de la diagonale.

Pour gagner en temps d'intégration et place mémoire, une approche multipolaire (AMLFMM) est aussi utilisée. Le principe est d'approximer les interactions lointaines à l'aide de décompositions multipolaires en harmoniques sphériques. L'algorithme développé et employé dans cette étude diffère de sa version originale [4] qui était utilisée pour modéliser en électrostatique les interactions entre nuages de charges ponctuelles. En effet, l'approximation des méthodes numériques d'intégration est basée sur des éléments de maillage surfaciques non-conformes, éventuellement obtenus par un algorithme de remaillage adaptatif basé sur des critères numériques et énergétiques. L'utilisation de ce nouvel algorithme via un partitionnement adaptatif multi-niveau, présenté dans la figure 1, permet de modéliser rapidement de larges structures, jusqu'à plusieurs centaines de milliers d'inconnues : par un exemple, intégrer et résoudre un problème de deux plaques parallèles maillées en plus de 300 000 éléments nécessite moins de 1,6 Go de mémoire [6-7].

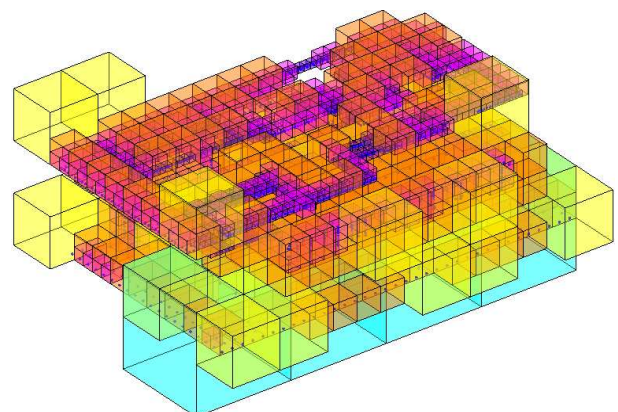


Figure 1: Partitionnement AMLFMM au niveau 6 avec prise en compte de la taille des éléments de maillage surfaciques d'un bras d'onduleur (Fig. 2)

Il est enfin à noter que l'utilisation de la FMM ne permet plus de résoudre directement le système linéaire par décomposition LU, mais un solveur itératif préconditionné, comme le GMRES(m) [9], doit être employé.

3. PARALLELISATION DES CALCULS CAPACITIFS ET PERFORMANCES

Le temps de calcul de l'intégration et de la résolution du problème capacitif sont plus rapides que FastCap (logiciel libre du MIT utilisant également la FMM [10]) avec l'utilisation d'un seul processeur. Pour gagner encore plus en temps de calcul, les principaux algorithmes ont été parallélisés pour utiliser plusieurs processeurs d'une même machine. Les algorithmes qui ont été parallélisés ne seront pas présentés dans cet article, on invite le lecteur à lire [7], il s'agit :

- du calcul des interactions proches (formant de « petites » matrices pleines) ;
- le calcul des interactions lointaines avec la FMM (formant un ensemble de matrices-vecteurs) ;
- du préconditionnement par la méthode bloc-jacobi (inversion des « petites » matrices pleines d'interactions proches présentes sur la diagonale) ;
- des produits matrices-vecteurs (comme pour le calcul du potentiel proche ou le préconditionnement) et certaines routines du GMRES(m) présents dans la résolution itérative ;
- des calculs en post-processing (ex : calcul du potentiel ou champ électrique proche et lointain sur une grille 2D – Fig. 2)

La mise en œuvre de la parallélisation des algorithmes de calcul des interactions proches et du préconditionnement est la suivante : chaque cube du partitionnement (de la figure 1) est traité indépendamment sur un des N processeurs. Pour les interactions lointaines avec la FMM, le processus est plus complexe et ne sera pas détaillé ici.

Les performances en temps des routines parallélisées sont présentées dans la figure 3. La courbe notée « Accélération idéale » est linéaire : avec N processeurs, on espère accélérer les temps par un facteur N. Or, ce n'est pas le cas en pratique comme le montre l'écart entre les deux courbes car les temps de communication (ex : avec la mémoire virtuelle java) ne sont pas idéaux et dépendent également de l'architecture physique de la mémoire

cache [11]. Ainsi, les résultats obtenus sont conformes aux attentes.

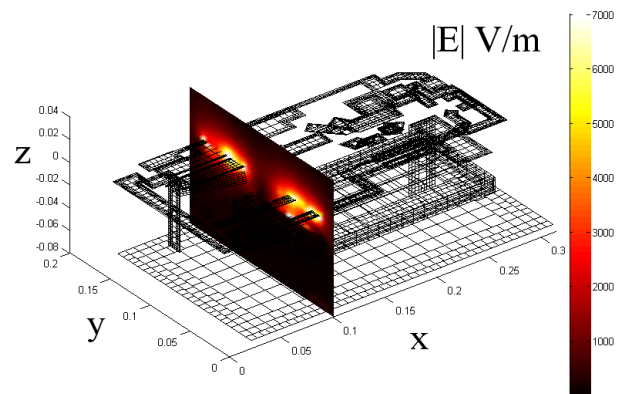


Figure 2: Maillage capacitif et post-processing en champ électrique d'un bras d'onduleur composé d'éléments de routage d'un variateur de vitesse commercialisé par Schneider-Electric

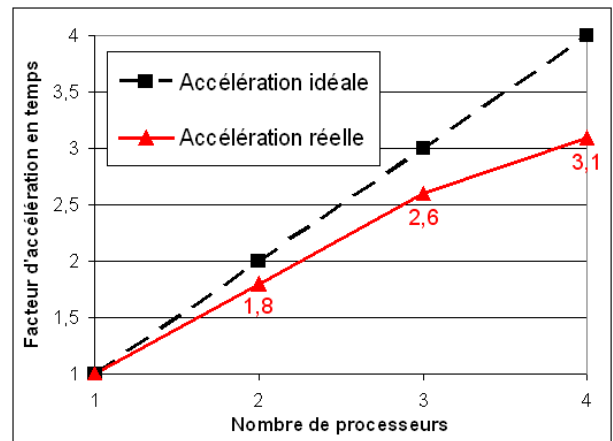


Figure 3: Courbes d'accélération en temps moyen des routines parallélisées en fonction du nombre de processeurs sur une machine

	Hacheur	Onduleur	Variateur
Nb d'éléments	7 067	11 534	47 865
Tps 1 proc. (s)	20	21	25
Tps 2 proc. (s)	12	13	17
Facteur d'acc.	1,67	1,62	1,47

Tableau 1: Comparaison de la somme des temps d'intégration et de résolution de trois convertisseurs statiques industriels avec un ou deux processeurs.

4. APPLICATIONS A L'EXTRACTION DES ELEMENTS PARASITES EQUIVALENTS DE CONVERTISSEURS STATIQUES INDUSTRIELS

Cette approche PEEC dédiée a été appliquée pour l'extraction des paramètres équivalents RLMC de structures industrielles d'électronique de puissance. Un hacheur élévateur (maillé en 7067 éléments de maillage capacitif), un bras d'onduleur (11 534 – Fig. 2) et un variateur de vitesse (47 865) de SCHNEIDER-ELECTRIC ont été modélisés et des mesures CEM ont validées la démarche (résultats présentés et détaillés dans [6-7]). L'utilisation du calcul parallèle multi-processeurs pour la partie capacitive de ces différentes structures a été testée et les résultats sont présentés dans le tableau 1. Les temps notés « 1 proc. » et « 2 proc. » correspondent respectivement à la somme des temps d'importation du maillage, d'intégration et de la résolution d'une colonne de la matrice des capacités avec 1 et 2 processeurs. Les temps de traitement du problème capacitif sont divisés par un facteur allant de 1,5 à 1,7 environ et ne sont pas tous identiques car toutes les routines de calcul ne sont pas vectorisées. Par conséquent plus le nombre d'éléments est important plus les calculs sont longs. Par exemple pour le cas du variateur de vitesse on gagne environ 32% de temps contre 40% pour le hacheur.

5. CONCLUSION

Cet article présente un couplage de méthodes intégrales dédié à la modélisation des interconnexions de dispositifs d'électronique de puissance de complexité industrielle. Le développement de calculs parallèles dans la modélisation capacitive a permis de gagner en temps de calcul en fonction du nombre de processeurs utilisés.

La généralisation de ces techniques de calcul (utilisation de la FMM et parallélisation des calculs) sur la partie inductive permettrait d'accélérer encore plus le temps de traitement du dispositif complet.

6. REFERENCES

[1] A. E. Ruehli, P. A. Brennan "Capacitance Models for Integrated Circuit Metallization Wires", IEEE J. of Solid-State Circuits, Vol. 10, N°6, Dec. 1975.

[2] A. E. Ruehli, "Survey of computer-aided electrical analysis of integrated circuit interconnections", IBM J. Res. Develop., vol. 23, pp. 626–639, Nov. 1979.

[3] J. Aimé, J. Roudet, E. Clavel, O. Aouine, C. Labarre, F. Costa, J. Ecrabey, "Prediction and measurement of the magnetic near field of a static converter", IEEE International Symposium on Industrial Electronics, June 2007.

[4] J. Carrier, L. Greengard, and V. Rokhlin, "A fast adaptive multipole algorithm for particle simulations", SIAM J. Sci. Statist. Comput., 1988.

[5] K. Nabors, J. White, "Multipole-Accelerated Capacitance for 3-D Structures with Multiple Dielectrics", IEEE Transactions on Circuits and Systems, vol. 39, N°11, Nov. 1992.

[6] V. Ardon, J. Aimé, O. Chadebec, E. Clavel, J.-M. Guichon, E. Vialardi, "EMC Modeling of an Industrial Variable Speed Drive with an Adapted PEEC Method", IEEE Transactions on Magnetics, Vol. 46, N°8, Aug 2010.

[7] V. Ardon, "Méthodes numériques et outils logiciels pour la prise en compte des effets capacitifs dans la modélisation CEM de dispositifs d'électronique de puissance", thèse de l'Université de Grenoble, juin 2010.

[8] InCa3D® software, Cedrat, www.cedrat.com

[9] Y. Saad, M. H. Schultz, "GMRES: A generalized minimal residual algorithm for solving non-symmetric linear systems", SIAM J. Scientific and Statistical Computing, vol. 7, pp. 856-869, July 1986.

[10] FastCap, MIT, www.fastfieldsolvers.com

[11] B. Barney, "Introduction to Parallel Computing - Shared Memory", Lawrence Livermore National Laboratory, https://computing.llnl.gov/parallel_com/p/#SharedMemory, 2010.